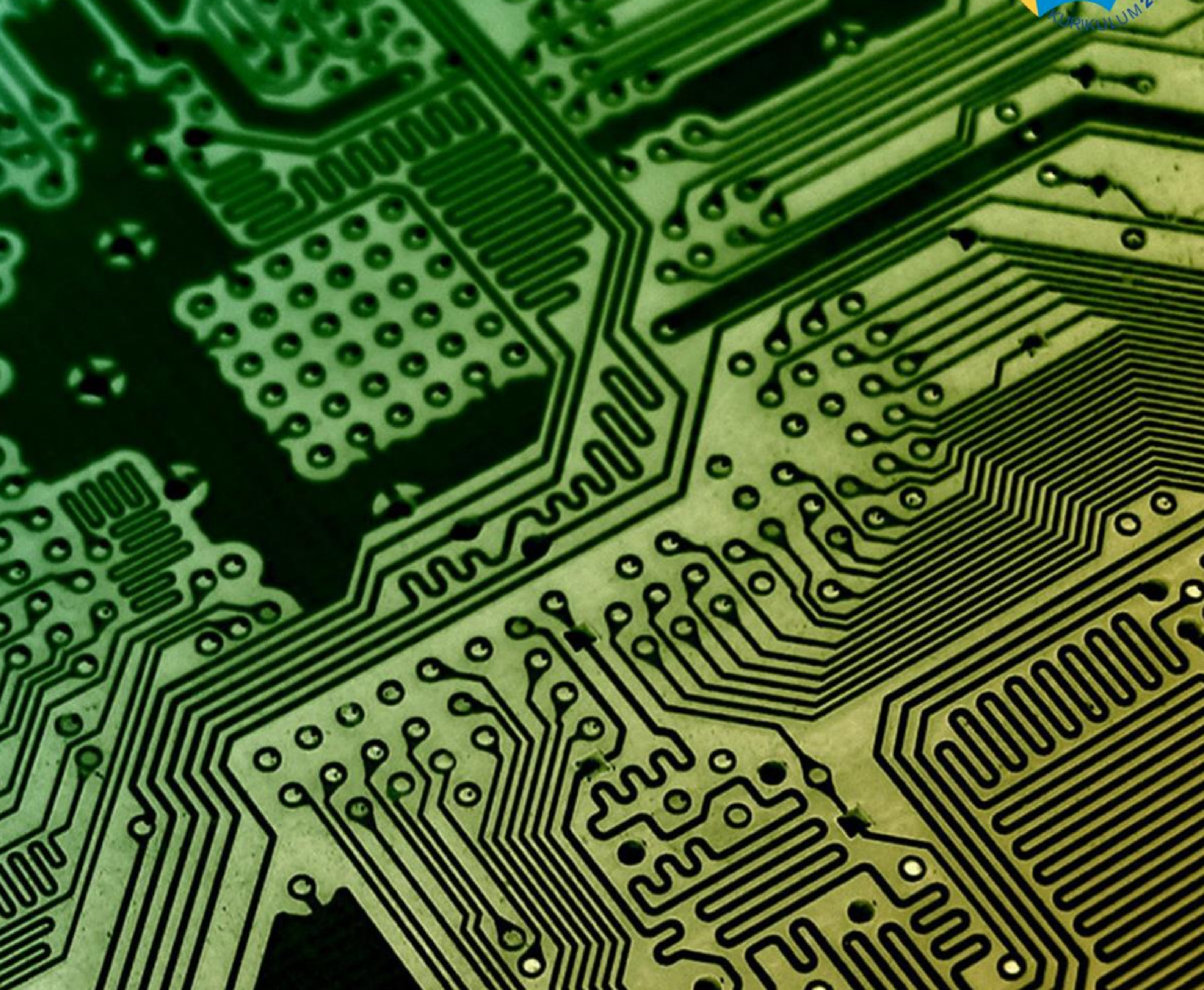
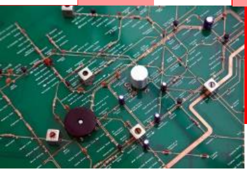
Kementerian Pendidikan Dan Kebudayaan
Republik Indonesia
2013



# TEKNIK DASAR ELEKTRONIKA KOMUNIKASI 2

Untuk SMK / MAK Kelas X



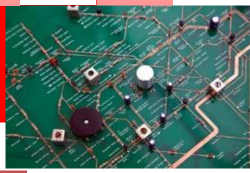

| | |
|---|---|
| **Penulis** | **: RUGIANTO** |
| **Editor Materi** | **: ASMUNIV** |
| **Editor Bahasa** | **:** |
| **Ilustrasi Sampul** | **:** |
| **Desain & Ilustrasi Buku** | **: PPPPTK BOE MALANG** |




Untuk permohonan izindapat ditujukan kepada Direktorat Pembinaan Sekolah Menengah Kejuruan, melalui alamat berikut ini:


Pusat Pengembangan & Pemberdayaan Pendidik & Tenaga Kependidikan Bidang Otomotif & Elektronika:

Jl. Teluk Mandar, Arjosari Tromol Pos 5, Malang 65102, Telp. (0341) 491239, (0341) 495849, Fax. (0341) 491342, Surel: vedcmalang@vedcmalang.or.id, Laman: www.vedcmalang.com



## DISKLAIMER (DISCLAIMER)

Penerbit tidak menjamin kebenaran dan keakuratan isi/informasi yang tertulis di dalam buku tek ini. Kebenaran dan keakuratan isi/informasi merupakan tanggung jawab dan wewenang dari penulis.

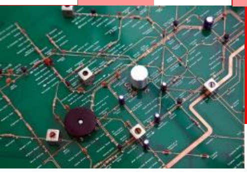
Penerbit tidak bertanggung jawab dan tidak melayani terhadap semua komentar apapun yang ada didalam buku teks ini. Setiap komentar yang tercantum untuk tujuan perbaikan isi adalah tanggung jawab dari masing-masing penulis.

Setiap kutipan yang ada di dalam buku teks akan dicantumkan sumbernya dan penerbit tidak bertanggung jawab terhadap isi dari kutipan tersebut. Kebenaran keakuratanisi kutipan tetap menjadi tanggung jawab dan hak diberikan pada penulis dan pemilik asli. Penulis bertanggung jawab penuh terhadap setiap perawatan (perbaikan) dalam menyusun informasi dan bahan dalam buku teks ini.

Penerbit tidak bertanggung jawab atas kerugian, kerusakan atau ketidaknyamanan yang disebabkan sebagai akibat dari ketidakjelasan, ketidaktepatan atau kesalahan didalam menyusun makna kalimat didalam buku teks ini.

Kewenangan Penerbit hanya sebatas memindahkan atau menerbitkan mempublikasi, mencetak, memegang dan memproses data sesuai dengan undang-undang yang berkaitan dengan perlindungan data.

Katalog Dalam Terbitan (KDT)
TEKNIK ELEKTRONIKA KOMUNIKASI, Edisi Pertama 2013
Kementerian Pendidikan & Kebudayaan
Direktorat Jenderal Peningkatan Mutu Pendidik & Tenaga Kependidikan, th. 2013: Jakarta



## KATA PENGANTAR

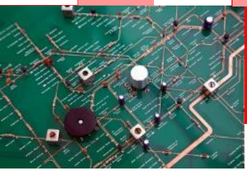
Puji syukur kami panjatkan kepada Tuhan yang Maha Esa atas tersusunnya buku teks ini, dengan harapan dapat digunakan sebagai buku teks untuk siswa Sekolah Menengah Kejuruan (SMK) Bidang Studi Keahlian Teknologi Dan Rekayasa, TEKNIK ELEKTRONIKA KOMUNIKASI. Penerapan kurikulum 2013 mengacu pada paradigma belajar kurikulum abad 21 menyebabkan terjadinya perubahan, yakni dari pengajaran (*teaching*) menjadi BELAJAR (*learning*), dari pembelajaran yang berpusat kepada guru (*teachers-centered*) menjadi pembelajaran yang berpusat kepada peserta didik (*student-centered*), dari pembelajaran pasif (*pasive learning*) ke cara belajar peserta didik aktif (*active learning-CBSA*) atau *Student Active Learning-SAL*. Buku teks ″TEKNIK DASAR ELEKTRONIKA KOMUNIKASI” ini disusun berdasarkan tuntutan paradigma pengajaran dan pembelajaran kurikulum 2013 diselaraskan berdasarkan pendekatan model pembelajaran yang sesuai dengan kebutuhan belajar kurikulum abad 21, yaitu pendekatan model pembelajaran berbasis peningkatan keterampilan proses sains. Penyajian buku teks untuk Mata Pelajaran ″TEKNIK DASAR ELEKTRONIKA KOMUNIKASI″ ini disusun dengan tujuan agar supaya peserta didik dapat melakukan proses pencarian pengetahuan berkenaan dengan materi pelajaran melalui berbagai aktivitas proses sains sebagaimana dilakukan oleh para ilmuwan dalam melakukan eksperimen ilmiah (penerapan scientifik), dengan demikian peserta didik diarahkan untuk menemukan sendiri berbagai fakta, membangun konsep, dan nilai-nilai baru secara mandiri. Kementerian Pendidikan dan Kebudayaan, Direktorat Pembinaan Sekolah Menengah Kejuruan, dan Direktorat Jenderal Peningkatan Mutu Pendidik dan Tenaga Kependidikan menyampaikan terima kasih, sekaligus saran kritik demi kesempurnaan buku teks ini dan penghargaan kepada semua pihak yang telah berperan serta dalam membantu terselesaikannya buku teks siswa untuk Mata Pelajaran TEKNIK DASAR ELEKTRONIKA KOMUNIKASI kelas X/Semester 2 Sekolah Menengah Kejuruan (SMK).

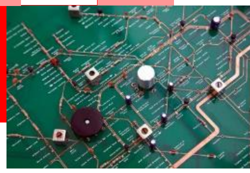
Jakarta, 12 Desember 2013

Menteri Pendidikan dan Kebudayaan

Prof. Dr. Mohammad Nuh, DEA

## DAFTAR ISI





# I. PENDAHULUAN

## 1.1 Deskripsi

Teknik Elektronika Digital adalah merupakan dasar dalam melakukan melakukan pekerjaan-pekerjaan yang berkaitan dengan rangkaian maupun peralatan telekomunikasi. Untuk itu pada pekerjaan ini siswa diharapkan dapat melakukan dan menguasai dengan benar karena akan menunjang pada proses pembelajaran berikutnya.

Teknik Elektronika Digital merupakan salah satu bentuk dan alat bantu ajar yang dapat digunakan baik di laboratorium elektronika pada saat siswa melakukan praktek di laboratorium elektronika telekomunikasi. Dengan modul ini maka diharapkan dapat meningkatkan efisiensi dan efektifitas proses belajar mengajar yang berorientasi pada proses pembelajaran tuntas. Dengan modul ini diharapkan proses belajar mengajar akan menjadi program dan terencana untuk meningkatkan pengetahuan dan ketrampilan pada siswa didik.

## 1.2 Prasyarat

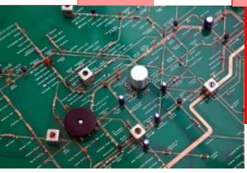
Sebelum siswa mempelajari materi teknik elektronika digital ini, siswa sudah harus mengetahui metode dan cara pengukuran menggunakan berbagai macam alat ukur di bidang elektronika dan materi teknik elektronika analog untuk menunjang kegiatan agar proses belajar mengajar menjadi lebih lancar.

## 1.3 Petunjuk Penggunaan

Langkah - langkah yang harus dilakukan untuk mempelajari modul ini:

**a. Bagi siswa atau peserta didik:**

1. Bacalah tujuan antara dan tujuan akhir dengan seksama,
2. Bacalah Uraian Materi pada setiap kegiatan belajar dengan seksama sebagai teori penunjang,
3. Baca dan ikuti langkah kerja yang ada pada modul ini pada tiap proses pembelajaran sebelum melakukan atau mempraktekkan,
4. Persiapkan peralatan yang digunakan pada setiap kegiatan belajar yang sesuai dan benar

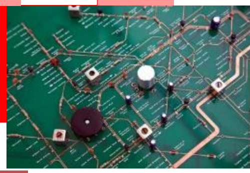


**b. Bagi guru pembina / pembimbing:**

1. Dengan mengikuti penjelasan didalam modul ini, susunlah tahapan penyelesaian yang diberikan kepada siswa / peserta didik.
2. Berikanlah penjelasan mengenai peranan dan pentingnya materi dari modul ini.
3. Berikanlah penjelasan serinci mungkin pada setiap tahapan tugas yang diberikan kepada siswa.
4. Berilah contoh gambar-gambar atau barang yang sudah jadi, untuk memberikan wawasan kepada siswa.
5. Lakukan evaluasi pada setiap akhir penyelesaian tahapan tugas.
6. Berilah penghargaan kepada siswa didik yang setimpal dengan hasil karyanya.

## 1.4 Tujuan Akhir

1. Peserta / siswa dapat menerapkan sistem konversi bilangan pada rangkaian logika
2. Peserta / siswa dapat menerapkan aljabar Boolean pada gerbang logika digital
3. Peserta / siswa dapat menerapkan macam-macam gerbang dasar rangkaian logika
4. Peserta / siswa dapat menerapkan macam-macam rangkaian Flip-Flop.



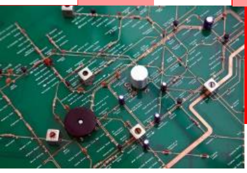
## 1.5 Kompetensi Inti dan Kompetensi Dasar

Dengan menguasai modul ini diharapkan peserta / siswa didik dapat menjelaskan dasar elektronika digital dalam teknik telekomunikasi.

## 1.6 Cek Kemampuan Awal

Pada awal pembelajaran siswa didik diberi tugas untuk menyebutkan aplikasi elektronika digital dalam teknik telekomunikasi

Apabila siswa telah dapat melaksanakan tugas tersebut dengan benar, maka siswa yang bersangkutan sudah dapat ujian untuk mendapatkan sertifikat, dan tidak perlu mengikuti modul ini serta diperbolehkan langsung mengikuti modul berikutnya.



II. Kegiatan Belajar 1.

**SISTEM BILANGAN (ELEKTRONIKA DIGITAL)**

## 2.1 Tujuan Pembelajaran

Peserta diklat / siswa dapat :

- Memahami sistem bilangan desimal, biner, oktal, dan heksadesimal
- Memahami konversi sistem bilangan desimal ke sistem bilangan biner
- Memahami konversi sistem bilangan desimal ke sistem bilangan oktal
- Memahami konversi sistem bilangan desimal ke sistem bilangan heksadesimal.
- Memahami konversi sistem bilangan biner ke sistem bilangan desimal
- Memahami konversi sistem bilangan oktal ke sistem bilangan desimal
- Memahami konversi sistem bilangan heksadesimal ke sistem bilangan desimal.
- Memahami sistem bilangan pengkode biner (binary encoding)

## 2.2 Uraian Materi

### 1. Sistem bilangan desimal, biner, oktal, dan heksadesimal

a) **Bilangan Desimal**

Ada beberapa sistem bilangan yang kita kenal, antara lain yang sudah kita kenal dan digunakan setiap hari adalah sistem bilangan desimal. Urutan penulisan sistem bilangan ini adalah 0, 1, 2, 3, 4, 5, 6, 7, 8, dan 9. Sehingga bilangan desimal disebut dengan bilangan yang mempunyai bobot radik 10. Nilai suatu sistem bilangan desimal memiliki karakteristik dimana besarnya nilai bilangan tersebut ditentukan oleh posisi atau tempat bilangan tersebut berada. Sebagai contoh bilangan

desimal 369, bilangan ini memiliki bobot nilai yang berbeda. Bilangan 9 menunjukkan satuan ($10^0$), angka 6 memiliki bobot nilai ($10^1$) dan angka 3 menunjukkan bobot nilai ratusan ($10^2$). Cara penulisan bilangan desimal yang memiliki radik atau basis 10 dapat dinyatakan seperti berikut:

$$(369)_{10} = (300 + 60 + 9)$$

$$(369)_{10} = (3 \text{ x } 10^2 + 6 \text{ x } 10^1 + 9 \text{ x } 10^0)$$

sehingga untuk mengetahui nilai bilangan desimal (bobot bilangan) dari suatu bilangan desimal dengan radik yang lainnya secara umum dapat dinyatakan seperti persamaan (1) berikut:

$$(N)_B = X_3\,B^3 + X_2\,B^2 + X_1\,B^1 + X_0\,B^0 \qquad (1)$$

$$(N)_B = [(X_3\,B + X_2).B + X_1].B + X_0 \qquad (2)$$

Contoh:

Penulisan dengan menggunakan persamaan (3.1)

$$(N)_B = X_3\,B^3 + X_2\,B^2 + X_1\,B^1 + X_0\,B^0$$

4567(10) = $\mathbf{4}.10^3$ + $\mathbf{5}.10^2$+ $\mathbf{6}.10^1$ + $\mathbf{7}.10^0$

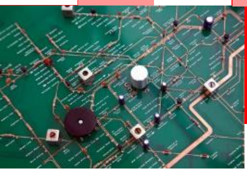
atau dapat dinyatakan juga dengan menggunakan persamaan (2)

$$(N)_B = [(X_3\,B + X_2).B + X_1].B + X_0$$

$$(N)_B = [(\mathbf{4}\ .10 + \ \mathbf{5}\ ).10 + \ \mathbf{6}\ ].10\ + \mathbf{7}$$

**b) Bilangan biner**

Berbeda dengan bilangan desimal, bilangan biner hanya menggunakan dua simbol, yaitu 0 dan 1. Bilangan biner dinyatakan dalam radik 2 atau disebut juga dengan sistem bilangan basis 2, dimana setiap *biner* atau *biner digit* disebut *bit.* Tabel 1 kolom sebelah kanan memperlihatkan pencacahan bilangan biner dan kolom sebelah kiri memnunjukkan nilai sepadan bilangan desimal.



Tabel 1. Pencacah Biner dan Desimal

| **Pencacah Desimal** | **Pencacah Biner** | | | |
|---|---|---|---|---|
| | **$2^3$** | **$2^2$** | **$2^1$** | **$2^0$** |
| | **8** | **4** | **2** | **1** |
| 0 | | | | 0 |
| 1 | | | | 1 |
| 2 | | | 1 | 0 |
| 3 | | | 1 | 1 |
| 4 | | 1 | 0 | 0 |
| 5 | | 1 | 0 | 1 |
| 6 | | 1 | 1 | 0 |
| 7 | | 1 | 1 | 1 |
| 8 | 1 | 0 | 0 | 0 |
| 9 | 1 | 0 | 0 | 1 |
| 10 | 1 | 0 | 1 | 0 |
| 11 | 1 | 0 | 1 | 1 |
| 12 | 1 | 1 | 0 | 0 |
| 13 | 1 | 1 | 0 | 1 |
| 14 | 1 | 1 | 1 | 0 |
| 15 | 1 | 1 | 1 | 1 |

Bilangan biner yang terletak pada kolom sebelah kanan yang dibatasi bilangan $2^0$ biasa disebut bit yang kurang signifikan (*LSB, Least Significant Bit*), sedangkan kolom sebelah kiri dengan batas bilangan $2^4$ dinamakan bit yang paling significant (MSB, Most Significant Bit).

### c) Bilangan Oktal

Sistem bilangan oktal sering dipergunakan dalam prinsip kerja digital computer. Bilangan oktal memiliki basis delapan, maksudnya memiliki kemungkinan bilangan 1,2,3,4,5,6 dan 7. Posisi digit pada bilangan oktal adalah :

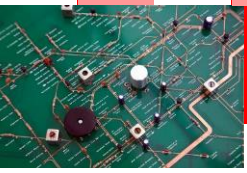
Tabel 2. Posisi digit bilangan oktal

| | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|
| $8^4$ | $8^3$ | $8^2$ | $8^1$ | $8^0$ | $8^{-1}$ | $8^{-3}$ | $8^{-3}$ | $8^{-4}$ | $8^{-5}$ |

Penghitungan dalam bilangan oktal adalah:
0,1,2,3,4,5,6,7,10,11,12,13,14,15,16,17,20……………65,66,67, 70,71………….275,276,277,300…….dst.

### d) Bilangan Heksadesimal

Sistem bilangan heksadesimal memiliki radik 16 dan disebut juga dengan sistem bilangan basis 16. Penulisan simbol bilangan heksadesimal berturut-turut adalah 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E dan F. Notasi huruf A menyatakan nilai bilangan 10, B untuk nilai bilangan 11, C menyatakan nilai bilangan 12, D menunjukkan nilai bilangan 13, E untuk nilai bilangan 14, dan F adalah nilai bilangan 15. Manfaat dari bilangan heksadesimal adalah kegunaannya dalam pengubahan secara langsung dari bilangan biner 4-bit.



Tabel 3. Pencacah Sistem Bilangan Desimal, Biner, Heksadesimal

| Desimal | Biner | Heksadesimal | Desimal | Biner | Heksadesimal |
|---|---|---|---|---|---|
| 0 | 0000 | 0 | 16 | 00010000 | 10 |
| 1 | 0001 | 1 | 17 | 00010001 | 11 |
| 2 | 0010 | 2 | 18 | 00010010 | 12 |
| 3 | 0011 | 3 | 19 | 00010011 | 13 |
| 4 | 0100 | 4 | 20 | 00010100 | 14 |
| 5 | 0101 | 5 | 21 | 00010101 | 15 |
| 6 | 0110 | 6 | 22 | 00010110 | 16 |
| 7 | 0111 | 7 | 23 | 00010111 | 17 |
| 8 | 1000 | 8 | 24 | 00011000 | 18 |
| 9 | 1001 | 9 | 25 | 00011001 | 19 |
| 10 | 1010 | A | 26 | 00011010 | 1A |
| 11 | 1011 | B | 27 | 00011011 | 1B |
| 12 | 1100 | C | 28 | 00011100 | 1C |
| 13 | 1101 | D | 29 | 00011101 | 1D |
| 14 | 1110 | E | 30 | 00011110 | 1E |
| 15 | 1111 | F | 31 | 00011111 | 1F |

Hitungan heksadesimal pada nilai yang lebih tinggi adalah ……38,39. 3A, 3B, 3C, 3D, 3E, 3F, 40,41……………………... .........6F8,6F9,6FA, 6FB,6FC,6FD,6FE,6FF, 700……….

Tabel 7 memperlihatkan pencacahan sistem bilangan desimal, biner dan heksadesimal. Terlihat jelas bahwa ekivalen-ekivalen heksadesimal memperlihatkan tempat menentukan nilai. Misal 1 dalam $10_{16}$ mempunyai makna/bobot nilai 16 satuan, sedangkan angka 0 mempunyai rnilai nol.

**2. Konversi sistem bilangan desimal ke sistem bilangan biner**

Berikut cara penyelesaian bagaimana mengkonversi bilangan desimal basis 10 ke bilangan biner basis 2. Pertama (I) bilangan desimal 80 dibagi dengan basis 2 menghasilkan 40 sisa 1. Untuk bilangan biner sisa ini menjadi bit yang kurang signifikan (LSB), sedangkan sisa pembagian pada langkah ketujuh (VII) menjadi bit

yang paling signifikan (MSB). Urutan penulisan bilangan biner dimulai dari VII ke I.

Tabel 4 Konversi Desimal ke Biner

| | | | | | | |
|---|---|---|---|---|---|---|
| I | 83 : 2 | = | 41 | sisa | 1 | LSB |
| II | 41 : 2 | = | 20 | sisa | 1 | |
| III | 20 : 2 | = | 10 | sisa | 0 | |
| IV | 10 : 2 | = | 5 | sisa | 0 | |
| V | 5 : 2 | = | 2 | sisa | 1 | |
| VI | 2 : 2 | = | 1 | sisa | 0 | |
| VII | 1 : 2 | = | 0 | sisa | 1 | |
| | | | | | 0 | MSB |

Sehingga didapatkan hasil konversi bilangan desimal 83 ke bilangan biner basis 2 adalah ⇒ $83_{(10)}$ = 0 1 0 1 0 0 1 $1_{(2)}$.

Berikut adalah contoh konversi bilangan desimal pecahan ke bilangan biner. Berbeda dengan penyelesaian bilangan desimal bukan pecahan (tanpa koma), Pertama (I) bilangan desimal 0,84375 dikalikan dengan basis 2 menghasilkan 1,6875. Langkah berikutnya bilangan pecahan dibelakang koma 0,6875 dikalikan bilangan basis 2 sampai akhirnya didapatkan nilai bilangan genap 1,0. Semua bilangan yang terletak didepan koma mulai dari urutan (I) sampai (V) merepresentasikan bilangan biner pecahan.

Tabel 5. Konversi Desimal ke Biner Pecahan

| | | | |
|---|---|---|---|
| I | 0,84375 x 2 | = | 1,6875 |
| II | 0,6875 x 2 | = | 1,375 |
| III | 0,375 x 2 | = | 0,75 |
| IV | 0,75 x 2 | = | 1,50 |
| V | 0,50 x 2 | = | 1,00 |

Sehingga konversi bilangan desimal 0,87375$_{(10)}$ terhadap bilangan biner adalah = 0,1 1 0 1 1$_{(2)}$.

Berikut adalah contoh konversi bilangan desimal pecahan 5,625 ke bilangan biner basis 2. Berbeda dengan penyelesaian bilangan desimal bukan pecahan (tanpa koma), Pertama (I) bilangan desimal 5 dibagi dengan basis 2 menghasilkan 2 sisa 1, berulang sampai dihasilkan hasil bagi 0. Langkah berikutnya adalah menyelesaikan bilangan desimal pecahan dibelakang koma 0,625 dikalikan dengan basis 2 menghasilkan 1,25, berulang sampai didapatkan nilai bilangan genap 1,0. Penulisan diawali dengan bilangan biner yang terletak didepan koma mulai dari urutan (III) berturut-turut sampai (I), sedangkan untuk bilangan biner pecahan dibelakang koma ditulis mulai dari (I) berturut-turut sampai ke (III).

Tabel 6. Konversi Desimal ke Biner Pecahan

| | | | | | |
|---|---|---|---|---|---|
| I | 5 : 2 | = | 2 | sisa | 1 |
| II | 2 : 2 | = | 1 | sisa | 0 |
| III | 1 : 2 | = | 0 | sisa | 1 |
| Hasil | 5,625$_{(10)}$ = 1 0 1 , 1 0 1$_{(2)}$ | | | | |
| I | 0,625 x 2 | = | 1,25 | | |
| II | 0,250 x 2 | = | 0,50 | | |
| III | 0,50 x 2 | = | 1,00 | | |

Sehingga didapatkan hasil konversi bilangan 5,625$_{(10)}$ = 1 0 1 , 1 0 1$_{(2)}$.

### 3. Konversi sistem bilangan desimal ke sistem bilangan oktal

Bilangan desimal bisa dikonversikan ke dalam bilangan oktal dengan cara yang sama dengan sistem pembagian yang dterapkan pada konversi desimal ke biner, tetapi dengan faktor pembagi 8.

Contoh : Bilangan $266_{10}$ dikonversikan ke bilangan oktal :

Tabel 7 Konversi Desimal ke Oktal

| | | | | | | |
|---|---|---|---|---|---|---|
| I | 266: 8 | = | 33 | sisa | 2 | LSD |
| II | 33: 8 | = | 4 | sisa | 1 | |
| | | | | | 4 | MSD |

Maka hasilnya ➔ $266_{10} = 412_8$

Sisa pembagian yang pertama disebut dengan Least Significant Digit (LSD) dan sisa pembagian terakhhir disebut Most Significant Digit (MSD).

**4. Konversi sistem bilangan desimal ke sistem bilangan heksadesimal.**

Konversi desimal ke heksadesimal bisa dilakukan dengan dua tahapan. Yang pertama adalah melakukan konversi bilangan desimal ke bilangan biner, kemudian dari bilengan biner ke bilangan heksadesimal.

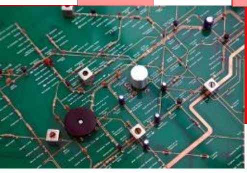
Contoh :

Konversi bilangan desimal 250 ke bilangan heksadesimal.

Tabel 8 Konversi Desimal ke Heksadesimal.

| | | | | | | | |
|---|---|---|---|---|---|---|---|
| I | 250 : 2 | = | 125 | sisa | 0 | LSB | A |
| II | 125: 2 | = | 62 | sisa | 1 | | |
| III | 62: 2 | = | 31 | sisa | 0 | | |
| IV | 31 : 2 | = | 15 | sisa | 1 | | |
| V | 15 : 2 | = | 7 | sisa | 1 | | F |
| VI | 7: 2 | = | 3 | sisa | 1 | | |
| VII | 3: 2 | = | 1 | sisa | 1 | | |
| | | | | | 1 | MSB | |

Maka langkah pertama adalah merubah bilangan deimal 250 ke dalam bilangan biner: $250_{(10)}$ = 1111.1010 $_{(2)}$. Untuk memudahkan konversi bilangan biner ke heksadesimal maka deretan bilangan biner dikelompokkan dalam masing-masing 4 bit bilangan biner yang disebut dengan 1 byte. Artinya 1 byte = 4 bit.





Byte pertama adalah

1111(2) = F(16)

Byte ke dua adalah

1010(1) = A(16)

Maka bilangan heksadesimal, 1111.1010 $_{(2)}$ = FA $_{(16)}$

Sehingga 250 $_{(10)}$ = FA $_{(16)}$

5. **Konversi sistem bilangan biner ke sistem bilangan desimal**

Konversi bilangan biner basis 2 ke bilangan desimal basis 10 dapat dilakukan seperti pada tabel 3.2 berikut.

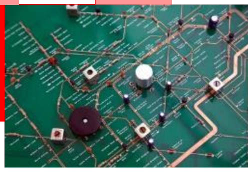
Tabel 9 Konversi Desimal ke Biner

| **Pangkat** | **$2^4$** | **$2^3$** | **$2^2$** | **$2^1$** | **$2^0$** |
|---|---|---|---|---|---|
| Nilai | 16 | 8 | 4 | 2 | 1 |
| Biner | **1** | 0 | 0 | 0 | **1** |
| Desimal | **16** | + | | | **1** |
| Hasil | **17** | | | | |

Oleh karena bilangan biner yang memiliki bobot hanya kolom paling kiri dan kolom paling kanan, sehingga hasil konversi ke desimal adalah sebesar 16 + 1 = 17.

Tabel 10 Konversi Biner ke desimal

| **Pangkat** | **$2^3$** | **$2^2$** | **$2^1$** | **$2^0$** | **$1/2^1$** | **$1/2^2$** | **$1/2^3$** |
|---|---|---|---|---|---|---|---|
| Nilai | 8 | 4 | 2 | 1 | 0,5 | 0,25 | 0,125 |
| Biner | **1** | 0 | **1** | 0 | **1** | 0 | **1** |
| Desimal | **8** | + | **2** | + | **0,5** | + | **0,125** |
| Hasil | **10,625** | | | | | | |



Tabel 10 memperlihatkan contoh konversi dari bilangan biner pecahan ke besaran desimal. Biner yang memiliki bobot adalah pada bilangan desimal 8 + 2 + 0,5 + 0,125 = 10,6125.

6. Konversi sistem bilangan oktal ke sistem bilangan desimal

   Bilangan oktal bisa dikonversikan dengan mengalikan bilangan oktal dengan angka delapan dipangkatkan dengan posisi pangkat.

   Contoh :

   $226_8 = 2 \times 8^2 + 2 \times 8^1 + 6 \times 8^0$

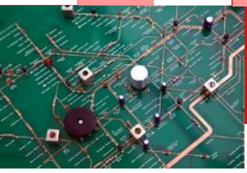
   $= 2x64 + 2 \times 8 + 6x1$

   $= 128 + 16 + 6 = 150_{10}$

7. Konversi sistem bilangan heksadesimal ke sistem bilangan desimal.

   Bila kita hendak mengkonversi bilangan heksadesimal ke bilangan desimal, hal penting yang perlu diperhatikan adalah banyaknya bilangan berpangkat menunjukkan banyaknya digit bilangan heksadesimal tersebut. Misal 3 digit bilangan heksadesimal mempunyai 3 buah bilangan berpangkat yaitu $16^2$, $16^1$, $16^0$.

   Kita ambil contoh nilai heksadesimal 2B6 ke bilangan desimal. Tabel 3.8 memperlihatkan proses perhitungan yang telah pelajari sebelumnya. Bilangan 2 terletak pada posisi kolom 256-an sehingga nilai desimalnya adalah 2 x 256 = 512 (lihat tabel 3.8 baris desimal). Bilangan heksadesimal B yang terletak pada kolom 16-an sehingga nilai desimalnya adalah 16 x 11 = 176. Selanjutnya kolom terakhir paling kanan yang mempunyai bobot 1-an menghasilkan nilai desimal sebesar 1 x 6 = 6. Nilai akhir pencacahan dari heksadesimal 2B6 ke desimal adalah 256 + 176 + 6 = $694_{(10)}$.



Tabel 11. Konversi bilangan heksadesimal ke desimal

| No | Pangkat | $16^2$ | $16^1$ | $16^0$ |
|---|---|---|---|---|
| I | Nilai-Tempat | 256-an | 16-an | 1-an |
| II | Heksadesimal | 2 | B | 6 |
| III | Desimal | 256 x 2 = **512** | 16 x 11 = **176** | 1 x 6 = **6** |
| IV | | 512 + 176 + 6 = **$694_{(10)}$** | | |

Tabel 12 berikut memperlihatkan contoh konversi bilangan pecahan heksadesimal ke desimal. Metode penyelesaiannya adalah sama seperti metode yang digunakan tabel 11.

Tabel 12 Konversi bilangan pecahan heksadesimal ke desimal

| No | Pangkat | $16^2$ | $16^1$ | $16^0$ | . | $1/16^1$ |
|---|---|---|---|---|---|---|
| I | Nilai-Tempat | 256-an | 16-an | 1-an | | 0,625 |
| II | Heksadesimal | A | 3 | F | . | C |
| III | Desimal | 256 x 10 = **2560** | 16 x 3 = **48** | 1 x 15 = **15** | | 0,625 x 12 = **0,75** |
| IV | | 2560 + 48 + 15 + 0,75 = **$2623,75_{(10)}$** | | | | |

Langkah pertama adalah bilangan heksadesimal A pada kolom 256-an dikalikan dengan 10 sehinggga didapatkan nilai desimal sebesar 2560. Bilangan heksadesimal 3 pada kolom 16-an menghasilkan nilai desimal sebesar 3 x 16 = 48. Selanjutnya bilangan F menyatakan nilai desimal 1 x 15 = 15. Terakhir bilangan pecahan heksadesimal adalah 0,625 x 12 = 0,75. sehingga hasil akhir bilangan desimal adalah 2560 + 48 + 15 + 0,75 = $2623,75_{(10)}$.

8. Sistem bilangan pengkode biner (binary encoding)

   Pada umumnya manusia akan lebih mudah menggunakan bilangan desimal dalam sistem penghitungan langsung (tanpa alat pengkode). Berbeda dengan konsep peralatan elektronik seperti

mesin hitung (kalkulator), komputer dan alat komunikasi handphone yang menggunakan bilangan logika biner 1 dan 0. Peralatan-peralatan tersebut termasuk kelompok perangkat digital yang hanya mengolah data berupa bilangan biner.

Untuk menghubungkan perhitungan logika perangkat digital dan perhitungan langsung yang dimengerti manusia, diperlukan sistem pengkodean dari bilangan biner ke desimal. Sistem pengkodean dari bilangan logika biner menjadi bilangan desimal lebih dikenal dengan sebutan BCD (*Binary Coded Desimal*).

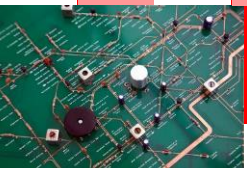
**Kode BCD**

Sifat dari logika biner adalah sukar untuk dipahami secara langsung. Suatu kesulitan, berapakah nilai konversi jika kita hendak merubah bilangan biner $10010110_{(2)}$ menjadi bilangan desimal?.

Tabel 13 Kode BCD 8421

| Desimal | BCD | | | |
|---|---|---|---|---|
| | 8 | 4 | 2 | 1 |
| 0 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 0 | 1 |
| 2 | 0 | 0 | 1 | 0 |
| 3 | 0 | 0 | 1 | 1 |
| 4 | 0 | 1 | 0 | 0 |
| 5 | 0 | 1 | 0 | 1 |
| 6 | 0 | 1 | 1 | 0 |
| 7 | 0 | 1 | 1 | 1 |
| 8 | 1 | 0 | 0 | 0 |
| 9 | 1 | 0 | 0 | 1 |

Untuk menyelesaikan masalah tersebut, sudah barang tentu diperlukan waktu dan energi yang tidak sedikit. Untuk mempermudah dalam meyelesaikan masalah tersebut, diperlukan sistem pengkode BCD atau dikenal juga dengan sebutan BCD



8421. Tabel 13 memperlihatkan kode BCD 4bit untuk digit desimal 0 sampai 9. Maksud sistem desimal terkode biner atau kode BCD *(Binary Coded Desimal)* bertujuan untuk membantu agar supaya konversi biner ke desimal menjadi lebih mudah. Kode BCD ini setiap biner memiliki bobot nilai yang berbeda tergantung posisi bitnya. Untuk bit paling kiri disebut MSB-*Most Significant Bit* mempunyai nilai desimal 8 dan bit paling rendah berada pada posisi bit paling kiri dengan nilai desimal 1 disebut LSB-*Least Significant Bit*. Oleh karena itu sistem pengkode ini dinamakan juga dengan sebutan kode BCD 8421. Bilangan 8421 menunjukkan besarnya pembobotan dari masing-masing bilangan biner 4bit.

Contoh 1 memperlihatkan pengubahan bilangan desimal 352 basis 10 ke bentuk kode BCD 8421.

| | | | |
|---|---|---|---|
| Desimal | 3 | 5 | 2 |
| BCD | 0011 | 0101 | 0010 |

Contoh 2 menyatakan pengubahan BCD 0110 1001 ke bentuk bilangan desimal basis 10.

| | | | |
|---|---|---|---|
| BCD | 0110 | 1001 | . |
| Desimal | 6 | 9 | . |

Contoh 3 memperlihatkan pengubahan bilangan desimal pecahan 53.52 basis 10 ke bentuk BCD 8421.

| | | | | | |
|---|---|---|---|---|---|
| Desimal | 5 | 3 | . | 5 | 2 |
| BCD | 0101 | 0011 | . | 0101 | 0010 |

Contoh 4 menyatakan pengubahan pecahan BCD 8421 ke bentuk bilangan desimal basis 10.

| | | | | | |
|---|---|---|---|---|---|
| BCD | 0111 | 0001 | . | 0000 | 1000 |
| Desimal | 7 | 1 | . | 0 | 8 |

Contoh 5 menyatakan pengubahan pecahan BCD 8421 ke bentuk bilangan desimal basis 10 dan ke konversi biner basis 2.

| | | | | |
|---|---|---|---|---|
| BCD | 0101 | 0100 | . | 0101 |
| Desimal | 5 | 4 | . | 5 |

Desimal ke biner

| | | | | | | |
|---|---|---|---|---|---|---|
| I | 54 : 2 | = | 27 | sisa | 0 | **Hasil** |
| II | 27 : 2 | = | 13 | sisa | 1 | **1 1 0 1 1 0 . 1**$_{(2)}$ |
| III | 13 : 2 | = | 6 | sisa | 1 | |
| IV | 6 : 2 | = | 3 | sisa | 0 | |
| V | 3 : 2 | = | 1 | sisa | 1 | |
| VI | 1 : 2 | = | 0 | sisa | 1 | |
| | I | | 0,5 x 2 | = | 1,0 | |
| | II | | 0,00 x 2 | = | 0,0 | |

| | | | | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|---|---|---|
| Biner | 1 | 0 | 0 | 0 | 1 | 0 | 1 | 0 | . | 1 | 0 | 1 |
| Desimal | 128 | | + | | 8 | + | 2 | | . | 0,5 | + | 0,125 |
| Hasil | | | | | | | 138.625 | | | | | |
| BCD | 1 | | | 3 | | | 8 | | . | 6 | 2 | 5 |
| | 0 0 0 1 | | | 0 0 1 1 | | | 1 0 0 0 | | . | 0110 | 0010 | 0101 |

## 2.3 Rangkuman

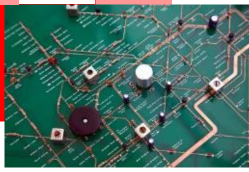
1. Sistem bilangan desimal, biner, oktal, dan heksadesimal
   - Sistem bilangan desimal, urutan penulisan sistem bilangan ini adalah 0, 1, 2, 3, 4, 5, 6, 7, 8, dan 9. Sehingga bilangan desimal disebut dengan bilangan yang mempunyai bobot radik 10. Nilai suatu sistem bilangan desimal memiliki karakteristik dimana besarnya nilai bilangan tersebut ditentukan oleh posisi atau tempat bilangan tersebut berada.
   - Bilangan biner hanya menggunakan dua simbol, yaitu 0 dan 1. Bilangan biner dinyatakan dalam radik 2 atau disebut juga dengan sistem bilangan basis 2, dimana setiap *biner* atau *biner digit* disebut *bit.*

- Sistem bilangan oktal sering dipergunakan dalam prinsip kerja digital computer. Bilangan oktal memiliki basis delapan, maksudnya memiliki kemungkinan bilangan 1,2,3,4,5,6 dan 7.
- Sistem bilangan heksadesimal memiliki radik 16 dan disebut juga dengan sistem bilangan basis 16. Penulisan simbol bilangan heksadesimal berturut-turut adalah 0, 1, 2, 3, 4, 5, 6, 7, 8, 9, A, B, C, D, E dan F. Notasi huruf A menyatakan nilai bilangan 10, B untuk nilai bilangan 11, C menyatakan nilai bilangan 12, D menunjukkan nilai bilangan 13, E untuk nilai bilangan 14, dan F adalah nilai bilangan 15. Manfaat dari bilangan heksadesimal adalah kegunaannya dalam pengubahan secara langsung dari bilangan biner 4-bit.

2. Konversi sistem bilangan desimal ke sistem bilangan biner
   Langkah konversi bilangan desimal basis 10 ke bilangan biner basis 2. Pertama (I) bilangan desimal 80 dibagi dengan basis 2 menghasilkan 40 sisa 1. Untuk bilangan biner sisa ini menjadi bit yang kurang signifikan (LSB), sedangkan sisa pembagian pada langkah ketujuh (VII) menjadi bit yang paling signifikan (MSB). Urutan penulisan bilangan biner dimulai dari VII ke I.

3. Konversi sistem bilangan desimal ke sistem bilangan oktal
   Bilangan desimal bisa dikonversikan ke dalam bilangan oktal dengan cara yang sama dengan sistem pembagian yang dterapkan pada konversi desimal ke biner, tetapi dengan faktor pembagi 8.

4. Konversi sistem bilangan desimal ke sistem bilangan heksadesimal.
   Konversi desimal ke heksadesimal bisa dilakukan dengan dua tahapan. Yang pertama adalah melakukan konversi bilangan desimal ke bilangan biner, kemudian dari bilengan biner ke bilangan heksadesimal.
5. Konversi sistem bilangan biner ke sistem bilangan desimal



Pada konversi bilangan biner basis 2 ke bilangan desimal basis 10, bilangan biner yang memiliki bobot hanya kolom paling kiri dan kolom paling kanan, sehingga hasil konversi ke desimal

6. Konversi sistem bilangan oktal ke sistem bilangan desimal

   Bilangan oktal bisa dikonversikan dengan mengalikan bilangan oktal dengan angka delapan dipangkatkan dengan posisi pangkat.

7. Konversi sistem bilangan heksadesimal ke sistem bilangan desimal.

   Bila kita hendak mengkonversi bilangan heksadesimal ke bilangan desimal, hal penting yang perlu diperhatikan adalah banyaknya bilangan berpangkat menunjukkan banyaknya digit bilangan heksadesimal tersebut. Misal 3 digit bilangan heksadesimal mempunyai 3 buah bilangan berpangkat yaitu $16^2$, $16^1$, $16^0$

8. Sistem bilangan pengkode biner (binary encoding)

   Untuk menghubungkan perhitungan logika perangkat digital dan perhitungan langsung yang dimengerti manusia, diperlukan sistem pengkodean dari bilangan biner ke desimal. Sistem pengkodean dari bilangan logika biner menjadi bilangan desimal lebih dikenal dengan sebutan BCD (*Binary Coded Desimal*).

## 2.4 Tugas Kegiatan Belajar 1 - 1

**Pengalih Desimal ke Biner**

Tujuan Instruksional Umum

Setelah pelajaran selesai, peserta harus dapat:

⇒ Memahami rangkaian dan aturan pengalih bilangan desimal ke Biner.

Tujuan Instruksional Khusus

Peserta harus dapat:

⇒ Membangun rangkaian pengalih bilangan Desimal ke bilangan Biner

⇒ Menyusun tabel kebenaran rangkaian pengalih

⇒ Memeriksa tabel kebenaran dengan valensi Biner

⇒ Menerapkan aturan pengalih bilangan Desimal ke Bilangan Biner.

Waktu 5 x 45 menit

Alat dan Bahan

**Alat Alat:**

| | | |
|---|---|---|
| ⇒ Catu daya 5V | 1 | buah |
| ⇒ Trainer digital | 1 | buah |
| ⇒ Kabel penghubung | | Secukupnya |

**Bahan:**

| | | |
|---|---|---|
| ⇒ IC 74LS32 | 2 | buah |

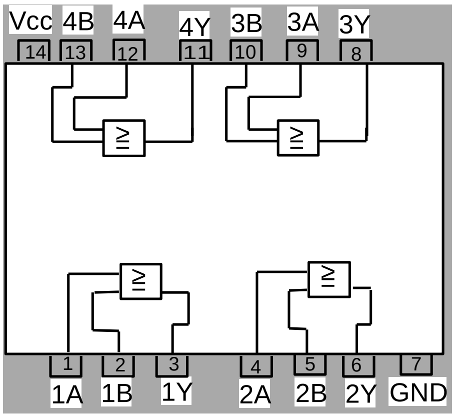
Langkah Kerja

1. Persiapan alat dan bahan
2. Buatlah rangkaian seperti gambar 2
3. Lakukan percobaan sesuai tabel kebenaran

4. Buatlah rangkaian seperti gambar 3
5. Lakukan percobaan sesuai tabel kebenaran
6. Buatlah rangkaian seperti gambar 4
7. Lakukan percobaan sesuai tabel kebenaran
8. Buatlah rangkaian seperti gambar 5
9. Lakukan percobaan sesuai tabel kebenaran
10. Periksa apakah data percobaan pada tabel kebenaran sesuai dengan valensi Biner
11. Definisikan aturan pengalihan dari bilangan Desimal ke bilangan Biner
12. Gambarkan data-data dan tabel; kebenaran ke gambar bentuk pulsa

Cara Kerja / Petunjuk

1. Konstruksi IC




Gambar 1. 74LS32

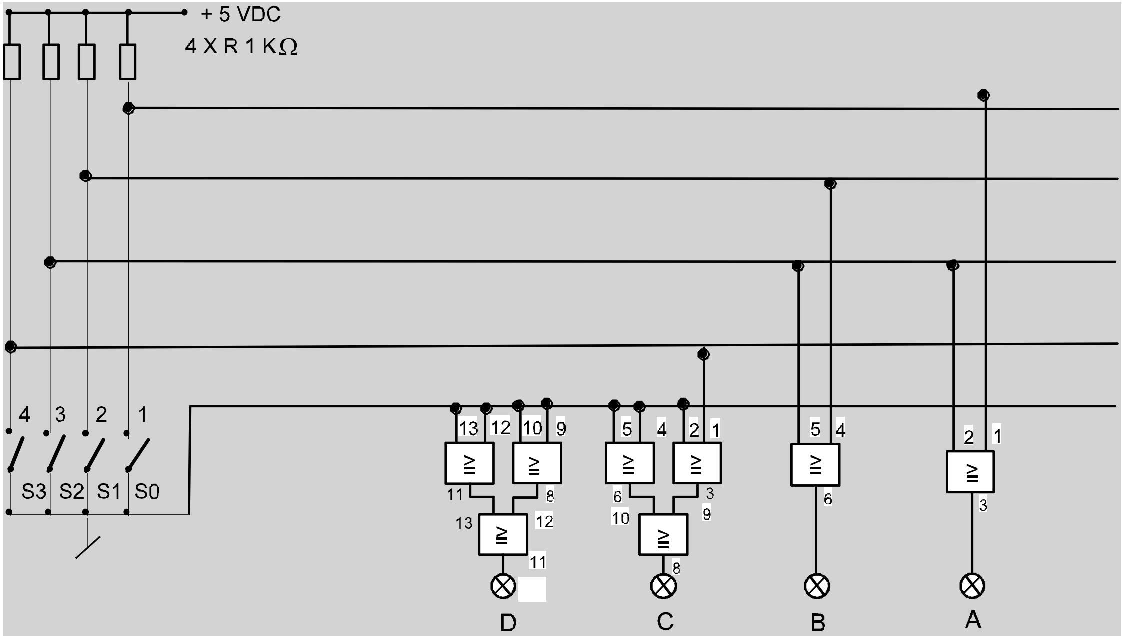
2. Periksakan rangkaian yang anda buat pada instruktur sebelum rangkaian dihubungkan ke sumber tegangan

## 2.5 Tugas

**Untuk langkah 2**

Rangkaian pengalih bilangan Desimal 1-4 ke bilangan Biner

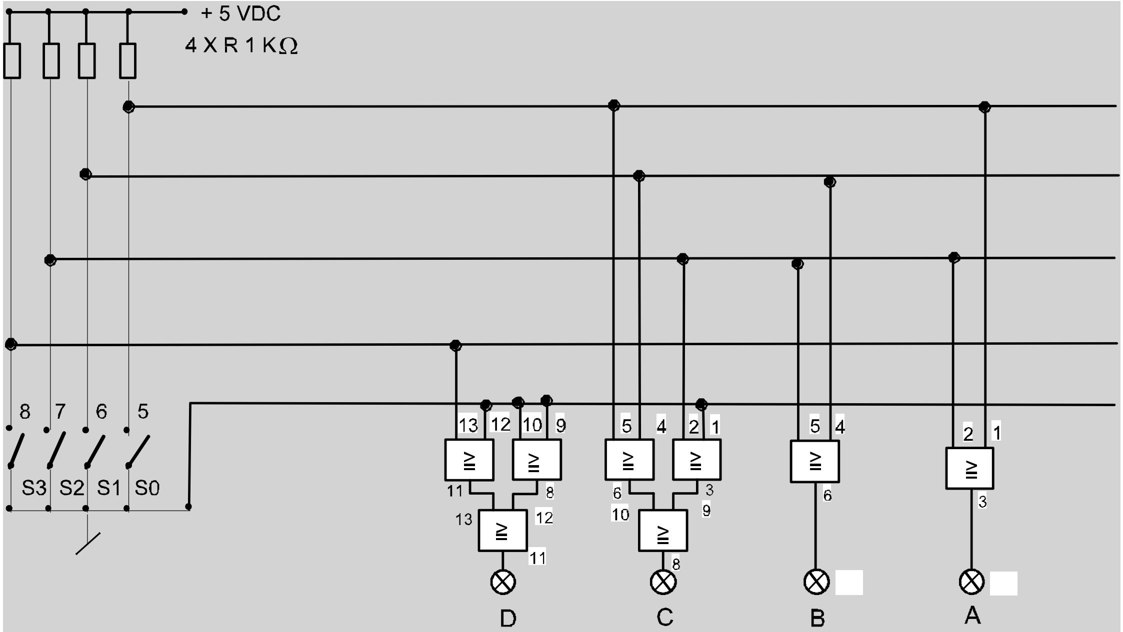
Gambar 2.



**Untuk langkah 4**

Rangkaian pengalih bilangan Desimal (5-8) ke bilangan Biner

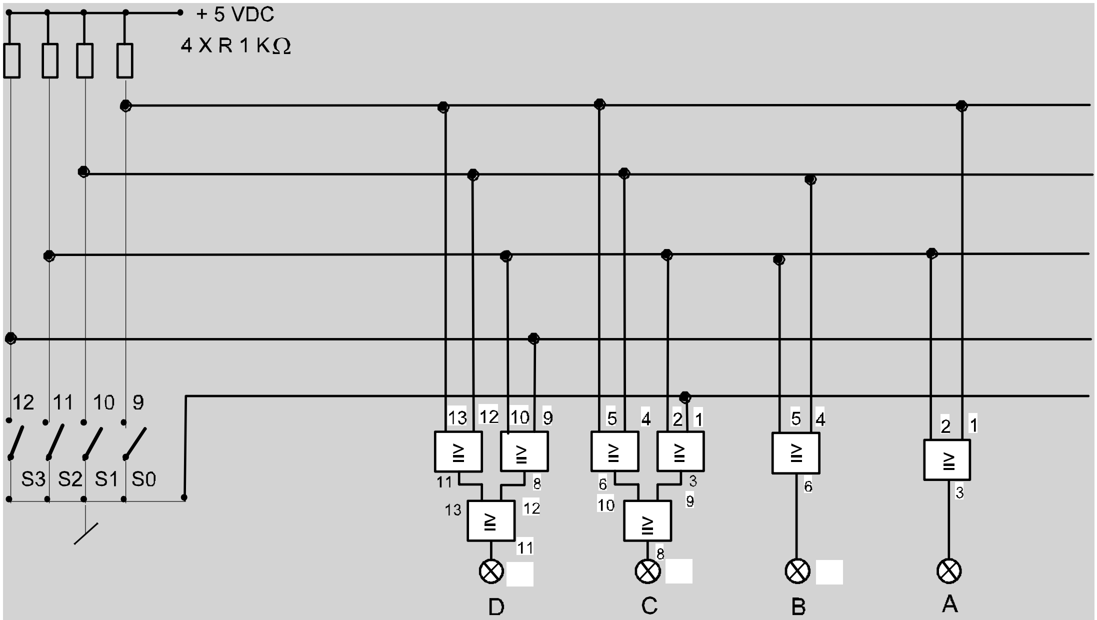
Gambar 3.




**Untuk langkah 6**

Rangkaian pengalih bilangan Desimal (9-12) ke bilangan Biner

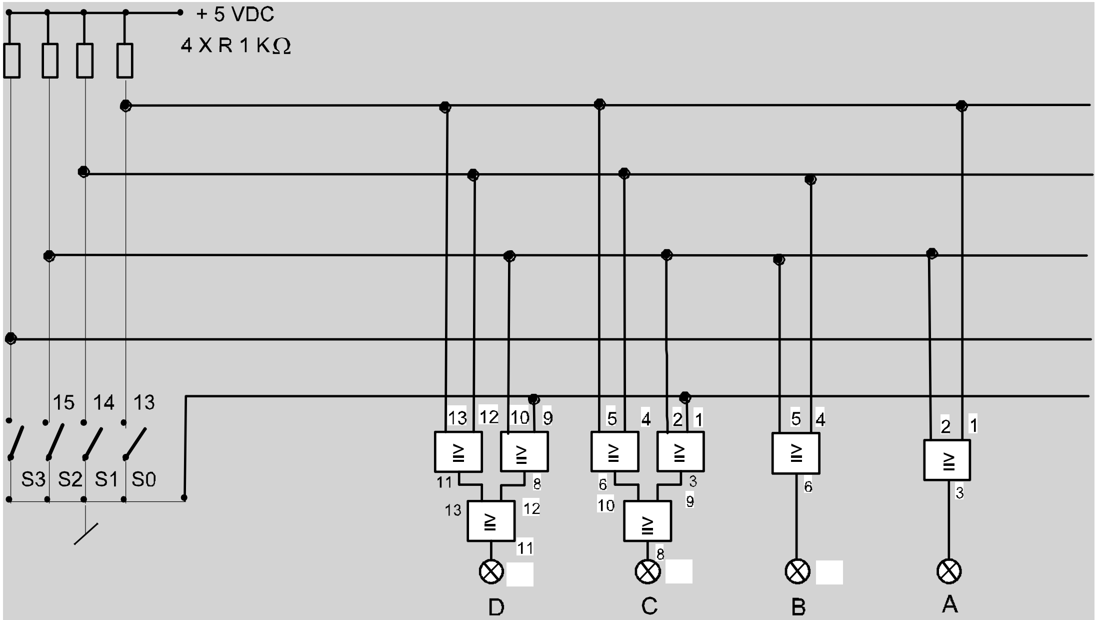
Gambar 4.



**Untuk langkah 8**

Rangkaian pengalih bilangan Desimal (13-15) ke bilangan Biner

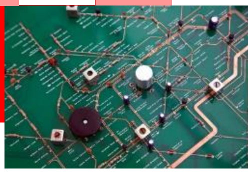
Gambar 5.




Tabel kebenaran

**Untuk langkah 3**

| | INPUT | | | | OUTPUT | | | | |
|---|---|---|---|---|---|---|---|---|---|
| Desimal | S3 | S2 | S1 | S0 | D | C | B | A | Biner |
| 1 | 0 | 0 | 0 | 1 | | | | | |
| 2 | 0 | 0 | 1 | 0 | | | | | |
| 3 | 0 | 1 | 0 | 0 | | | | | |
| 4 | 1 | 0 | 0 | 0 | | | | | |



**Untuk langkah 5**

| | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|
| 5 | 0 | 0 | 0 | 1 | | | | | |
| 6 | 0 | 0 | 1 | 0 | | | | | |
| 7 | 0 | 1 | 0 | 0 | | | | | |
| 8 | 1 | 0 | 0 | 0 | | | | | |

**Untuk langkah 7**

| | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|
| 9 | 0 | 0 | 0 | 1 | | | | | |
| 10 | 0 | 0 | 1 | 0 | | | | | |
| 11 | 0 | 1 | 0 | 0 | | | | | |
| 12 | 1 | 0 | 0 | 0 | | | | | |

**Untuk langkah 9**

| | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|
| 13 | 0 | 0 | 0 | 1 | | | | | |
| 14 | 0 | 0 | 1 | 0 | | | | | |
| 15 | 0 | 1 | 0 | 0 | | | | | |

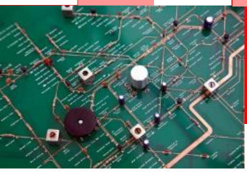
**Untuk langkah 10**

1. Nilai valensi dari digit Code Biner

| Digit Code Biner pada | D | C | B | A |
|---|---|---|---|---|
| Nilai Valensi | | | | |

2. Bagaimana cara memeriksa kembali data pengalihan bilangan desimal ke bilangan Biner ?

Bilangan Desimal = ........+.........+..........+............



3. Periksalah kembali data-data dibawah ini, dengan menentukan nilai valensinya

| Desimal | Nilai valensi | Biner |
|---|---|---|
| 3 | | |
| 5 | | |
| 10 | | |
| 15 | | |

**Untuk langkah 11**

1. Sebuah rangkaian pengalih bilangan desimal ke bilangan Biner dapat bdibuat dengan mempergunakan :............................................
2. Aturan yang berlaku untuk pengalihan bilangan desimal ke bilangan Biner adalah

   Untuk A : Amempunyai nilai .............

   bila A = 1 berlaku untuk semua bilangan desimal .............oleh sebab itu A adalah terjadi secara ..................

   Untuk B : B mempunyai nilai .................

   Bila B = 1 berlaku untuk bilangan desimal, yang mengandung sebuah .......................oleh sebab itu B berubah dalam irama ..............................................................................

   Untuk C : C mempunyai nilai ...............................

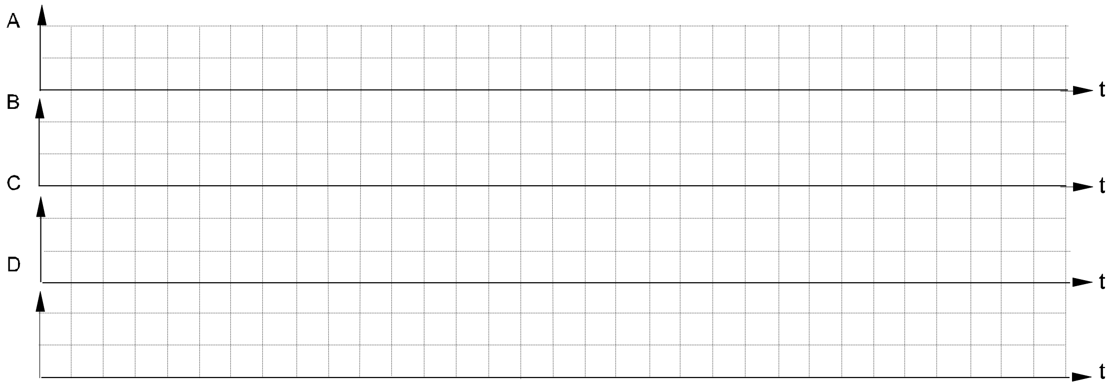
   Bila C = 1 berlaku untuk bilangan desimal yang mengandung sebuah ....................................oleh karena itu Cberubah dalam irama .................................

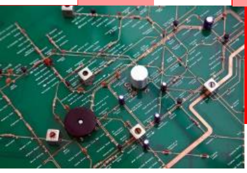
   Untuk D : D mempunyai nilai..........................................

   Bila D = 1 berlaku untuk bilangan desimal yang mengandung sebuah ..........................................oleh sebab itu D berubah dalam irama ..............................................

**Untuk langkah 12**

Grafik yang menggambarkan perubahan bilangan desimal ke bilangan Biner





**Jawaban**

Tabel kebenaran

**Untuk langkah 3**

| Desimal | INPUT | | | | OUTPUT | | | | Biner |
|---|---|---|---|---|---|---|---|---|---|
| | S3 | S2 | S1 | S0 | D | C | B | A | |
| 1 | 0 | 0 | 0 | 1 | *0* | *0* | *0* | *0* | *0001* |
| 2 | 0 | 0 | 1 | 0 | *0* | *0* | *0* | *0* | *0010* |
| 3 | 0 | 1 | 0 | 0 | *0* | *0* | *0* | *0* | *0011* |
| 4 | 1 | 0 | 0 | 0 | *0* | *0* | *0* | *0* | *0100* |

**Untuk langkah 5**

| | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|
| 5 | 0 | 0 | 0 | 1 | *0* | *0* | *0* | *0* | *0111* |
| 6 | 0 | 0 | 1 | 0 | *0* | *0* | *0* | *0* | *0110* |
| 7 | 0 | 1 | 0 | 0 | *0* | *0* | *0* | *0* | *0111* |
| 8 | 1 | 0 | 0 | 0 | *0* | *0* | *0* | *0* | *1000* |

**Untuk langkah 7**

| | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|
| 9 | 0 | 0 | 0 | 1 | *0* | *0* | *0* | *0* | *1001* |
| 10 | 0 | 0 | 1 | 0 | *0* | *0* | *0* | *0* | *1010* |
| 11 | 0 | 1 | 0 | 0 | *0* | *0* | *0* | *0* | *1011* |
| 12 | 1 | 0 | 0 | 0 | *0* | *0* | *0* | *0* | *1100* |

**Untuk langkah 9**

| | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|
| 13 | 0 | 0 | 0 | 1 | *0* | *0* | *0* | *0* | *1101* |

| | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|
| 14 | 0 | 0 | 1 | 0 | *0* | *0* | *0* | *0* | *1110* |
| 15 | 0 | 1 | 0 | 0 | *0* | *0* | *0* | *0* | *1111* |

**Untuk langkah 10**

1. Nilai valensi dari digit Code Biner

| Digit Code Biner pada | D | C | B | A |
|---|---|---|---|---|
| Nilai Valensi | $2^3$ | $2^2$ | $2^1$ | $2^0$ |

2. Bagaimana cara memeriksa kembali data pengalihan bilangan desimal ke bilangan Biner ?

   Bilangan Desimal = $\boldsymbol{D_3}$**.+** $\boldsymbol{D_2 + D_1 + D_0}$

3. Periksalah kembali data-data dibawah ini, dengan menentukan nilai valensinya

| **Desimal** | **Nilai valensi** | **Biner** |
|---|---|---|
| 3 | $0 + 0 + 2^1 + 2^0$ | *0 0 1 1* |
| 5 | $0 + 2^2 + 0 + 2^0$ | *0 1 0 1* |
| 10 | $2^3 + 0 + 2^1 + 0$ | *1 0 1 0* |
| 15 | $2^3 + 2^2 + 2^1 + 2^0$ | *1 1 1 1* |

**Untuk langkah 11**

1. Sebuah rangkaian pengalih bilangan desimal ke bilangan Biner dapat bdibuat dengan mempergunakan : ***gerbang dasar OR***

2. Aturan yang berlaku untuk pengalihan bilangan desimal ke bilangan Biner adalah

   Untuk A : A mempunyai nilai $\boldsymbol{2^0 = 1}$

   bila A = 1 berlaku untuk semua bilangan desimal ***ganjil*** oleh sebab itu Aadalah terjadi secara ***bergantian 0 dan 1***

Untuk B : B mempunyai nilai ***$2^1$ = 2***

Bila B = 1 berlaku untuk bilangan desimal, yang mengandung sebuah ***nilai 2*** oleh sebab itu $D_1$ berubah dalam irama ***dua-dua ( dua kali B= 0 dan dua kali B = 1 ) : 0011001100110011 dst***

Untuk C : C mempunyai nilai ***$2^2$ = 4***

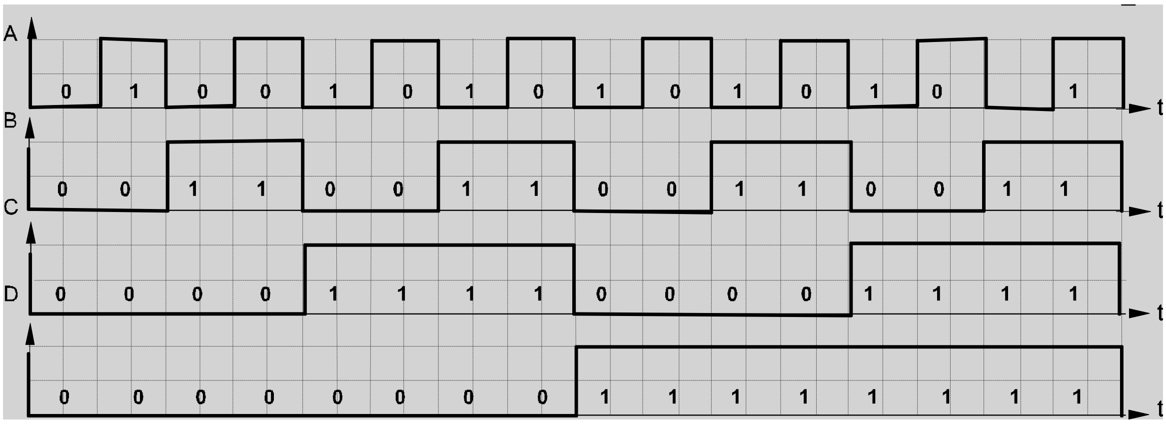
Bila C = 1 berlaku untuk bilangan desimal yang mengandung sebuah ***nilai 4*** oleh karena itu C berubah dalam irama ***empat-empat : 0000111100001111 dst***

Untuk D : D mempunyai nilai ***$2^3$ = 8***

Bila D = 1 berlaku untuk bilangan desimal yang mengandung sebuah ***nilai 8*** oleh sebab itu D berubah dalam irama ***delapan-delapan : 0000000011111111 dst***

**Untuk langkah 12**

Grafik yang menggambarkan perubahan bilangan desimal ke bilangan Biner



## 2.6 Tugas Kegiatan Belajar 1 - 2

**Pengalih Biner Ke Desimal**

Tujuan Instruksional Umum

Setelah pelajaran selesai, peserta harus dapat:

⇒ Memahami rangkaian dan aturan pengalih bilangan biner ke desimal

Tujuan Instruksional Khusus

Peserta harus dapat:

⇒ Membangun rangkaian pengalih bilangan biner ke bilangan desimal.

⇒ Menyusun tabel kebenaran rangkaian pengalih.

⇒ Memeriksa tabel kebenaran dengan valensi biner.

⇒ Menerapkan hukum pengalih bilangan biner ke bilangan desimal.

Waktu 4 x 45 Menit

Alat dan Bahan

⇒ Trainer Digital / Papan Percobaan

⇒ Catu daya 5 V DC

⇒ IC 7404

⇒ IC 7421

⇒ Modul LED

⇒ Modul Resistor

⇒ Kabel Penghubung

⇒ Toll sheet

Keselamatan Kerja

⇒ Gunakan pakaian kerja dengan benar

⇒ Hati - hati memasang dan melepas IC

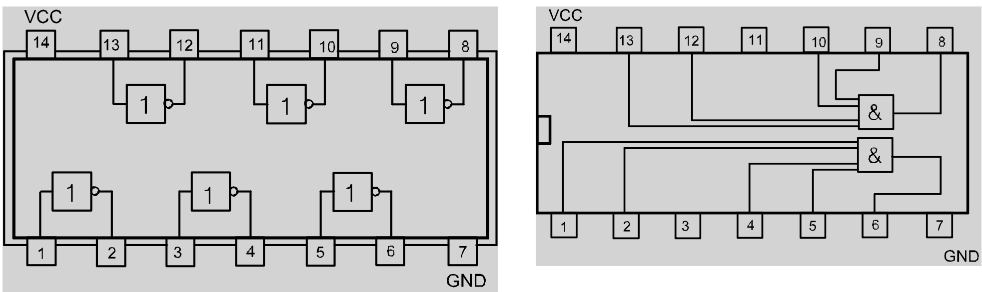
⇒ Hindari hubung singkat

Langkah Kerja

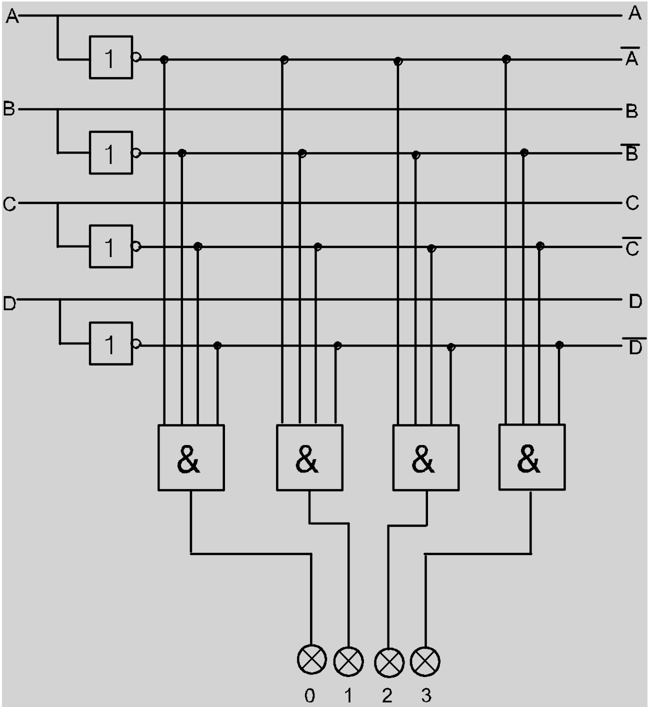
1. Buat rangkaian seperti gambar 1 sampai dengan 4.
2. Gunakan saklar, letakkan pada input bilangan biner.
3. Catat hasil tingkat keluaran dalam tabel kebenaran.
4. Periksa apakah sesuai dengan valensi biner.
5. Definisikan dari pengalih bilangan biner ke bilangan desimal.

Cara Kerja / Petunjuk

Konstruksi IC 74 04 dan IC 74 21

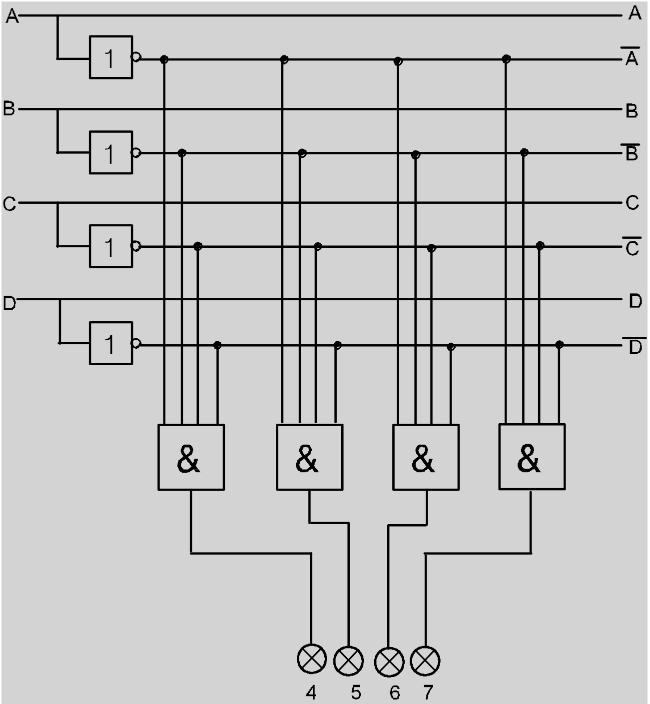


**Rangkaian Pengalih bilangan biner ke bilangan desimal ( 0-3 )**



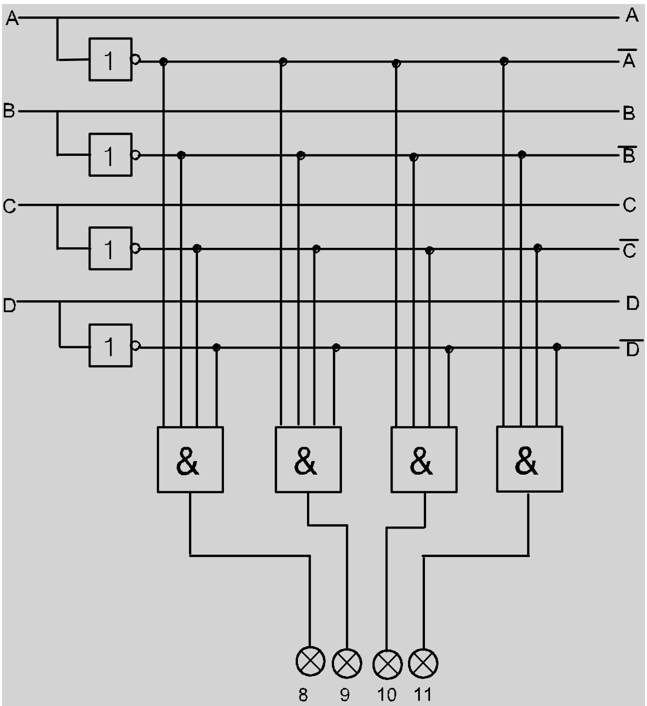

Gambar 1.

**Rangkaian Pengalih bilangan biner ke bilangan desimal ( 4-7 )**



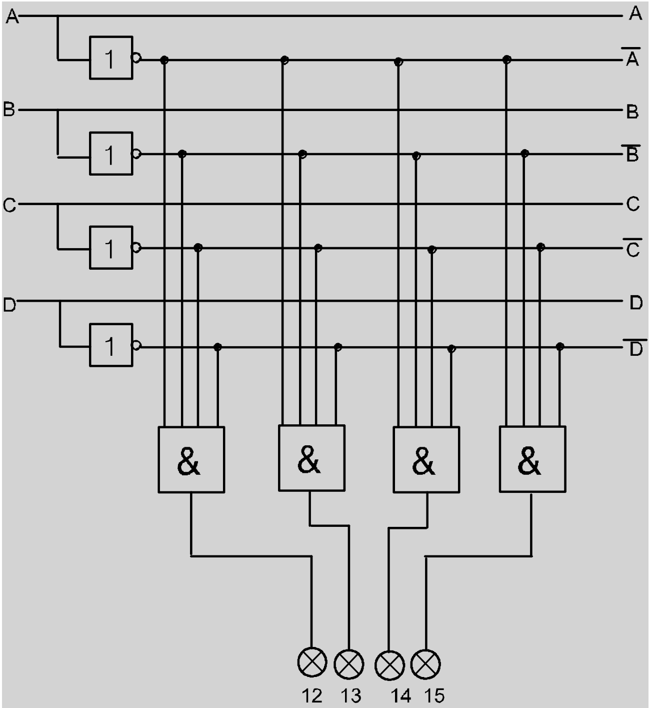

Gambar 2.

**Rangkaian Pengalaih bilangan biner ke bilangan desimal ( 8-11 )**




Gambar 3.

**Rangkaian Pengalih bilangan biner ke bilangan desimal ( 12-15 )**

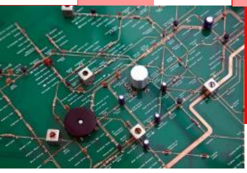



Gambar 4.

**Untuk Langkah 3**

Tabel Kebenaran

| BINER | | | | RANGKAIAN | DESIMAL |
|---|---|---|---|---|---|
| D | C | B | A | | |
| 0 | 0 | 0 | 1 | | |
| 0 | 0 | 0 | 0 | 1 | |
| 0 | 0 | 1 | 1 | | |
| 0 | 0 | 1 | 0 | | |
| | | | | | |
| 0 | 1 | 0 | 0 | | |
| 0 | 1 | 0 | 1 | 2 | |
| 0 | 1 | 1 | 0 | | |



| | | | | | |
|---|---|---|---|---|---|
| 0 | 1 | 1 | 1 | | |
| | | | | | |
| 1 | 0 | 0 | 0 | | |
| 1 | 0 | 0 | 1 | 3 | |
| 1 | 0 | 1 | 0 | | |
| 1 | 0 | 1 | 1 | | |
| | | | | | |
| 1 | 1 | 0 | 0 | | |
| 1 | 1 | 0 | 1 | 4 | |
| 1 | 1 | 1 | 0 | | |
| 1 | 1 | 1 | 1 | | |

**Untuk Langkah 4**

1. Berapa hasil, yang harus diperhitungkan

2. Alihkan bilangan biner ini ke bilangan desimal.

   a. 0001 = .....................................

   b. 0101 = .....................................

   c. 1001 = .....................................

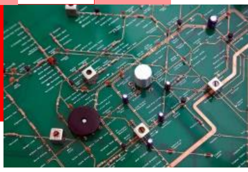
   d. 1010 = .....................................

   e. 1111 = .....................................

**Untuk Langkah 5**

Pengalih bilangan biner ke bilangan desimal dapat dibangun dengan gerbang

..............................................................................



Hukum dari pengalihan.

a. Untuk A..........................................................

.........................................................................

b. Untuk B

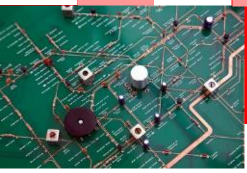
.........................................................................

c. Untuk C

.........................................................................

d. Untuk D

.........................................................................



Jawaban

**Untuk Langkah 3**

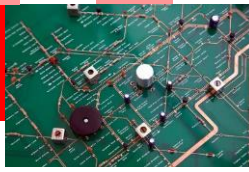
Tabel Kebenaran untuk pengalih bilangan biner ke bilangan desimal.

| BINER | | | | RANGKAIAN | DESIMAL |
|---|---|---|---|---|---|
| D | C | B | A | | |
| 0 | 0 | 0 | 1 | | 0 |
| 0 | 0 | 0 | 0 | 1 | 1 |
| 0 | 0 | 1 | 1 | | 2 |
| 0 | 0 | 1 | 0 | | 3 |
| | | | | | |
| 0 | 1 | 0 | 0 | | 4 |
| 0 | 1 | 0 | 1 | 2 | 5 |
| 0 | 1 | 1 | 0 | | 6 |
| 0 | 1 | 1 | 1 | | 7 |
| | | | | | |
| 1 | 0 | 0 | 0 | | 8 |
| 1 | 0 | 0 | 1 | 3 | 9 |
| 1 | 0 | 1 | 0 | | 10 |
| 1 | 0 | 1 | 1 | | 11 |
| | | | | | |
| 1 | 1 | 0 | 0 | | 12 |
| 1 | 1 | 0 | 1 | 4 | 13 |
| 1 | 1 | 1 | 0 | | 14 |
| 1 | 1 | 1 | 1 | | 15 |

**Untuk Langkah 4**

1. Berapa hasil, yang harus diperhitungkan

$X = D + C + B + A.$



2. Alihakan bilangan biner ini ke bilangan desimal.

   a. 0001 = 0 + 0 + 0 + 1 = 1

   b. 0101 = 0 + 4 + 0 + 1 = 5

   c. 1001 = 8 + 0 + 0 + 1 = 5

   d. 1010 = 8 + 0 + 2 + 1 = 5

   e. 1111 = 8 + 4 + 2 + 1 = 5

**Untuk Langkah 5**

Pengalih bilangan biner ke bilangan desimal dapat dibangun dengan gerbang

**AND atau NAND**

Hukum dari pengalihan.

a. Untuk A.

A mempunyai nilai $2^0$ = 1.

Yang mana A = 1, bagi / untuk bilangan desimal ganjil.

b. Untuk B.

B mempunyai nilai $2^1$ = 2.

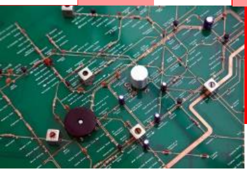
Yang mana B = 1, bagi / untuk bilangan desimal yang nilainy a :

2, 3, 6, 7, 10, 11, 14, 15.

c. Untuk C.

C mempunyai nilai $2^2$ = 4.

Yang mana C = 1, bagi / untuk bilangan desimal yang



nilainya :

4, 5, 6, 7, 12, 14, 15.

d. Untuk D.

D mempunyai nilai $2^3 = 8$.

Yang mana D = 1, bagi / untuk bilangan desimal yang nilainya :

8., 9, 10, 11, 12, 13, 14, 15.

# ALJABAR BOOLEAN

## 3.1 Tujuan Pembelajaran

Peserta diklat / siswa dapat:

- Menjelaskan konsep dasar aljabar Boolean pada gerbang logika digital.
- Mentabulasikan macam macam Karnaugh *map* untuk mendapatkan persamaan rangkaian digital

## 3.2 Uraian Materi

### 1. Aljabar Boole

Untuk menyelesaikan disain rangkaian digital tentunya dibutuhkan rangkaian yang benar, efektif, sederhana, hemat komponen serta ekivalen gerbang dasar bila terjadi keterbatasan komponen yang tersedia. Untuk itu diperlukan penyelesaian secara matematis guna mencapai tujuan-tujuan tersebut di atas. Aljabar boole adalah cara meyelesaikan permasalahan dengan penyederhanaan melalui beberapa persamaan sebagai berikut :

Postulate 2 $x + 0 = x$

$x \,.\, 1 = x$

Postulate 5 $x + x' = 1$

$x \,.\, x' = 0$

Theorems 1 $x + x = x$

$x \,.\, x = x$

Theorems 2 $x + 1 = 1$

$x \,.\, 0 = 0$

Theorems 3, involution $(x')' = x$

Postulate 3 Commutative $x+y = y+x$

$x.y = x.y$

Theorems 4 Associative $x+(y+z)=(x+y)+z$

x(yz) = (xy)z

Postulate 4 Distributive x(y+z) = xy + xz

x+yz = (x+y)(x+z)

Theorems 5 De Morgan (x+y)' = x'y'

(x.y)' = x'+y'

Theorems 6 Absorption x+xy = x

x (x+y) = x

**2. Karnaugh *Map***

Karnaugh *map* adalah metode untuk mendapatkan persamaan rangkaian digital dari tabel kebenarannya. Aplikasi dari Karnaugh map adalah dengan cara memasukkan data keluaran dari tabel kebenaran ke dalam tabel karnaugh map. Dengan menggunakan metode *Sume of Product*, maka keluaran yang berlogik "1" dan berdekatan atau berderet ditandai dengantanda hubung. Kemudian tuliskan persamaannya dengan metode SOP.

**Karnaugh map dua masukan satu keluaran**

Tabel sebuah rangkaian yang memiliki dua masukan A,B dan satu keluaran Q :

Tabel 1 Tabel kebenaran 2 masukan 1 keluaran

| A | B | Q |
|---|---|---|
| 0 | 0 | A0 |
| 0 | 1 | A1 |
| 1 | 0 | A2 |
| 1 | 1 | A3 |

Karnaugh *map*

| B \ A | 0 | 1 |
|---|---|---|
| 0 | A0 | A2 |
| 1 | A1 | A3 |

Contoh soal 1:

Dengan menggunakan Karnaugh map, tentukan persamaan dari data keluaran yang ada pada tabel kebenaran berikut :

Tabel 2 Tabel kebenaran contoh 1

| A | B | Q |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

Karnaugh Map

| B \ A | 0 | 1 |
|---|---|---|
| 0 | 0 | 0 |
| 1 | 0 | 1 |

Maka persamaan rangkaian tersebut adalah : Q = A.B

Contoh soal 2 :Dengan menggunakan Karnaugh map, tentukan persamaan dari data keluaran yang ada pada tabel kebenaran berikut :

Tabel 3 Tabel kebenaran contoh 2

| A | B | Q |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

Karnaugh *map*

| B \ A | 0 | 1 |
|---|---|---|
| 0 | 0 | 1 |
| 1 | 1 | 0 |

Maka persamaan rangkaian tersebut adalah : $Q = \overline{A}B + A\overline{B} = A \oplus B$

Bentuk-bentuk lain penyelesaian Karnaugh map adalah sebagai berikut:

Tabel 4 Tabel kebenaran contoh 3

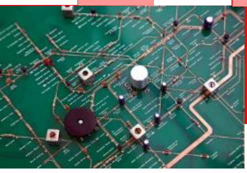
| A | B | Q |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

Karnaugh *map*

| B \ A | 0 | 1 |
|---|---|---|
| 0 | 0 | 0 |
| 1 | 1 | 1 |

Persamaan Q = B

Contoh lain : bila diketahui data-data seperti pada tabel 3.28, tuliskan persamaan rangkaian tersebut.



Tabel 5 Tabel kebenaran contoh 4

| A | B | Q |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

Karnaugh *map*

| B \ A | 0 | 1 |
|---|---|---|
| 0 | 0 | 1 |
| 1 | 0 | 1 |

Persamaan adalah Q = A

**Karnaugh *map* tiga masukan satu keluaran**

Karnaugh *map* ada yang memiliki tiga buah masukan A,B,C dan sebuah keluaran Q seperti pada tabel 6.

Tabel 6 Tabel  Karnaugh Map 3 masukan 1 keluaran

| A | B | C | Q |
|---|---|---|---|
| 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 |

Karnaugh Map

| C \ AB | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | 1 | 1 | 0 | 0 |
| 1 | 0 | 0 | 0 | 1 |

Contoh 5: Dengan menggunakan Karnaugh map, tentukan persamaan dari data keluaran yang ada pada tabel kebenaran berikut :

Tabel 7 Tabel kebenaran contoh 5

| A | B | C | Q |
|---|---|---|---|
| 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 0 |

Karnaugh Map

| AB / C | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 0 | 0 |

Persamaan rangkaian adalah Q= $\overline{A}.\overline{C} + A\overline{B}C$

Bentuk-bentuk karnaugh map yang lain untuk 3 masukan 1 keluaran:

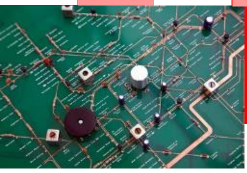
Tabel 8 Tabel kebenaran contoh 5

| A | B | C | Q |
|---|---|---|---|
| 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 0 |

Karnaugh Map

| AB / C | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 0 | 0 |

Persamaan rangkaian adalah Q = $\overline{A}$



Contoh 6.

Diketahui tabel kebenaran di bawah, cari persamaan rangkaian.

Tabel 9 Tabel kebenaran contoh 6

| A | B | C | Q |
|---|---|---|---|
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 |

Karnaugh *map*

| AB / C | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | 0 | 1 | 1 | 0 |
| 1 | 0 | 1 | 1 | 0 |

Persamaan rangkaian adalah Q = B

Contoh 7.

Diketahui tabel kebenaran di bawah, cari persamaan rangkaian.

Tabel 10 Tabel kebenaran contoh 7

| A | B | C | Q |
|---|---|---|---|
| 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 0 |

Karnaugh *map*

| AB / C | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | 1 | 0 | 0 | 1 |
| 1 | 1 | 0 | 0 | 1 |

Persamaan rangkaian adalah Q = $\overline{B}$

Contoh 8.

Diketahui tabel kebenaran di bawah, cari persamaan rangkaian.

Tabel 11 Tabel kebenaran contoh 8

| A | B | C | Q |
|---|---|---|---|
| 0 | 0 | 0 | 1 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 0 |

Karnaugh map

| C \ AB | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 0 | 1 | 0 | 0 | 1 |
| 1 | 0 | 0 | 0 | 0 |

Persamaan rangkaian adalah Q = $\overline{B}\,.\,\overline{C}$

**Karnaugh *Map* Empat Masukan A,B,C,D dan Satu Keluaran Q**

Tabel 12 Tabel kebenaran 4 masukan 1 keluaran

| A | B | C | D | Q |
|---|---|---|---|---|
| 0 | 0 | 0 | 0 | A0 |
| 0 | 0 | 0 | 1 | A1 |
| 0 | 0 | 1 | 0 | A2 |
| 0 | 0 | 1 | 1 | A3 |
| 0 | 1 | 0 | 0 | A4 |
| 0 | 1 | 0 | 1 | A5 |
| 0 | 1 | 1 | 0 | A6 |
| 0 | 1 | 1 | 1 | A7 |
| 1 | 0 | 0 | 0 | A8 |
| 1 | 0 | 0 | 1 | A9 |
| 1 | 0 | 1 | 0 | A10 |
| 1 | 0 | 1 | 1 | A11 |
| 1 | 1 | 0 | 0 | A12 |
| 1 | 1 | 0 | 1 | A13 |
| 1 | 1 | 1 | 0 | A14 |
| 1 | 1 | 1 | 1 | A15 |

Karnaugh *map* yang memiliki empat buah masukan dan satu buah keluaran adalah seperti pada tabel 12 di atas.

Karnaugh Map

| AB / CD | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 00 | A0 | A4 | A12 | A8 |
| 01 | A1 | A5 | A13 | A9 |
| 11 | A3 | A7 | A15 | A11 |
| 10 | A2 | A6 | A14 | A10 |

Aplikasi dari model Karnaugh map 4 masukan 1 keluaran adalah sebagai berikut :

Contoh 9.

Diketahui tabel kebenaran di bawah, cari persamaan rangkaian.

Tabel 13 Tabel kebenaran  4 masukan 1 keluaran contoh 9

| A | B | C | D | Q |
|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 1 |
| 0 | 0 | 0 | 1 | 0 |
| 0 | 0 | 1 | 0 | 0 |
| 0 | 0 | 1 | 1 | 1 |
| 0 | 1 | 0 | 0 | 0 |
| 0 | 1 | 0 | 1 | 1 |
| 0 | 1 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 | 1 |
| 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 0 |
| 1 | 0 | 1 | 1 | 1 |
| 1 | 1 | 0 | 0 | 0 |
| 1 | 1 | 0 | 1 | 1 |
| 1 | 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 | 0 |

Karnaugh Map

| CD \ AB | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 00 | 1 | 0 | 0 | 1 |
| 01 | 0 | 1 | 1 | 0 |
| 11 | 0 | 1 | 1 | 0 |
| 10 | 1 | 0 | 0 | 1 |

Persamaan adalah   :   $Q = \overline{B}.\overline{D} + BD$

**Karnaugh *Map* Lima  Masukan A,B,C,D,E dan Satu Keluaran Q**

Karnaugh *map* yang memiliki lima buah masukan dan satu buah keluaran adalah seperti pada Tabel 14, table ini merupakan Tabel Kebenaran 5 masukan 1.

Karnaugh map harus dipecah menjadi dua bagian, yaitu untuk kondisi masukan A=0 dan A=1. Sehingga Karnaugh map-nya sebagaai berikut:

Aplikasi dari model Karnaugh map 5 masukan 1 keluaran adalah sebagai berikut :

Contoh10.

Diketahui tabel kebenaran (Tabel 14), cari persamaan rangkaian.

Tabel 15 Tabel  kebenaran 5 masukan 1

| A | B | C | D | E | Q |
|---|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 | A0 |
| 0 | 0 | 0 | 0 | 1 | A1 |
| 0 | 0 | 0 | 1 | 0 | A2 |
| 0 | 0 | 0 | 1 | 1 | A3 |
| 0 | 0 | 1 | 0 | 0 | A4 |
| 0 | 0 | 1 | 0 | 1 | A5 |
| 0 | 0 | 1 | 1 | 0 | A6 |
| 0 | 0 | 1 | 1 | 1 | A7 |
| 0 | 1 | 0 | 0 | 0 | A8 |
| 0 | 1 | 0 | 0 | 1 | A9 |
| 0 | 1 | 0 | 1 | 0 | A10 |
| 0 | 1 | 0 | 1 | 1 | A11 |
| 0 | 1 | 1 | 0 | 0 | A12 |
| 0 | 1 | 1 | 0 | 1 | A13 |
| 0 | 1 | 1 | 1 | 0 | A14 |
| 0 | 1 | 1 | 1 | 1 | A15 |
| 1 | 0 | 0 | 0 | 0 | A16 |
| 1 | 0 | 0 | 0 | 1 | A17 |
| 1 | 0 | 0 | 1 | 0 | A18 |
| 1 | 0 | 0 | 1 | 1 | A19 |
| 1 | 0 | 1 | 0 | 0 | A20 |
| 1 | 0 | 1 | 0 | 1 | A21 |
| 1 | 0 | 1 | 1 | 0 | A22 |
| 1 | 0 | 1 | 1 | 1 | A23 |
| 1 | 1 | 0 | 0 | 0 | A24 |
| 1 | 1 | 0 | 0 | 1 | A25 |
| 1 | 1 | 0 | 1 | 0 | A26 |
| 1 | 1 | 0 | 1 | 1 | A27 |
| 1 | 1 | 1 | 0 | 0 | A28 |
| 1 | 1 | 1 | 0 | 1 | A29 |
| 1 | 1 | 1 | 1 | 0 | A30 |
| 1 | 1 | 1 | 1 | 1 | A31 |

Untuk A=0

| DE \ BC | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 00 | A0 | A4 | A12 | A8 |
| 01 | A1 | A5 | A13 | A9 |
| 11 | A3 | A7 | A15 | A11 |
| 10 | A2 | A6 | A14 | A10 |

Untuk A=1

| DE \ BC | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 00 | A16 | A20 | A28 | A24 |
| 01 | A17 | A21 | A29 | A25 |
| 11 | A19 | A23 | A31 | A27 |
| 10 | A18 | A22 | A30 | A26 |

Tabel 16 Tabel kebenaran contoh 10

| A | B | C | D | E | Q |
|---|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 0 | 1 | 1 |
| 0 | 0 | 0 | 1 | 0 | 1 |
| 0 | 0 | 0 | 1 | 1 | 0 |
| 0 | 0 | 1 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 | 1 | 0 |
| 0 | 0 | 1 | 1 | 0 | 0 |
| 0 | 0 | 1 | 1 | 1 | 0 |
| 0 | 1 | 0 | 0 | 0 | 1 |
| 0 | 1 | 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 1 | 0 | 1 |
| 0 | 1 | 0 | 1 | 1 | 1 |
| 0 | 1 | 1 | 0 | 0 | 1 |
| 0 | 1 | 1 | 0 | 1 | 1 |
| 0 | 1 | 1 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 0 | 1 | 1 |
| 1 | 0 | 0 | 1 | 0 | 1 |
| 1 | 0 | 0 | 1 | 1 | 0 |
| 1 | 0 | 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 | 1 | 1 |
| 1 | 0 | 1 | 1 | 0 | 1 |
| 1 | 0 | 1 | 1 | 1 | 0 |
| 1 | 1 | 0 | 0 | 0 | 0 |
| 1 | 1 | 0 | 0 | 1 | 1 |
| 1 | 1 | 0 | 1 | 0 | 1 |
| 1 | 1 | 0 | 1 | 1 | 0 |
| 1 | 1 | 1 | 0 | 0 | 0 |
| 1 | 1 | 1 | 0 | 1 | 1 |
| 1 | 1 | 1 | 1 | 0 | 1 |

Untuk A=0

| DE \ BC | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 00 | 0 | 0 | 1 | 1 |
| 01 | 1 | 0 | 1 | 1 |
| 11 | 1 | 0 | 1 | 1 |
| 10 | 0 | 0 | 1 | 1 |

Persamaan rangkaian :

$Q_1 = \overline{C}.E + B$

Untuk A=1

| DE \ BC | 00 | 01 | 11 | 10 |
|---|---|---|---|---|
| 00 | 0 | 0 | 0 | 0 |
| 01 | 1 | 1 | 1 | 1 |
| 11 | 1 | 1 | 1 | 1 |
| 10 | 0 | 0 | 0 | 0 |

Persamaan rangkaian $Q_2 = E$

Maka persamaan total $= \overline{C}.E + B + E$

## 3.3 Rangkuman

1. Konsep dasar aljabar Boolean pada gerbang logika digital.

   Untuk menyelesaikan disain rangkaian digital tentunya dibutuhkan rangkaian yang benar, efektif, sederhana, hemat komponen serta ekivalen gerbang dasar bila terjadi keterbatasan komponen yang tersedia. Untuk itu diperlukan penyelesaian secara matematis guna mencapai tujuan-tujuan tersebut di atas. Aljabar boole adalah cara meyelesaikan permasalahan dengan penyederhanaan melalui beberapa persamaan

2. Mentabulasikan macam macam Karnaugh *map* untuk mendapatkan persamaan rangkaian digital  abulasikan macam macam Karnaugh *map* untuk mendapatkan persamaan rangkaian digital

   Aplikasi dari Karnaugh map adalah dengan cara memasukkan data keluaran dari tabel kebenaran ke dalam tabel karnaugh map. Dengan menggunakan metode *Sume of Product*, maka keluaran yang berlogik “1” dan berdekatan atau berderet ditandai dengantanda hubung. Kemudian tuliskan persamaannya dengan metode SOP.

# GERBANG DASAR

## 4.1 Tujuan Pembelajaran

Peserta diklat / siswa dapat :

- Memahami konsep dasar rangkaian logika digital.
- Memahami prinsip dasar gerbang logika AND, OR, NOT, NAND, NOR.
- Memahami prinsip dasar gerbang logika eksklusif OR dan NOR.

## 4.2 Uraian Materi

1. Konsep dasar rangkaian logika digital.

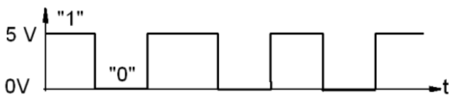
Besaran digital adalah besaran yang terdiri dari besaran level tegangan High dan Low, atau dinyatakan dengan logika "1" dan "0". Level high adalah identik dengan tegangan "5 Volt" atau logika "1", sedang level low identik dengan tegangan "0 Volt" atau logika "0". Untuk sistem digital yang menggunakan C-MOS level yang digunakan adalah level tegangan "15 Volt" dan "0 Volt"

Sebagai gambaran perbedaan besaran digital dan analog adalah seperti penunjukan alat ukur. Alat ukur analog akan menunjukkan besaran analog, sedangkan alat ukur digital akan menunjukkan display angka yang disusun secara digital (7-segment).

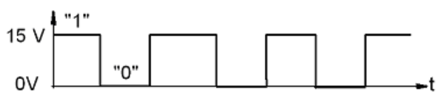
Pada Gambar 1 diperlihatkan alat ukur analog (gambar c) dan alat ukur digital pada gambar d.

Gambar 1a dan b memperlihatkan besaran digital yang hanya ada harga 0 dan 5V untuk di peralatan yang menggunakan TTL serta 0 dan 15V untuk di peralatan yang menggunakan C-MOS

Pengukuran dengan menggunakan osiloskop (CRO=Chathode x-Ray Oscilloscope) pada Gambar 1e memperlihatkan besaran analog dan pada Gambar 1d memperlihatkan besaran digital.




a. Besaran Digital TTL



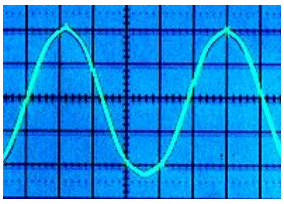

b. Besaran Digital C-MOS



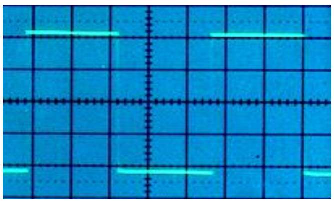
c Besaran Analog



d Besaran Digital



e Tegangan Analog



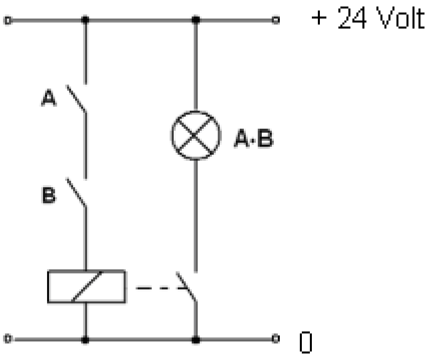
f Tegangan digital

Gambar 1 Besaran Analog dan Digital

2. Prinsip dasar gerbang logika AND, OR, NOT, NAND, NOR.

**Gerbang AND**

Gerbang dasar AND adalah ekivalen dengan dua buah saklar terbuka yang terpasang seri seperti terlihat pada gambar 2 di bawah.



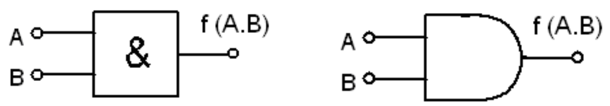

Gambar 2 Rangkaian listrik ekivalen AND

Rangkaian yang terdiri dari dua buah saklar A dan B, sebuah relay dan sebuah lampu. Lampu hanya akan menyala bila saklar A dan B dihubungkan (on). Sebaliknya lampu akan mati bila salah satu

saklar atau semua saklar diputus (off). Sehingga bisa dirumuskan hanya akan terjadi keluaran “1” bila A=”1” dan B=”1”.

Rangkaian listrik :

Simbol standar IEC standar USA




Gambar 3 Simbol gerbang AND

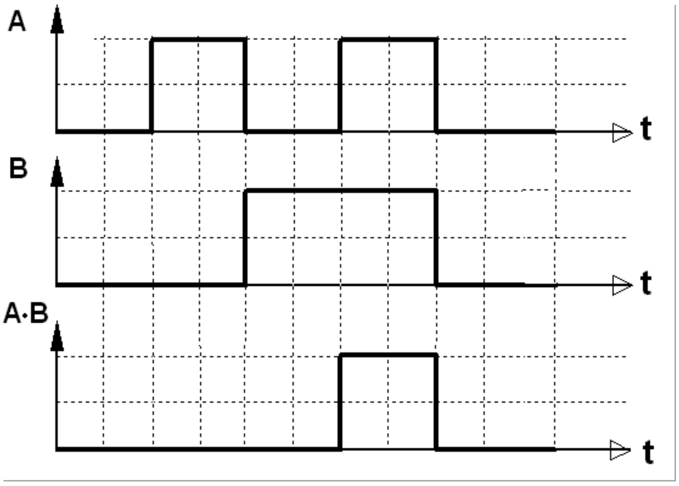
Fungsi persamaan dari gerbang AND

$$f(A,B) = A \bullet B \qquad (1)$$

Tabel 1 Tabel kebenaran AND

| B | A | Q=f(A,B) |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

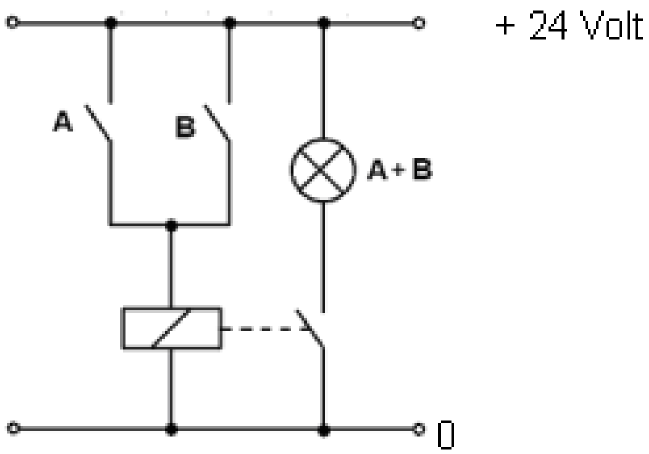
Diagram masukan-keluaran dari gerbang AND terlihat bahwa pada keluaran akan memiliki logik high “1” bila semua masukan A dan B berlogik “1”



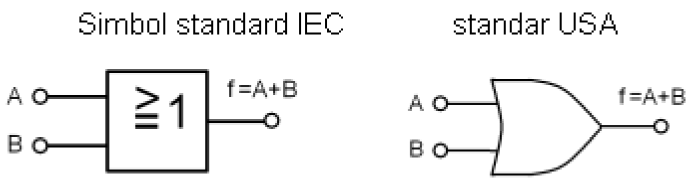

Gambar 4 Diagram masukan-keluaran gerbang AND

**Gerbang OR**

Gerbang dasar OR adalah ekivalen dengan dua buah saklar terbuka yang terpasang parallel / jajar seperti terlihat pada gambar 3.5 di bawah. Rangkaian terdiri dari dua buah saklar yang terpasang secara parallel, sebuah relay dan lampu. Lampu akan menyala bila salah satu atau ke dua saklar A dan B dihubungkan (on). Sebaliknya lampu hanya akan padam bila semua saklar A dan B diputus (off). Maka bisa dirumuskan bahwa akan terjadi keluaran “1” bila salah satu saklar A=”1” atau B=”1”, dan akan terjadi keluaran “0” hanya bila saklar Rangkaian listrik : A=”1” dan B=”1”.




Gambar 5 Rangkaian listrik ekivalen gerbang OR



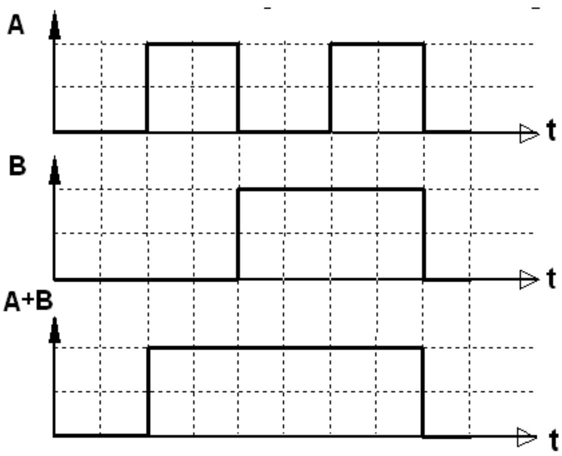

Gambar 6 simbol gerbang OR

Fungsi dari gerbang OR adalah :

$$f(A,B) = A + B \qquad (2)$$

Tabel 2 Tabel kebenaran OR

| B | A | Q=f(A,B) |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 1 |

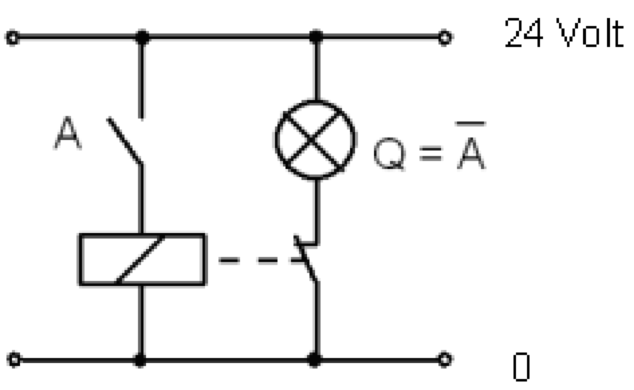



Gambar 7 Diagram masukan-keluaran gerbang OR

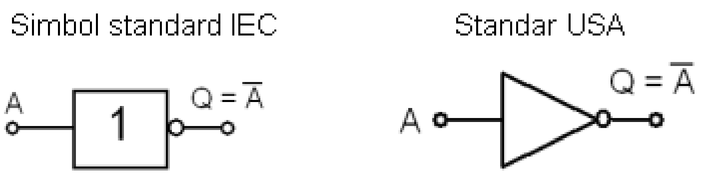
Diagram masukan-keluaran diperlihatkan seperti gambar di bawah. Pada keluaran A+B hanya akan memiliki logik low “0” bila semua masukan - masukannya A dan B memiliki logik “0”

**Gerbang NOT**

Gerbang dasar NOT adalah rangkaian pembalik / inverter. Rangkaian ekivalennya adalah sebuah rangkaian listrik seperti gambar 8 di bawah. Bila saklar A dihubungkan (on), maka lampu akan mati. Sebaliknya bila saklar A diputus (off), maka lampu akan menyala. Sehingga bisa disimpulkan bahwa akan terjadi keluaran Q=“1” hanya bila masukan A=”0”. Rangkaian listrik :




Gambar 8 Rangkaian listrik ekivalen gerbang NOT




Gambar 9 Gambar symbol gerbang NOT

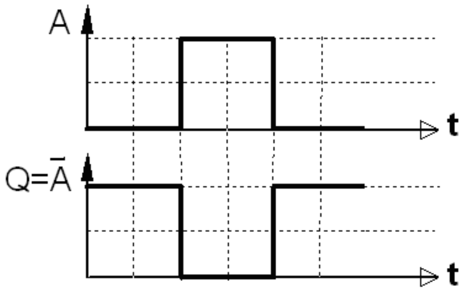
Fungsi persamaan dari gerbang NOT adalah:

$$f(A)=\overline{A} \qquad (3)$$

Tabel 3 Tabel kebenaran NOT

| **A** | **$Q=\overline{A}$** |
|---|---|
| 0 | 1 |
| 1 | 0 |

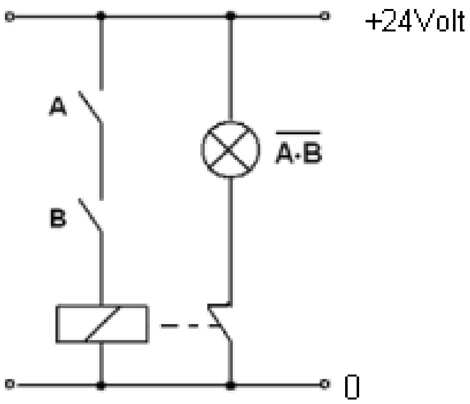
Diagram masukan-keluaran dari gerbang NOT seperti ditunjukkan pada gambar 9 di bawah. Keluaran akan selalu memiliki kondisi logik yang berlawanan terhadap masukannya.



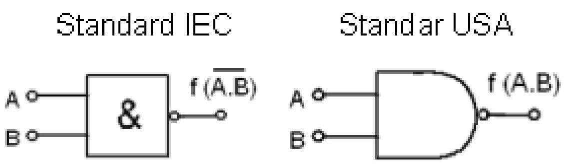

Gambar 9 Diagram masukan-keluaran gerbang NOT

**Gerbang NAND**

Gerbang dasar NAND adalah ekivalen dengan dua buah saklar terbuka yang terpasang seri. Akan terjadi keluaran Q="1" hanya bila A="0" dan B="0". Gerbang NAND sama dengan gerbang AND dipasang seri dengan gerbang NOT. Rangkaian listrik :




Gambar 10 Rangkaian listrik ekivalen gerbang NAND




Gambar 11 Gambar symbol gerbang NAND

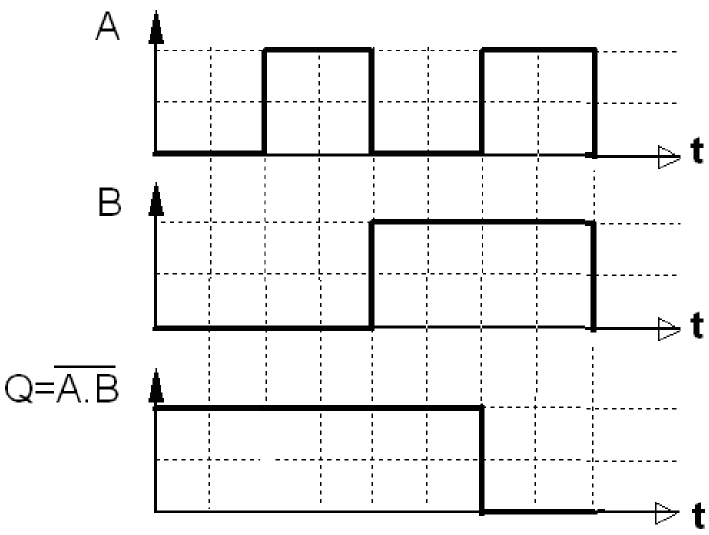
Fungsi persamaan gerbang NAND

$$f(A,B)=\overline{A \bullet B} \qquad (4)$$

Tabel 4 Tabel kebenaran NAND

| B | A | Q=f(A,B) |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

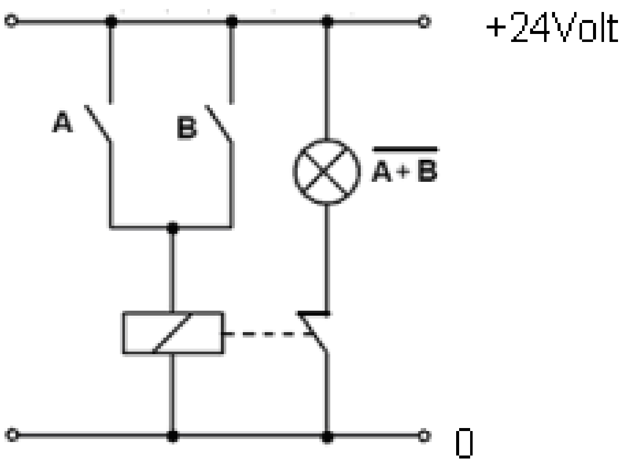
Diagram masukan-keluaran dari gerbang NAND, keluaran memiliki logik “0” hanya bila ke dua masukannya berlogik “1”




Gambar 12 Diagram masukan-keluaran gerbang NAND

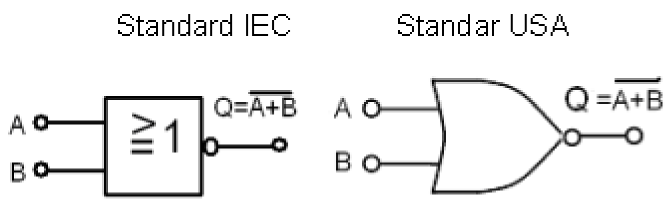
**Gerbang NOR**

Gerbang dasar NOR adalah ekivalen dengan dua buah saklar terbuka yang terpasang parallel / jajar.




Gambar 13 Rangkaian listrik ekivalen gerbang NOR

Akan terjadi keluaran “1” bila semua saklar A=”0” atau B=”0”. Gerbang NOR sama dengan gerbang OR dipasang seri dengan gerbang NOT.




Gambar 14 Gerbang NOR

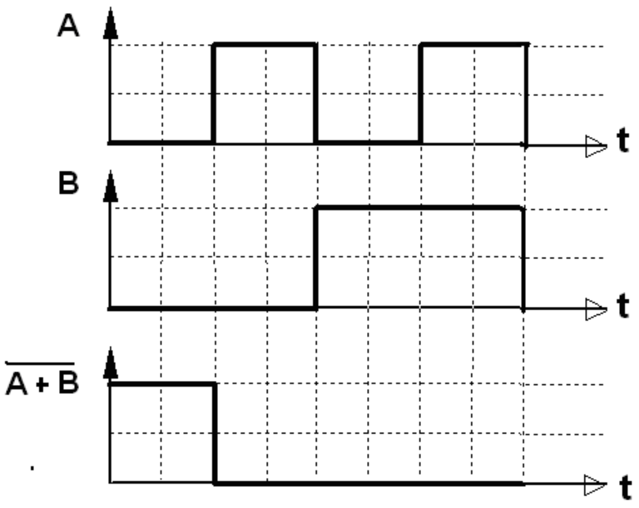
Fungsi persamaan gerbang NOR

$$f(A,B)=\overline{A+B} \quad (5)$$

Tabel 5 Tabel kebenaran NOR

| B | A | Q=f(A.B) |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 0 |

Diagram masukan keluaran seperti terlihat pada gambar di bawah. Keluaran hanya akan memiliki logik ‘1’, bila semua masukannya berlogik “0”

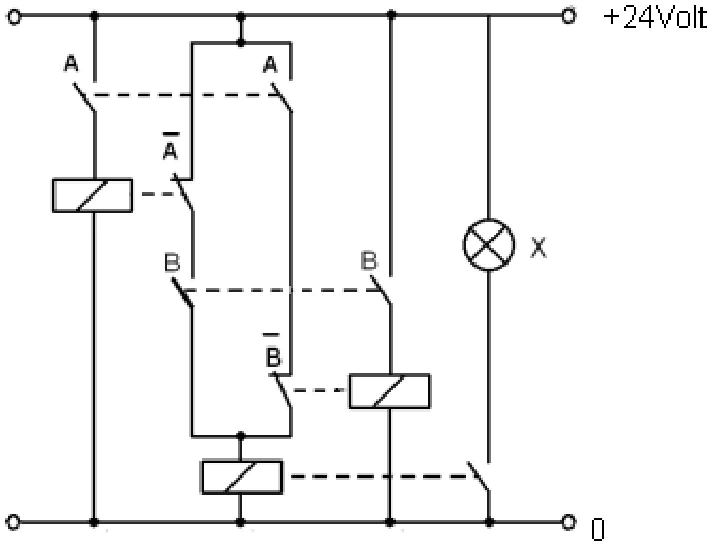



Gambar 15 Diagram masukan-keluaran gerbang NOR

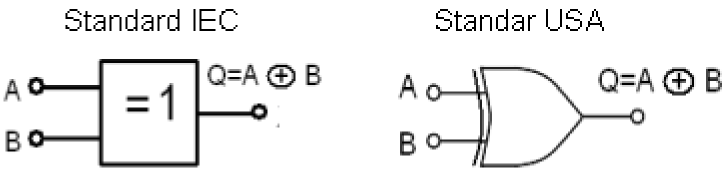
3. Prinsip dasar gerbang logika eksklusif OR dan NOR.

**Exclusive OR (EX-OR)**

Gerbang EX-OR sering ditulis dengan X-OR adalah gerbang yang paling sering dipergunakan dalam teknik komputer. Gerbang EX-OR hanya akan memiliki keluaran Q=”1” bila masukan-masukan A dan B memiliki kondisi berbeda. Pada gambar 16 yang merupakan gambar rangkaian listrik ekivalen EX-OR diperlihatkan bahwa bila saklar A dan B masing-masing diputus (off), maka lampu akan mati. Bila saklar A dan B masing-masing dihubungkan (on), maka lampu juga mati. Bila saklar A dihubungkan (on) sedangkan saklar B diputus (off), maka lampu akan menyala. Demikian pula sebaliknya bila saklar A diputus (off) dan saklar B dihubungkan (on) maka lampu akan menyala. Sehingga bisa disimpulkan bahwa lampu akan menyala hanya bila kondisi saklar A dan B berlawanan. Tanda dalam pelunilsa EX-OR adalah dengan tanda $\oplus$.




Gambar 16 Rangkaian listrik ekivalen gerbang EX-OR




Gambar 17  Simbol gerbang EX-OR

Fungsi persamaan gerbang EX-OR

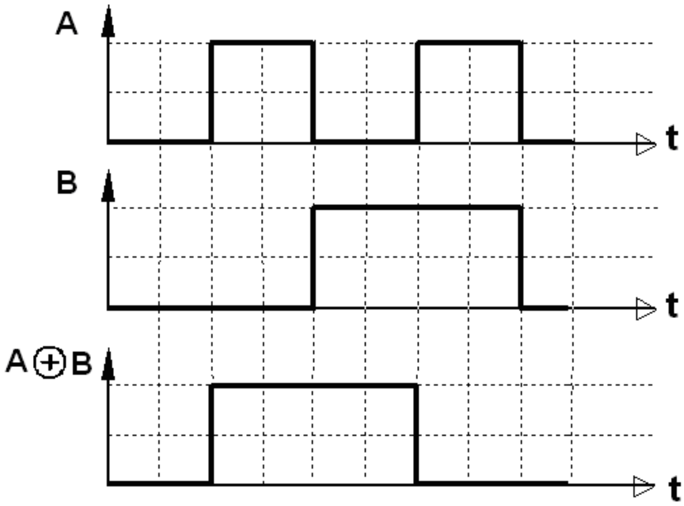
$$f(A,B) = \overline{A}B + A\overline{B} = A \oplus B \qquad (6)$$

Tabel 6 Tabel kebenaran EX-OR

| B | A | Q=f(A,B) |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

Diagram masukan keluaran dari gerbang EX-OR seperti terlihat pada gambar di bawah.

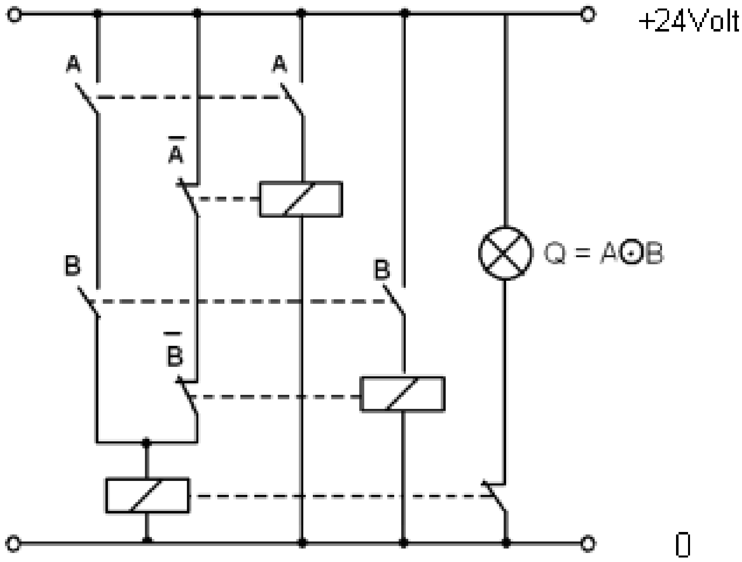
Keluaran hanya akan memiliki logik “1” bila masukan-masukannya memiliki kondisi logik berlawanan.



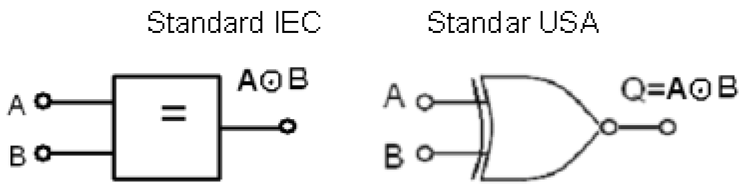

Gambar 18 Diagram masukan-keluaran gerbang EX-OR

**Gerbang EX-NOR (Exlusive-NOR)**

Pada gambar 19 adalah rangkaian listrik ekivalen dengan gerbang EX-NOR. Bila saklar A dan B masing-masing dihubungkan (on) atau diputus (off) maka lampu akan menyala. Namun bila saklar A dan B dalam kondisi yang berlawanan, maka lampu akan mati. Sehingga bisa disimpulkan bahwa gerbang EX-NOR hanya akan memiliki keluaran Q=”1” bila masukan-masukan A dan B memiliki kondisi yang sama. Rangkaian listrik :




Gambar 20 Rangkaian listrik ekivalen gerbang EX-NOR




Gambar 21 Simbol gerbang EX-NOR

Fungsi persamaan gerbang EX-NOR

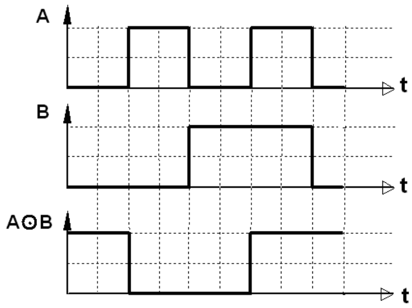
f(A,B)= $AB + \overline{AB}$ =A ⊙B (7)

Tabel 3.23 Tabel kebenaran gerbang EX=NOR

| B | A | Q=f(A,B) |
|---|---|---|
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

Diagram masukan keluaran dari gerbang EX-NOR seperti terlihat pada gambar di bawah. Keluaran hanya akan memiliki logik “1” bila

masukan-masukannya memiliki kondisi logik sama, logik “0” maupun logik “1”.




Gambar 22 Diagram masukan-keluaran gerbang EX-NOR

## 4.3 Rangkuman

1. Konsep dasar rangkaian logika digital.

   Besaran digital adalah besaran yang terdiri dari besaran level tegangan High dan Low, atau dinyatakan dengan logika “1” dan “0”. Level high adalah identik dengan tegangan “5 Volt” atau logika “1”, sedang level low identik dengan tegangan “0 Volt” atau logika “0”. Untuk sistem digital yang menggunakan C-MOS level yang digunakan adalah level tegangan “15 Volt” dan “0 Volt”

2. Prinsip dasar gerbang logika AND, OR, NOT, NAND, NOR.
   - Gerbang dasar AND adalah ekivalen dengan dua buah saklar terbuka yang terpasang seri. Diagram masukan-keluaran dari gerbang AND terlihat bahwa pada keluaran akan memiliki logik high “1” bila semua masukan A dan B berlogik “1”.
   - Gerbang dasar OR adalah ekivalen dengan dua buah saklar terbuka yang terpasang parallel / jajar , bahwa akan terjadi keluaran “1” bila salah satu saklar A=”1” atau B=”1”, dan akan terjadi keluaran “0” hanya bila saklar Rangkaian listrik : A=”1” dan B=”1”.
   - Gerbang dasar NOT adalah rangkaian pembalik / inverter , bahwa akan terjadi keluaran Q=“1” hanya bila masukan A=”0”.
   - Gerbang dasar NAND adalah ekivalen dengan dua buah saklar terbuka yang terpasang seri. Akan terjadi keluaran Q=“1” hanya bila A=”0” dan B=”0”. Gerbang NAND sama dengan gerbang AND dipasang seri dengan gerbang NOT.
   - Gerbang dasar NOR adalah ekivalen dengan dua buah saklar terbuka yang terpasang parallel / jajar. Akan terjadi keluaran “1” bila semua saklar A=”0” atau B=”0”. Gerbang NOR sama dengan gerbang OR dipasang seri dengan gerbang NOT.

3. Prinsip dasar gerbang logika eksklusif OR dan NOR.

- Gerbang EX-OR sering ditulis dengan X-OR adalah gerbang yang paling sering dipergunakan dalam teknik komputer. Gerbang EX-OR hanya akan memiliki keluaran Q="1" bila masukan-masukan A dan B memiliki kondisi berbeda.
- Pada gerbang EX-NOR bila saklar A dan B masing-masing dihubungkan (on) atau diputus (off) maka lampu akan menyala. Namun bila saklar A dan B dalam kondisi yang berlawanan, maka lampu akan mati. Sehingga bisa disimpulkan bahwa gerbang EX-NOR hanya akan memiliki keluaran Q="1" bila masukan-masukan A dan B memiliki kondisi yang sama.

## 4.4 TUGAS Kegiatan Belajar 3 - 1

**Gerbang DAN (AND Gate)**

Tujuan Instruksional Umum

Setelah pelajaran selesai, peserta harus dapat:

⇒ Memahami prinsip kerja gerbang DAN

Tujuan Instruksional Khusus

Peserta harus dapat:

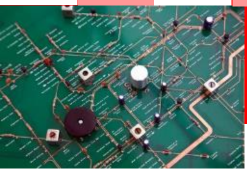
⇒ Menerangkan prinsip kerja gerbang DAN sesuai dengan tabel kebenaran

⇒ Menggambarkan rangkaian persamaan gerbang DAN sesuai dengan standar IEC

⇒ Menuliskan persamaan Aljabar Boole gerbang DAN sesuai dengan tabel kebenaran

⇒ Menggambar pulsa keluaran gerbang DAN sesuai dengan tabel kebenaran.

Waktu 4 x 45 menit



Alat dan Bahan

**Alat Alat:**

| | | | |
|---|---|---|---|
| ⇒ | Multimeter | 1 | buah |
| ⇒ | Catu daya | 1 | buah |
| ⇒ | Papan Percobaan | 1 | buah |
| ⇒ | Kabel penghubung | | secukupnya |

**Bahan:**

| | | | |
|---|---|---|---|
| ⇒ | IC 7408 | 1 | buah |
| ⇒ | IC 7421 | 1 | buah |

Keselamatan Kerja

⇒ Hati-hatilah dengan arus dan tegangan 220 Volt

⇒ Hati-hati memasukkan sumber tegangan jangan sampai lebih dari 5 Volt DC.

Langkah Kerja

1. Persiapan alat dan bahan
2. Buat rangkaian seperti gambar 1.2
3. Lapor pada Instruktur sebelum rangkaian dihubungkan ke sumber tegangan.
4. Hubungkan ke sumber tegangan 5 V DC
5. Lakukan percobaan sesuai tabel kebenaran dan perhatikan perubahan pada keluaran, kemudian catat pada tabel kebenaran
6. Gambarkan rangkaian persamaan logikanya dari gerbang AND
7. Serta tuliskan persamaan Aljabar Boolenya dari gerbang AND
8. Gambarkan Diagram Pulsa pada kurva diagram

**Percobaan I (B) (Gerbang AND 3 masukan)**

9. Ulangi langkah percobaan 2 - 8 untuk percobaan A dan percobaan B dengan menggunakan gambar 1.3

**Percobaan I (C) (Gerbang AND 4 masukan)**

10. Ulangi langkah percobaan 2 - 8 untuk percobaan A dan percobaan C dengan menggunakan gambar 1.4

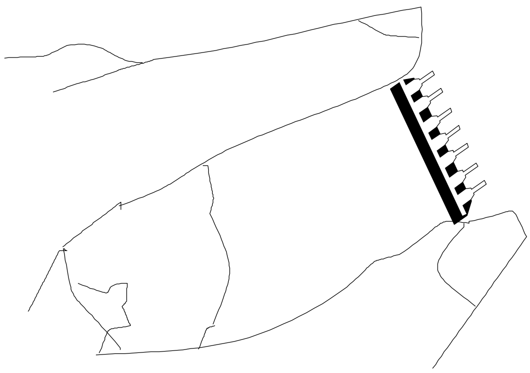
**Percobaan II**

(Gerbang AND dengan menggunakan IC 7421 (IC AND 4 masukan)

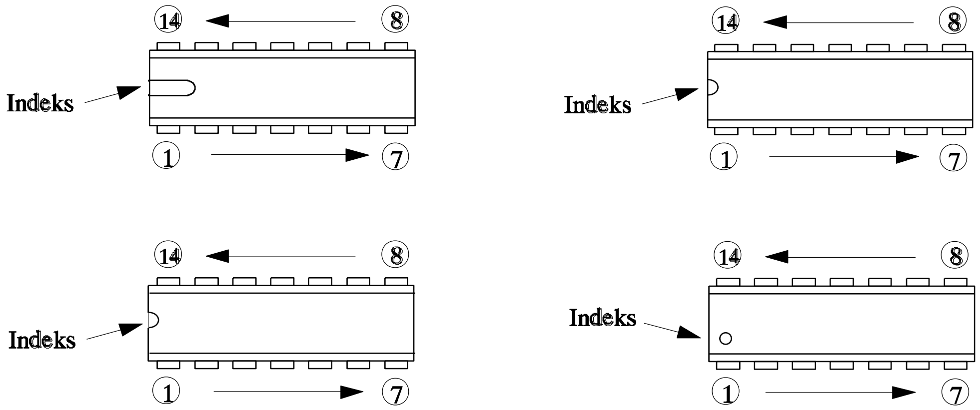
11. Ulangi langkah percobaan 2 - 8 untuk percobaan IA dan percobaan II, dengan menggunakan gambar 2-1 (IC 7421)

Cara Kerja / Petunjuk

1. Cara memegang IC yang benar diperlihatkan oleh gambar di bawah :



2. Perhatikan tanda pada gambar di bawah untuk menetapkan kaki IC secara tepat.



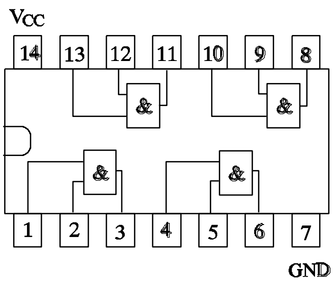

3. Jangan memasang/melepas IC secara paksa
4. Pasang IC dengan tepat, jangan terbalik
5. Simbol untuk gerbang AND (∧).

## 4.5 Tugas

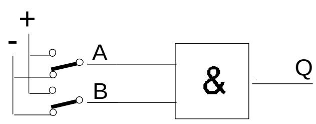
Gerbang DAN (IC-7408)

Gerbang DAN dengan 2 masukan (Percobaan IA)

Untuk langkah 1




Gambar 1




Gambar 2

Keterangan :

A dan B = masukan

Q = keluaran

A.B dan Q = variabel

1 = + 5 Vdc

0 = -

Untuk langkah 5

Tabel kebenaran

| MASUKAN | KELUARAN |
|---|---|

Untuk langkah 7

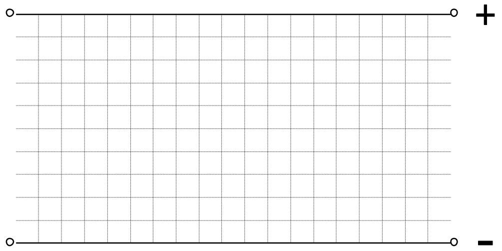
Persamaan aljabar Boole

| B | A | Q |
|---|---|---|
| 0 | 0 | |
| 0 | 1 | |
| 1 | 0 | |
| 1 | 1 | |

Q =

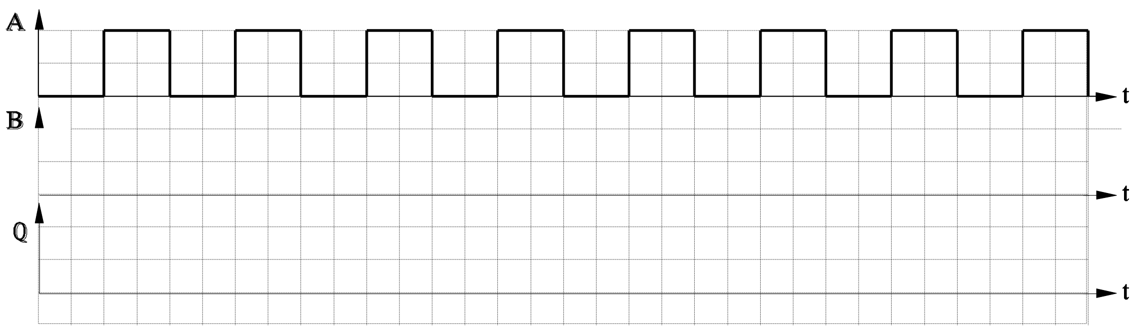
Untuk langkah 6

Rangkaian persamaan

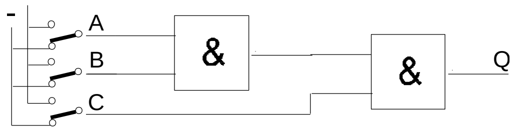



Untuk langkah 8

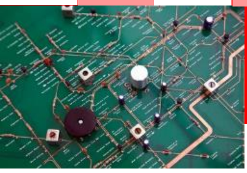
Diagram Pulsa :




Gerbang DAN dengan 3 masukan. (Percobaan 1B)




Gambar 3



Untuk langkah 5

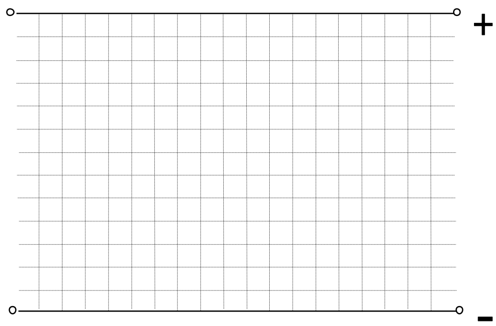
Tabel kebenaran :

Persamaan :

| MASUKAN | | | KELUARAN |
|---|---|---|---|
| C | B | A | Q |
| 0 | 0 | 0 | |
| 0 | 0 | 1 | |
| 0 | 1 | 0 | |
| 0 | 1 | 1 | |
| 1 | 0 | 0 | |
| 1 | 0 | 1 | |
| 1 | 1 | 0 | |
| 1 | 1 | 1 | |

Untuk langkah 6

Rangkaian

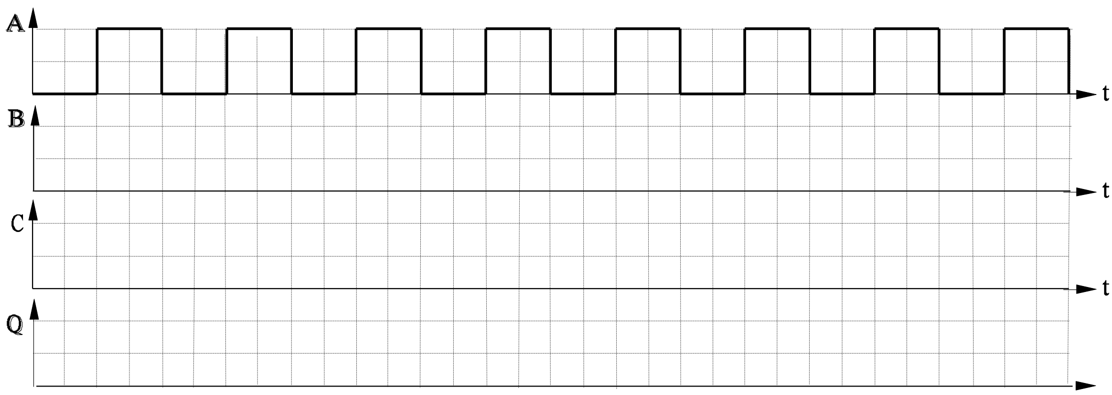



Untuk langkah 7

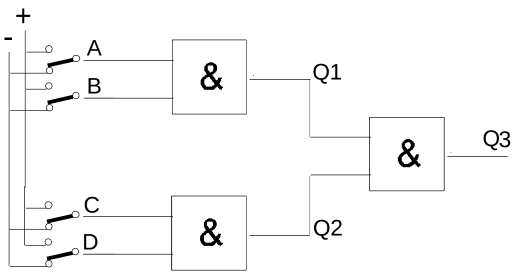
Q =

Untuk langkah 8

Diagram Pulsa



Gerbang DAN dengan 4 masukan (IC 7408) (Percobaan 1C)




Gambar 4

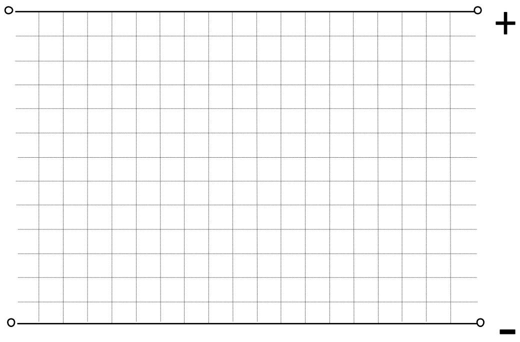
Untuk langkah 6

Tabel Kebenaran

| MASUKAN | | | | KELUARAN | | |
|---|---|---|---|---|---|---|
| D | C | B | A | Q1 | Q2 | Q3 |
| 0 | 0 | 0 | 0 | | | |
| 0 | 0 | 0 | 1 | | | |
| 0 | 0 | 1 | 0 | | | |
| 0 | 0 | 1 | 1 | | | |
| 0 | 1 | 0 | 0 | | | |
| 0 | 1 | 0 | 1 | | | |
| 0 | 1 | 1 | 0 | | | |
| 0 | 1 | 1 | 1 | | | |
| 1 | 0 | 0 | 0 | | | |
| 1 | 0 | 0 | 1 | | | |
| 1 | 0 | 1 | 0 | | | |
| 1 | 0 | 1 | 1 | | | |
| 1 | 1 | 0 | 0 | | | |
| 1 | 1 | 0 | 1 | | | |
| 1 | 1 | 1 | 0 | | | |
| 1 | 1 | 1 | 1 | | | |

Untuk langkah 7

Rangkaian Persamaan :

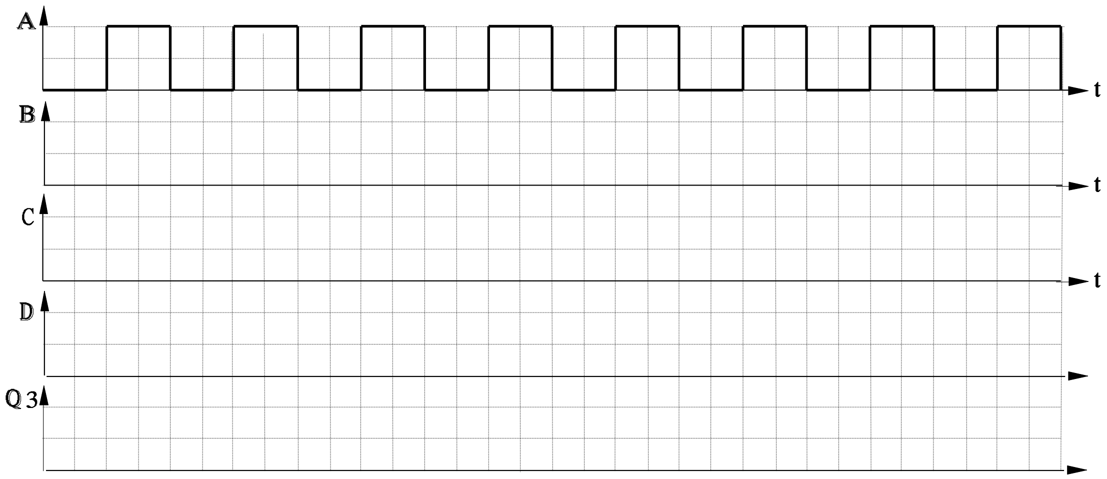



Untuk langkah 7

Q3 =

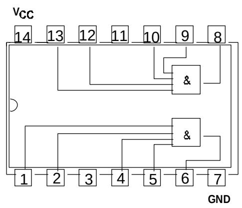
Untuk langkah 8

Diagram Pulsa

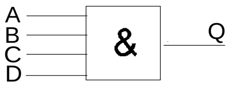



**Gerbang DAN dengan 4 masukan (IC - 7421) (Percobaan II)**

Untuk langkah 1




gambar 5




gambar 5

Keterangan :

A,B,C dan D = masukan

Q = keluaran

A,B,C,D dan Q = variabel

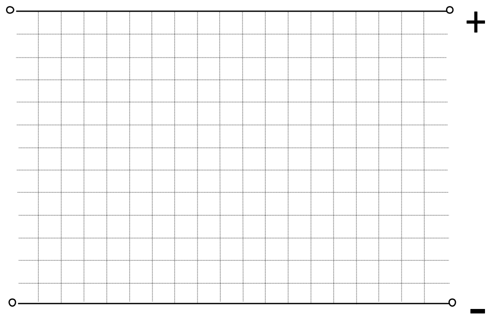
Untuk langkah 5

Tabel Kebenaran :

| MASUKAN | | | | KELUARAN |
|---|---|---|---|---|
| D | C | B | A | Q |
| 0 | 0 | 0 | 0 | |
| 0 | 0 | 0 | 1 | |
| 0 | 0 | 1 | 0 | |
| 0 | 0 | 1 | 1 | |

Untuk langkah 6

Rangkaian persamaan



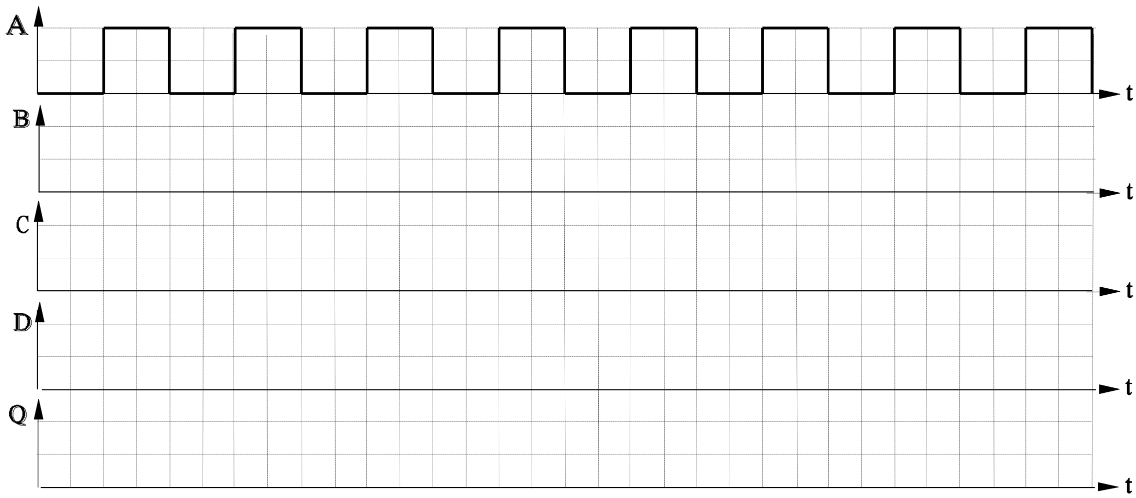
| | | | | |
|---|---|---|---|---|
| 0 | 1 | 0 | 0 | |
| 0 | 1 | 0 | 1 | |
| 0 | 1 | 1 | 0 | |
| 0 | 1 | 1 | 1 | |
| 1 | 0 | 0 | 0 | |
| 1 | 0 | 0 | 1 | |
| 1 | 0 | 1 | 0 | |
| 1 | 0 | 1 | 1 | |
| 1 | 1 | 0 | 0 | |
| 1 | 1 | 0 | 1 | |
| 1 | 1 | 1 | 0 | |
| 1 | 1 | 1 | 1 | |

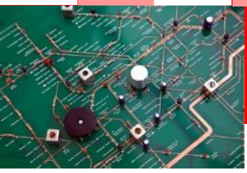
Untuk langkah 7

Q =

Untuk langkah 8

Diagram Pulsa :

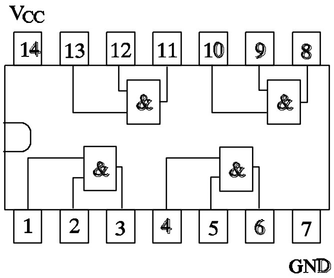




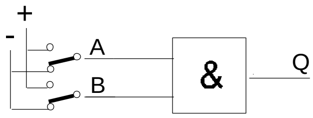
Jawaban

Gerbang DAN (IC-7408)

**Gerbang DAN dengan 2 masukan (Percobaan 1A)**




gambar 1




Gambar 2

Keterangan :

A dan B = masukan

Q = keluaran

A.B dan Q = variabel

1 = + 5 Vdc

0 = -

Untuk langkah 5

Tabel kebenaran

| MASUKAN | | KELUARAN |
|---|---|---|
| B | A | Q |
| 0 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

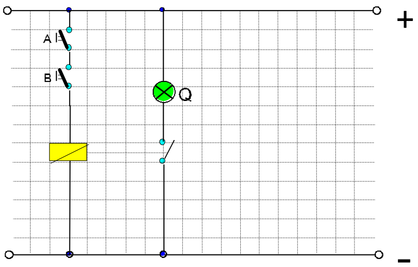
Untuk langkah 7

Persamaan aljabar Boole

$Q = A \cdot B$

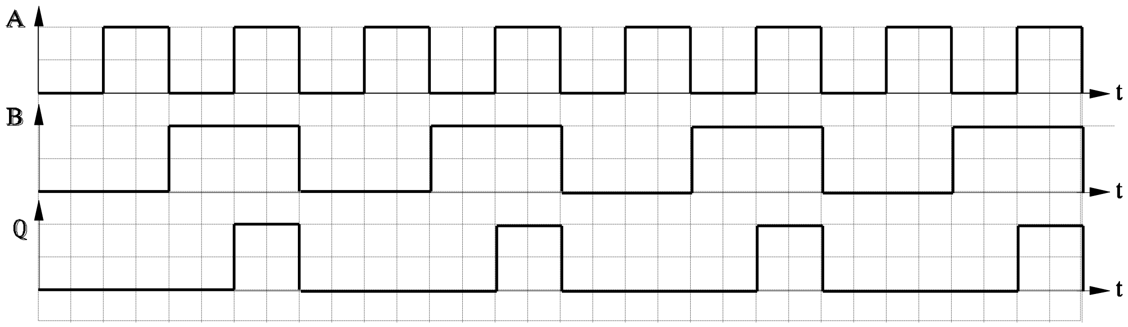
Untuk langkah 6

Rangkaian persamaan

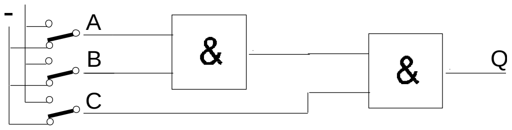


Untuk langkah 8

Diagram Pulsa :




**Gerbang DAN dengan 3 masukan.**




Gambar 3

Untuk langkah 5

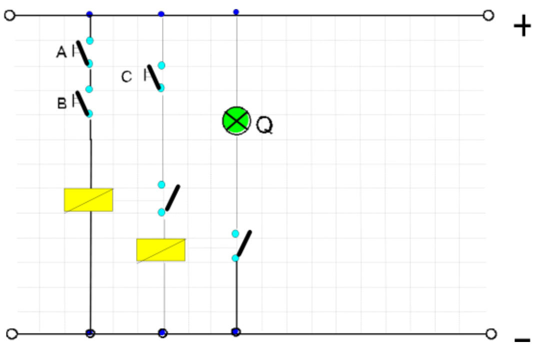
Tabel kebenaran :

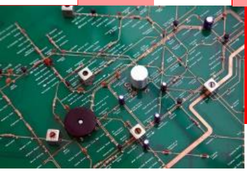
Persamaan :

| MASUKAN | | | KELUARAN |
|---|---|---|---|
| C | B | A | Q |
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 0 | 0 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 |

Untuk langkah 6

Rangkaian





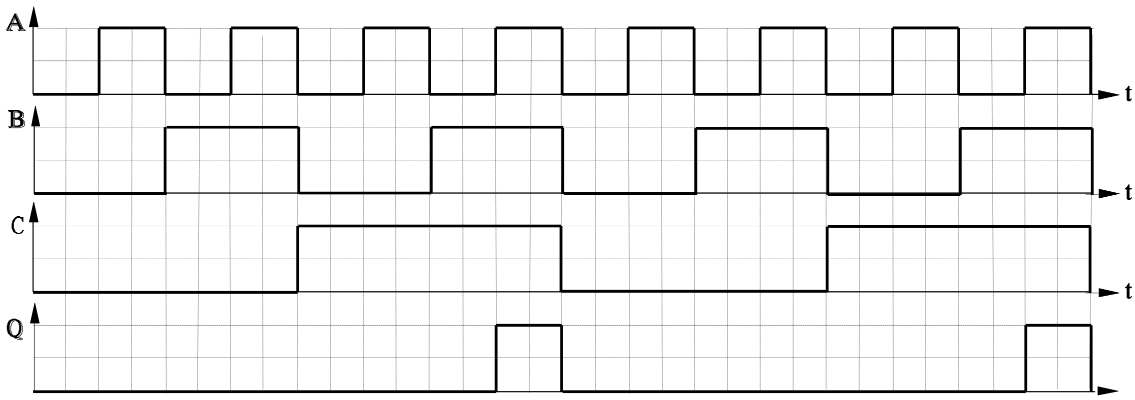
Untuk langkah 7

Persamaan aljabar Boole

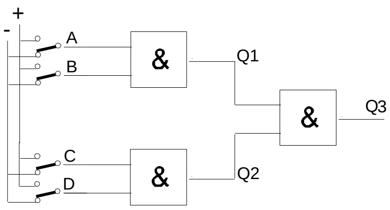
$$Q = (A.B) + C$$

Untuk langkah 8

Diagram Pulsa




**Gerbang DAN dengan 4 masukan (percobaan 1C)**




Gambar 4

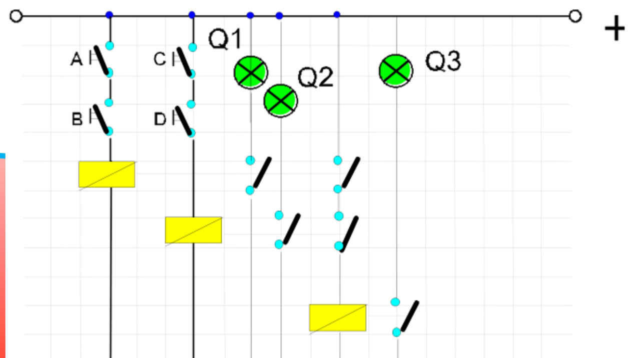
Untuk langkah 5

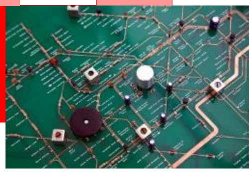
Tabel Kebenaran

| MASUKAN | | | | KELUARAN | | |
|---|---|---|---|---|---|---|
| D | C | B | A | Q1 | Q2 | Q3 |

Untuk langkah 6

Rangkaian Persamaan :





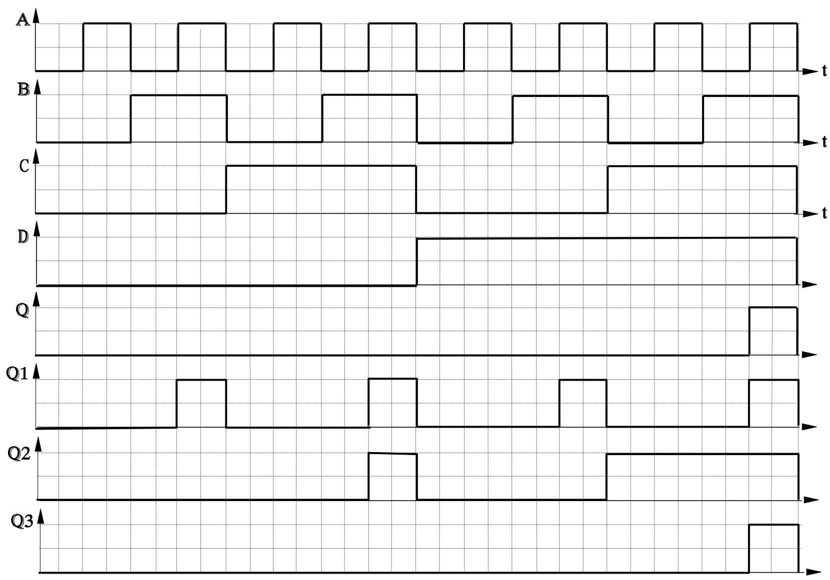
| | | | | | | |
|---|---|---|---|---|---|---|
| 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 | 1 | 0 | 0 |
| 0 | 1 | 0 | 0 | 0 | 0 | 0 |
| 0 | 1 | 0 | 1 | 0 | 0 | 0 |
| 0 | 1 | 1 | 0 | 0 | 0 | 0 |
| 0 | 1 | 1 | 1 | 1 | 0 | 0 |
| 1 | 0 | 0 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 | 0 | 0 | 0 |
| 1 | 0 | 1 | 0 | 0 | 0 | 0 |
| 1 | 0 | 1 | 1 | 1 | 0 | 0 |
| 1 | 1 | 0 | 0 | 0 | 1 | 0 |
| 1 | 1 | 0 | 1 | 0 | 1 | 0 |
| 1 | 1 | 1 | 0 | 0 | 1 | 0 |
| 1 | 1 | 1 | 1 | 1 | 1 | 1 |

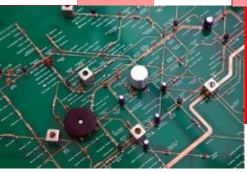
Untuk langkah 7

| |
|---|
| Q3 = (A.B) + (C.D) |

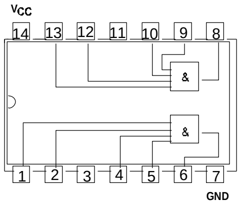
Untuk langkah 8

Diagram Pulsa

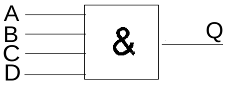




**Gerbang DAN dengan 4 masukan (IC - 7421) (Percobaan II)**




gambar 5




gambar 6

Keterangan :

A,B,C dan D = masukan

Q = keluaran

A,B,C,D dan Q = variabel

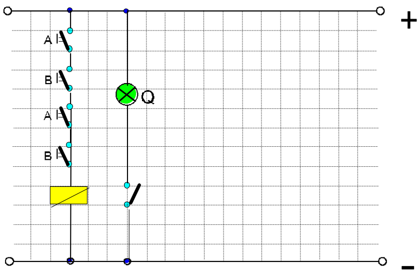
Untuk langkah 6

Tabel Kebenaran :

| MASUKAN | | | | KELUARAN |
|---|---|---|---|---|
| D | C | B | A | Q |
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 | 0 |
| 0 | 0 | 1 | 0 | 0 |
| 0 | 0 | 1 | 1 | 0 |
| 0 | 1 | 0 | 0 | 0 |
| 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 0 |
| 0 | 1 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 0 |
| 1 | 0 | 1 | 1 | 0 |
| 1 | 1 | 0 | 0 | 0 |
| 1 | 1 | 0 | 1 | 0 |
| 1 | 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 | 1 |

Untuk langkah 5

Rangkaian persamaan

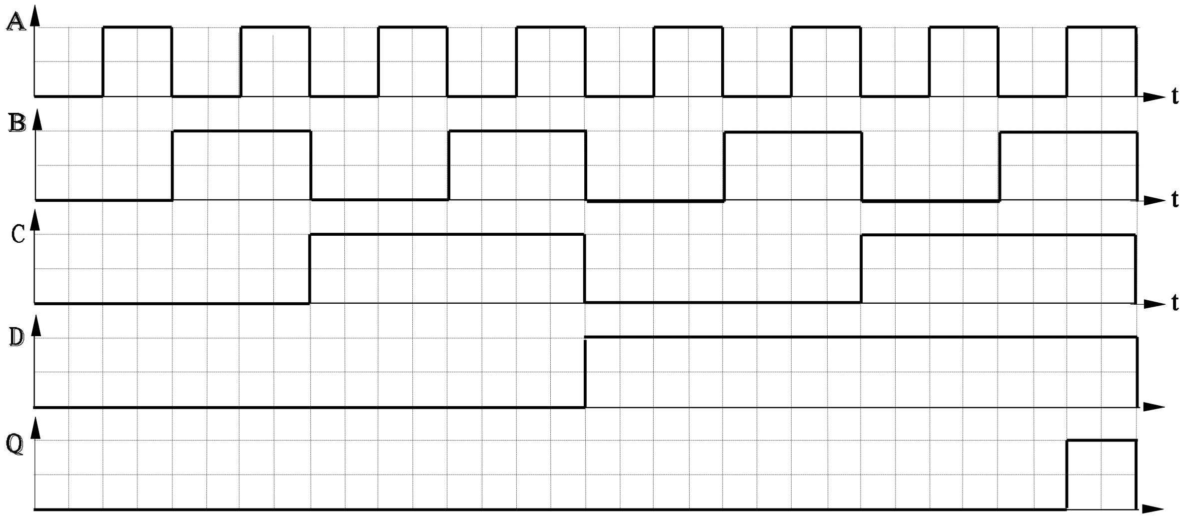


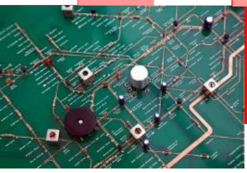

Untuk langkah 7

Q = A. B. C. D

Untuk langkah 8

Diagram Pulsa :





## 4.6 TUGAS Kegiatan Belajar 3 - 2

**Gerbang ATAU (OR-Gate)**

Tujuan Instruksional Umum

Setelah pelajaran selesai, peserta harus dapat:

⇒ Menjelaskan prinsip kerja gerbang dasar ATAU

Tujuan Instruksional Khusus

Peserta harus dapat:

⇒ Menentukan kaki-kaki masukan, dan keluaran gerbang ATAU sesuai gambar petunjuk kaki IC dengan benar.

⇒ Menerangkan prinsip kerja gerbang ATAU sesuai dengan tabel kebenaran.

⇒ Menggambar rangkaian persamaan gerbang ATAU sesuai dengan standar IEC.

⇒ Menuliskan persamaan gerbang ATAU sesuai dengan tabel kebenaran,

⇒ Menggambar pulsa keluaran gerbang ATAU sesuai dengan tabel kebenaran.

Waktu 4 x 45 menit

Alat dan Bahan

**Alat Alat:**

| | | |
|---|---|---|
| ⇒ Catu daya 5V | 1 | buah |
| ⇒ Papan Percobaan / trainer digital | 1 | buah |
| ⇒ Kabel penghubung | | secukupnya |

**Bahan:**

| | | |
|---|---|---|
| ⇒ IC 7432 | 2 | buah |

Keselamatan Kerja

⇒ Output catu daya harus 5 Volt DC

⇒ Peganglah IC sesuai petunjuk

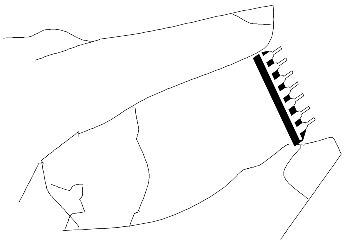
⇒ Pelajari petunjuk-petunjuk sebelum anda melakukan praktik

Langkah Kerja

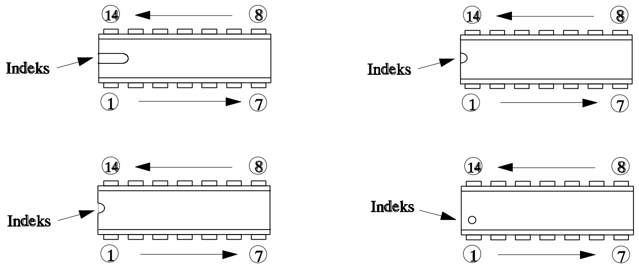
1. Persiapan alat dan bahan
2. Lengkapi gambar 1.1 dengan tanda masukan dan keluaran
3. Buat rangkaian seperti gambar 1.1
4. Lapor pada Instruktur sebelum rangkaian dihubungkan ke sumber tegangan.
5. Lakukan percobaan sesuai tabel kebernaran
6. Perhatikan perubahan pada keluaran, catat di tabel kebenaran.
7. Buat gambar rangkaian persamaan.
8. Tuliskan Aljabar Boole nya.
9. Buat diagram pulsa
10. Ulangi langkah 2-8 untuk gambar 1.2 dan 1.3

Cara Kerja / Petunjuk

1. Cara memegang IC yang benar diperhatikan oleh gambar di bawah :



2. Perhatikan tanda pada gambar di bawah untuk menetapkan kaki IC secara tepat.

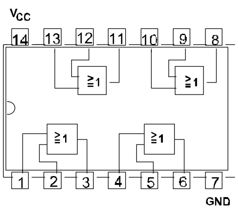



3. Jangan memasang/melepas IC secara paksa
4. Pasang IC dengan tepat, jangan terbalik
5. Simbol untuk gerbang AND (∧)

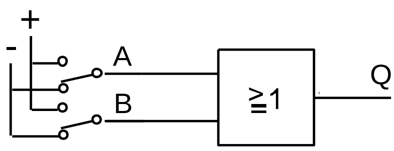
Tugas

**Gerbang ATAU (IC-7432)**

Untuk langkah 1




gambar 1




Gambar 2

Keterangan :

A dan B = masukan

Q = keluaran

A.B dan Q = variabel

1 = + 5 VDC

0 = -

Untuk langkah 5

Tabel kebenaran

| MASUKAN | | KELUARAN |
|---|---|---|
| B | A | Q |
| 0 | 0 | |
| 0 | 1 | |
| 1 | 0 | |

Untuk langkah 7

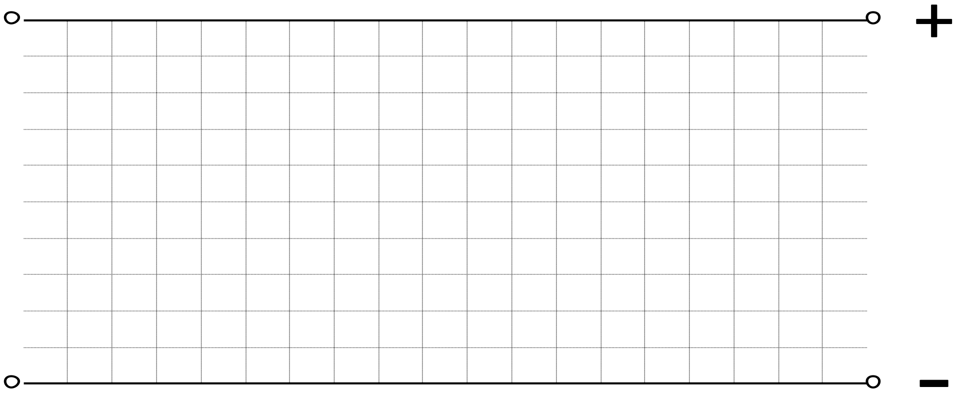
Persamaan aljabar Boole

Q =

| | | |
|---|---|---|
| 1 | 1 | |

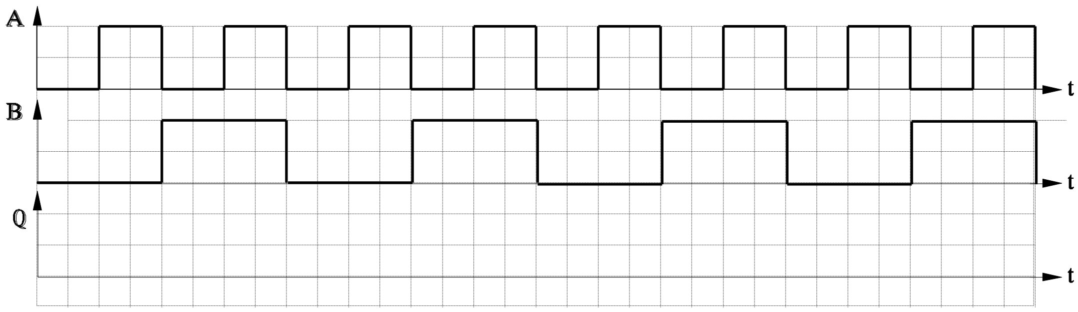
Untuk langkah 6

Rangkaian persamaan

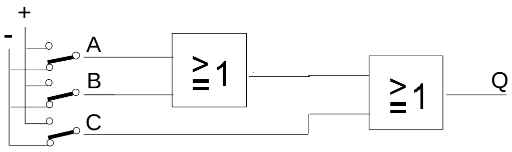



Untuk langkah 8

Diagram Pulsa :



**Gerbang ATAU dengan 3 masukan.**




gambar 3

Untuk langkah 5

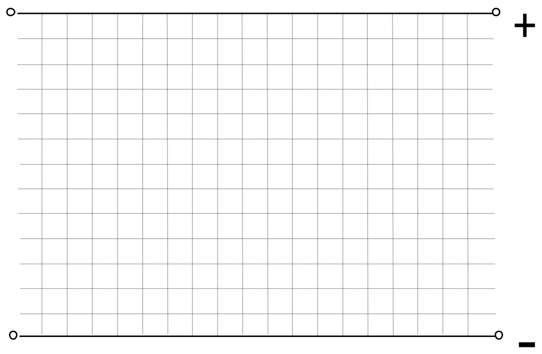
Tabel kebenaran :

Untuk langkah 6

Rangkaian

Persamaan :

| MASUKAN | | | KELUARAN |
|---|---|---|---|
| C | B | A | Q |
| 0 | 0 | 0 | |
| 0 | 0 | 1 | |
| 0 | 1 | 0 | |
| 0 | 1 | 1 | |
| 1 | 0 | 0 | |
| 1 | 0 | 1 | |
| 1 | 1 | 0 | |
| 1 | 1 | 1 | |

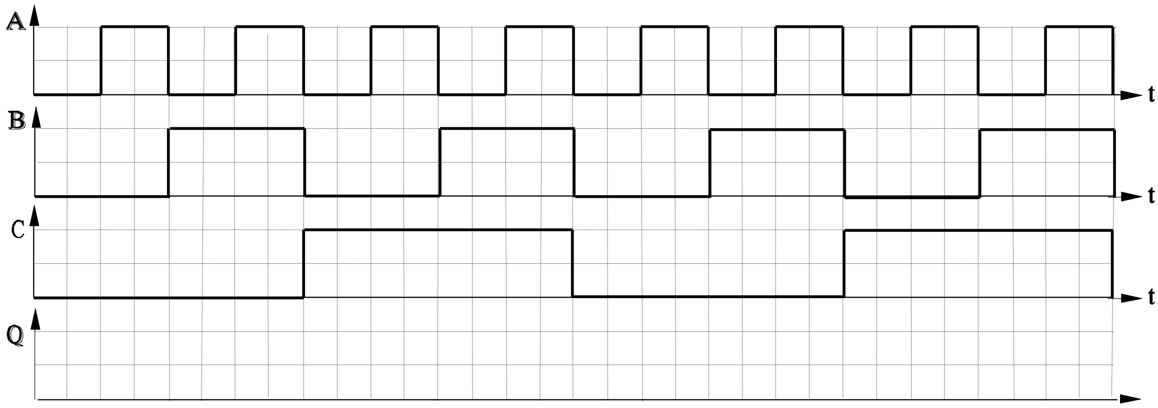


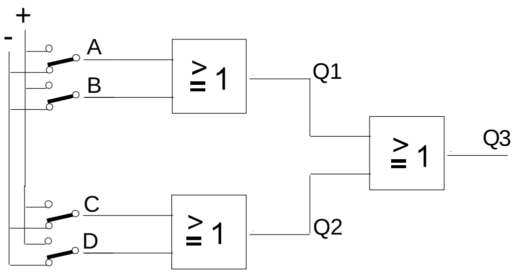

Untuk langkah 7

Q =

Untuk langkah 8

Diagram Pulsa






Gambar 4

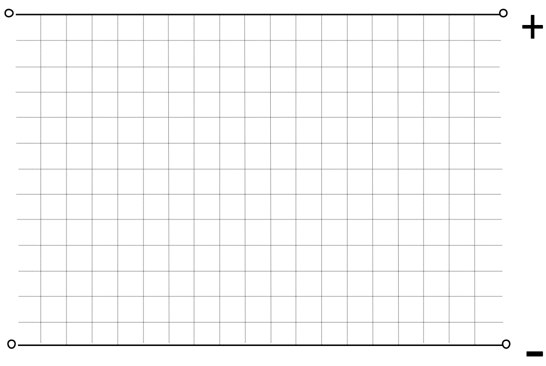
Untuk langkah 6

Tabel Kebenaran

| MASUKAN | | | | KELUARAN | | |
|---|---|---|---|---|---|---|
| D | C | B | A | Q1 | Q2 | Q3 |
| 0 | 0 | 0 | 0 | | | |
| 0 | 0 | 0 | 1 | | | |
| 0 | 0 | 1 | 0 | | | |
| 0 | 0 | 1 | 1 | | | |
| 0 | 1 | 0 | 0 | | | |
| 0 | 1 | 0 | 1 | | | |
| 0 | 1 | 1 | 0 | | | |
| 0 | 1 | 1 | 1 | | | |
| 1 | 0 | 0 | 0 | | | |
| 1 | 0 | 0 | 1 | | | |
| 1 | 0 | 1 | 0 | | | |
| 1 | 0 | 1 | 1 | | | |
| 1 | 1 | 0 | 0 | | | |
| 1 | 1 | 0 | 1 | | | |
| 1 | 1 | 1 | 0 | | | |
| 1 | 1 | 1 | 1 | | | |

Untuk langkah 7

Rangkaian Persamaan :

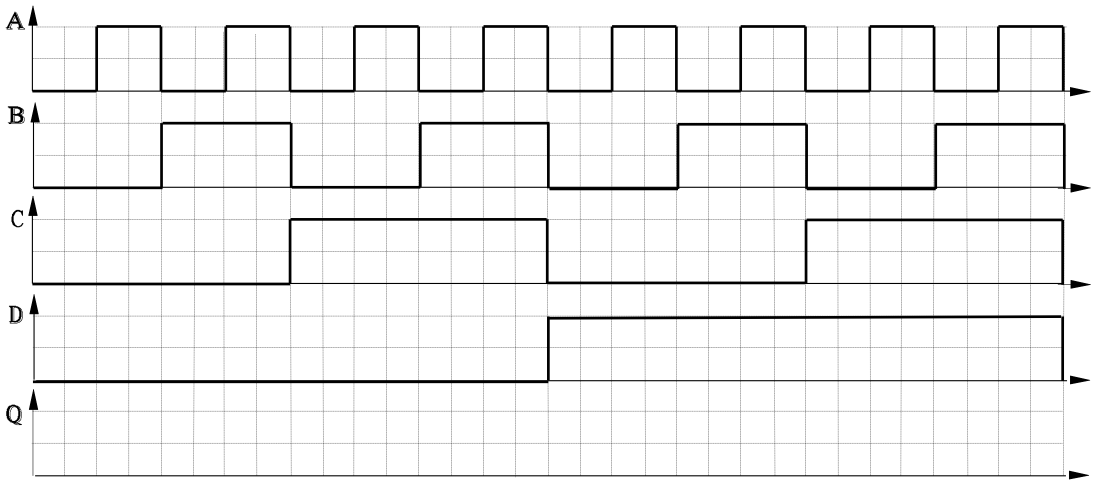



Untuk langkah 7

Q3 =

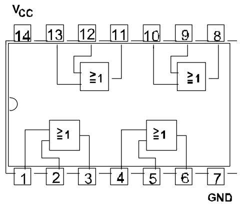
Untuk langkah 8

Diagram Pulsa

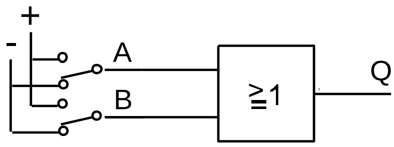



Jawaban

Untuk langkah 1




gambar 1.1




Gambar 1.2

Keterangan :

A dan B = masukan

Q = keluaran

A.B dan Q = variabel

1 = + 5 VDC

0 = -

Untuk langkah 5

Tabel kebenaran

| MASUKAN | | KELUARAN |
|---|---|---|
| B | A | Q |
| 0 | 0 | 0 |
| 0 | 1 | 1 |

Untuk langkah 7

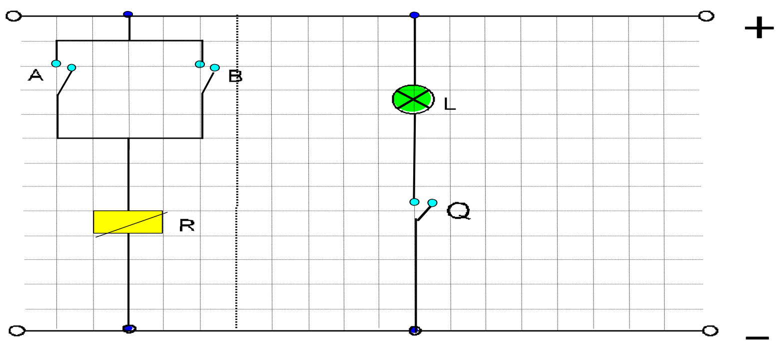
Persamaan aljabar Boole

$$Q = A \vee B$$

| | | |
|---|---|---|
| 1 | 0 | 1 |
| 1 | 1 | 1 |

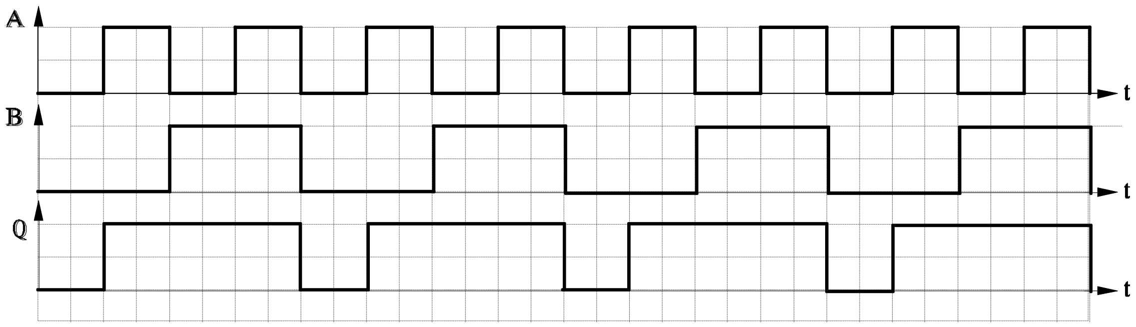
Untuk langkah 6

Rangkaian persamaan

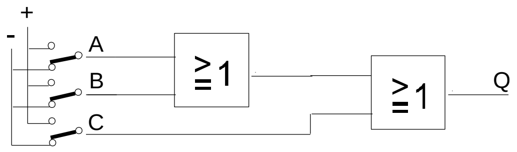



Untuk langkah 8

Diagram Pulsa :




**Gerbang ATAU dengan 3 masukan.**




gambar 3

Untuk langkah 5

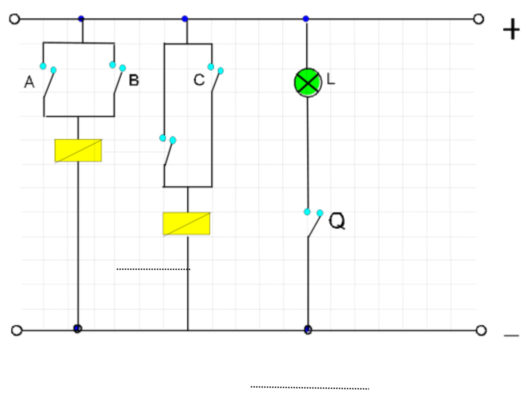
Tabel kebenaran :

Persamaan :

| MASUKAN | | | KELUARAN |
|---|---|---|---|
| C | B | A | Q |
| 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 |
| 1 | 0 | 0 | 1 |
| 1 | 0 | 1 | 1 |
| 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 |

Untuk langkah 6

Rangkaian

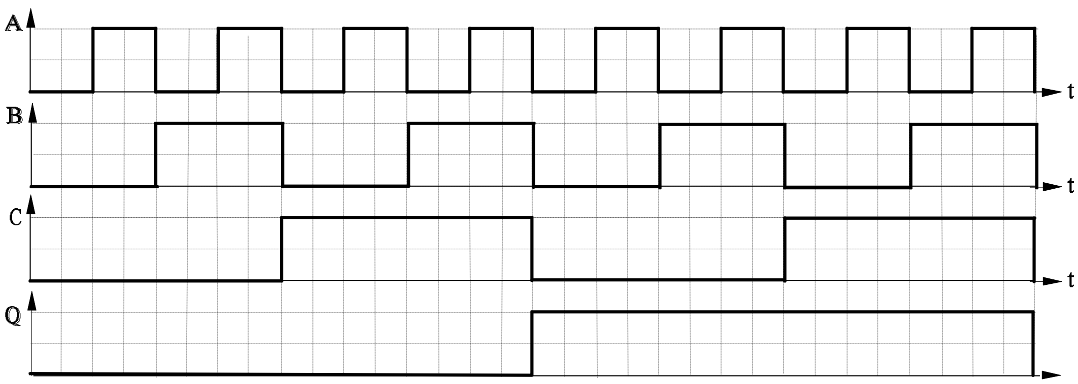



Untuk langkah 7

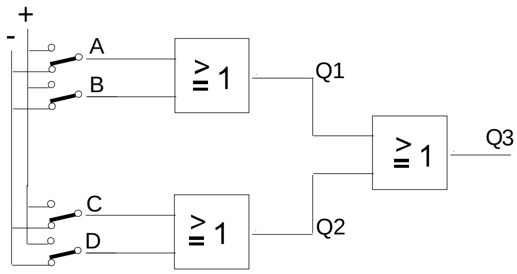
$$Q = (A \vee B) \vee C$$

Untuk langkah 8

Diagram Pulsa



**Gerbang ATAU9 dengan 4 masukan**




Gambar 4

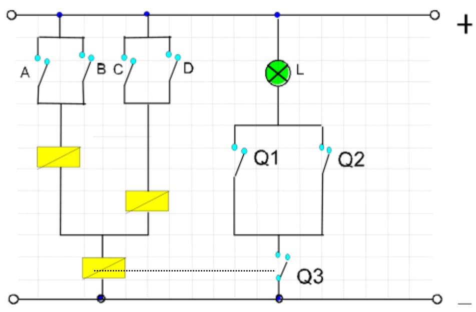
Untuk langkah 6

Tabel Kebenaran

| MASUKAN | | | | KELUARAN | | |
|---|---|---|---|---|---|---|
| D | C | B | A | Q1 | Q2 | Q3 |
| 0 | 0 | 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 0 | 1 | 1 | 0 | 1 |
| 0 | 0 | 1 | 0 | 1 | 0 | 1 |
| 0 | 0 | 1 | 1 | 1 | 0 | 1 |
| 0 | 1 | 0 | 0 | 0 | 1 | 1 |
| 0 | 1 | 0 | 1 | 1 | 1 | 1 |
| 0 | 1 | 1 | 0 | 1 | 1 | 1 |
| 0 | 1 | 1 | 1 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 | 0 | 1 | 1 |
| 1 | 0 | 0 | 1 | 1 | 1 | 1 |
| 1 | 0 | 1 | 0 | 1 | 1 | 1 |
| 1 | 0 | 1 | 1 | 1 | 1 | 1 |
| 1 | 1 | 0 | 0 | 0 | 1 | 1 |
| 1 | 1 | 0 | 1 | 1 | 1 | 1 |
| 1 | 1 | 1 | 0 | 1 | 1 | 1 |
| 1 | 1 | 1 | 1 | 1 | 1 | 1 |

Untuk langkah 7

Rangkaian Persamaan :

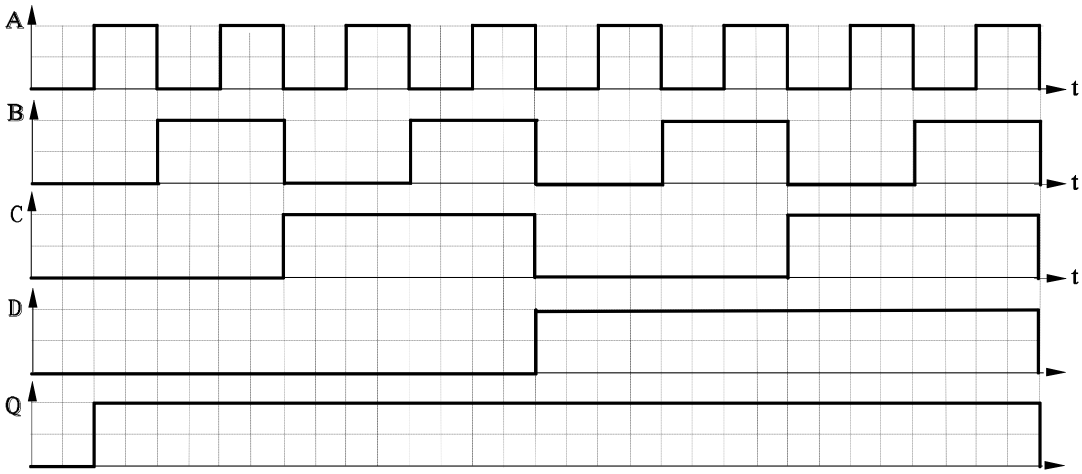



Untuk langkah 7

$$Q3 = (A \vee B) \vee (C \vee D)$$

Untuk langkah 8

Diagram Pulsa



## 4.7 TUGAS Kegiatan Belajar 3 - 3

**Gerbang NOT , NAND dan NOR**

Tujuan Instruksional Umum

Setelah pelajaran selesai, /peserta harus dapat:

⇒ Menganalisa prinsip kerja gerbang Not, Nand dan Nor-gate.

Tujuan Instruksional Khusus

Peserta harus dapat:

⇒ Menentukan kaki-kaki masukan, dan keluaran pada IC berdasarkan gambar bukaannya dengan benar

⇒ Menerangkan prinsip kerja gerbang NOT,NAND dan NOR. berdasarkaan hasil percobaan dalam tabel kebenaran dengan benar.

⇒ Menggambarkan rangkaian persamaan listrik dari gerbang NOT, NAND dan NOR berdasarkan tabel kebenaran dengan benar.

⇒ Menuliskan persamaan fungsi "Aljabar Boole" dari gerbang NOT, NAND dan NOR berdasarkan tabel kebenaran dengan benar.

⇒ Menggambar kan pulsa .keluaran gerbang-gerbang NOT, NAND dan NOR berdasarkan tabel kebenaran dengan benar.

Waktu 8 x 45 menit

Alat dan Bahan

**Alat Alat:**

| | | |
|---|---|---|
| ⇒ Catu daya 5 VDC | 1 | buah |
| ⇒ Papan percobaan | 1 | buah |
| ⇒ Kabel penghubung | | secukupnya. |

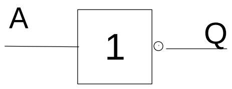
**Bahan:**

| | | | |
|---|---|---|---|
| ⇒ | IC 7400 | 1 | buah |
| ⇒ | IC 7402 | 1 | buah |
| ⇒ | IC 4002 | 1 | buah |
| ⇒ | IC 7404 | 1 | buah |
| ⇒ | IC 7408 | 1 | buah |
| ⇒ | IC 7420 | 1 | buah |
| ⇒ | IC 7432 | 1 | buah |

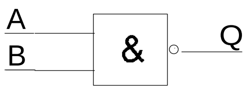
Keselamatan Kerja

⇒ Hati-hati dalam memasang IC pada papan percobaan

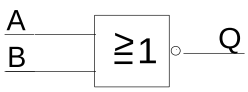
⇒ Hati-hati dengan tegangan 220 Volt




⇒ Gerbang Tidak (NOT) akan mempunyai keluaran yang selalu berbeda dengan masukannya.




⇒ gerbang Tidak Dan (NAND) akan mmepunyai keluaran berlogika 1 apabila semua masukan tidak berlogika 1




⇒ Gerbang Tidak Atau (NOR) akan mempunyai keluaran berlogika 1. Apabila semua masukan berlogika 0

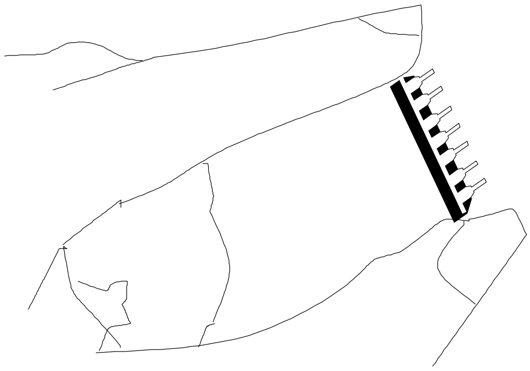
Langkah Kerja

1. Lengkapi gambar bukaan IC dari gerbang NOT, NAND, NOR, dengan tanda masukan dan keluaran (lihat keterangan)
2. Buat rangkaian seperti gambar 1.2 pada papan percobaan
3. Lapor instruktur sebelum rangkaian dihubungkan ke sumber tegangan.
4. Hubungkan rangkaian ke sumber tegangan 5 VDC
5. Lakukan percobaan dan Perhatikan perubahan pada keluaran dan catat hasilnya pada tabel kebenaran.

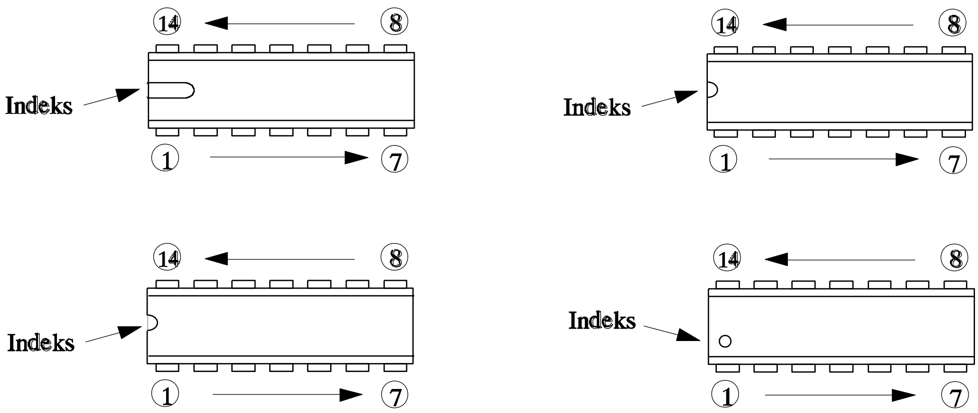
6. Buatlah rangkaian persamaan kelistrikannya.
7. Tuliskan fungsi "Aljabar Boole" nya ke dalam kolom
8. Ulangi langkah 1 s/d 7 untuk percobaan berikutnya
9. Buat kesimpulan untuk tiap-tiap percobaan.

Cara Kerja / Petunjuk

1. Cara memegang IC yang benar diperlihatkan oleh gambar di bawah.



2. Perhatikan penunjuk (indeks) di bawah untuk menetapkan nomor kaki IC secara tepat.

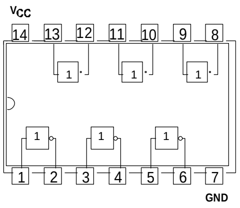



3. Simbol untuk TIDAK (-)

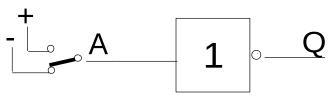
## 4.8 Tugas

### Gerbang NOT (IC - 7404)

Untuk Langkah 1




Gambar 1.1




Gambar 1.2

Keterangan

A = masukan

Q = keluaran

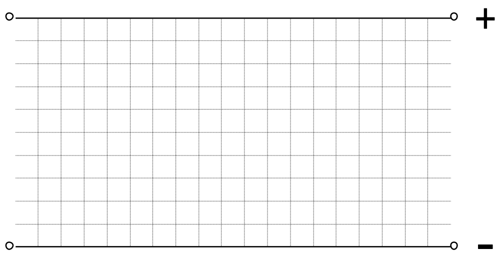
Untuk langkah 5

Tabel kebenaran :

| Masukan | Keluaran |
|---|---|
| A | Q |
| 0 | |
| 1 | |

Untuk langkah 6

Rangkaian persamaan



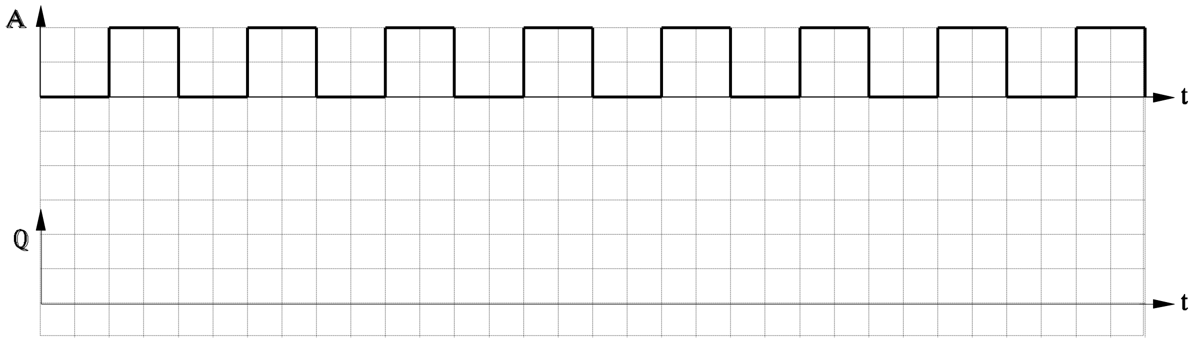

Untuk langkah 7

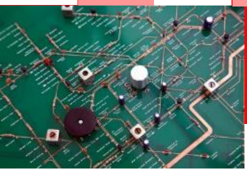
Persamaan aljabar boole

Q =

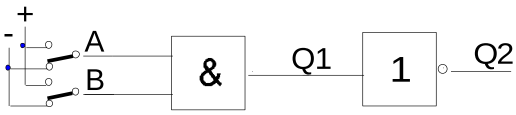
Untuk langkah 8

Diagram pulsa :



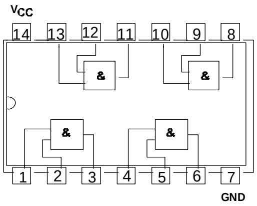


**NAND dibangun dari gerbang AND + NOT**

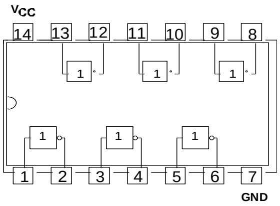



Gambar 2.1

Untuk langkah 1




Gambar 2.2




Gambar 2.3

Keterangan :

A dan B = masukan

Q = Keluaran

1 = +5 VDC

0 = -

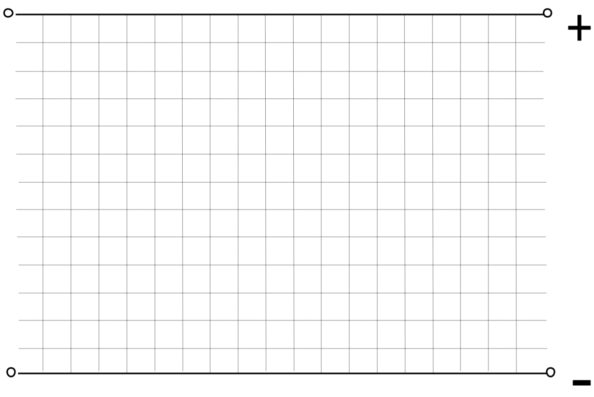
Untuk langkah 5

Tabel kebenaran

| Masukan | | Keluaran | |
|---|---|---|---|
| B | A | Q1 | Q2 |
| 0 | 0 | | |
| 0 | 1 | | |
| 1 | 0 | | |
| 1 | 1 | | |

Untuk langkah 6

Rangkaian persamaan

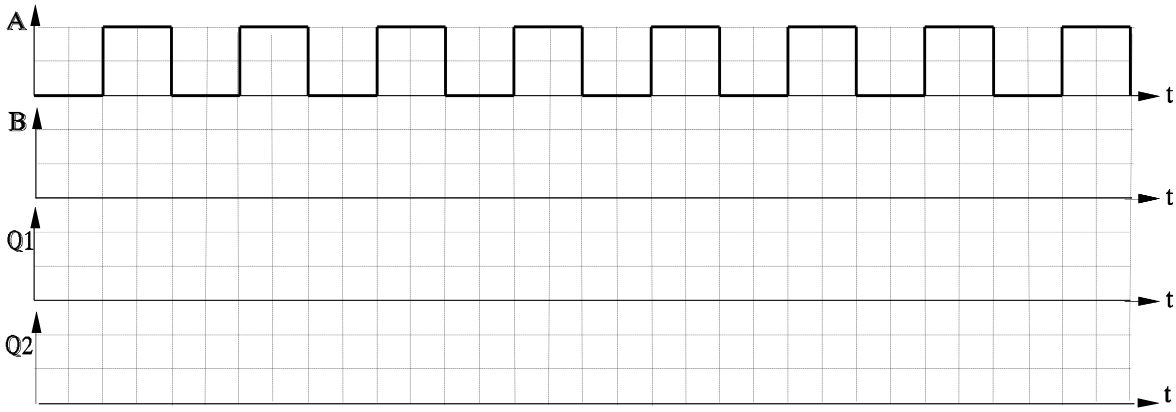



Untuk langkah 7

Q2 =

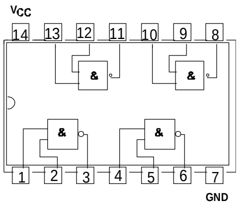
Untuk langkah 8

Diagram pulsa :

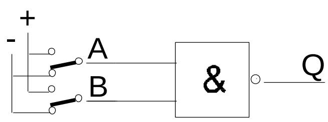



**GERBANG NAND (IC -7400)**

Untuk langkah 1




Gambar 3.1




Gambar 3.2

Keterangan :

A dan B = masukan

Q = keluaran

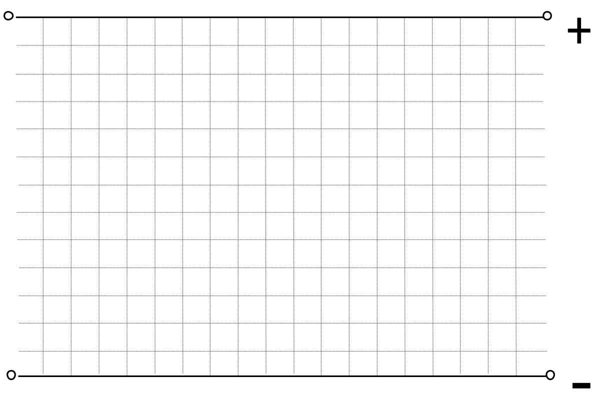
Untuk langkah 5

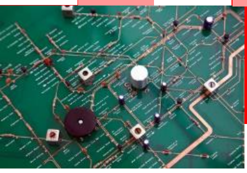
Tabel kebenaran

| Masukan | | Keluaran |
|---|---|---|
| B | A | Q |
| 0 | 0 | |
| 0 | 1 | |
| 1 | 0 | |
| 1 | 1 | |

Untuk langkah 6

Rangkaian persamaan





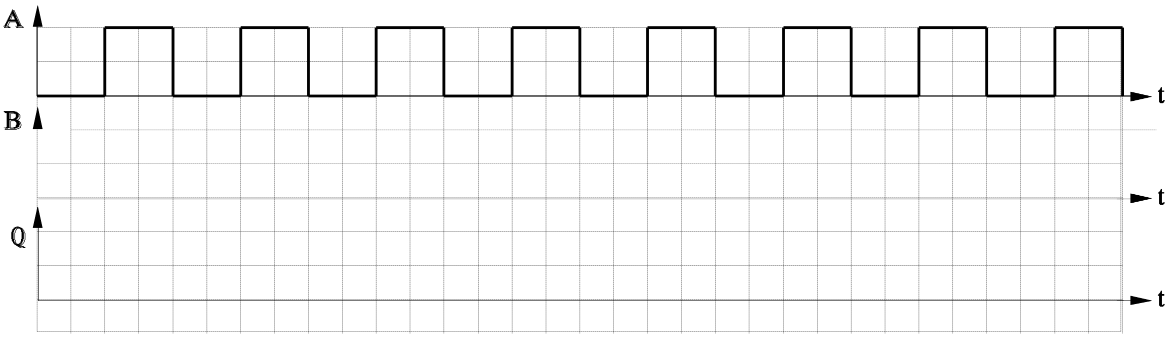
Untuk langkah 7

Persamaan aljabar boole

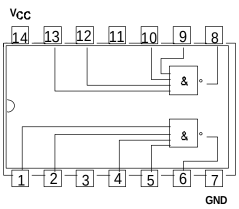
| |
|---|
| Q = |

Untuk langkah 8

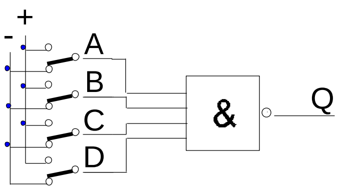
Diagram pulsa




**NAND dengan 4 masukan (7420)**




Gambar 4.1




Gambar 4.2

Keterangan :

A B, C dan D = masukan

Q = keluaran

A, B, C, D dan Q = variabel

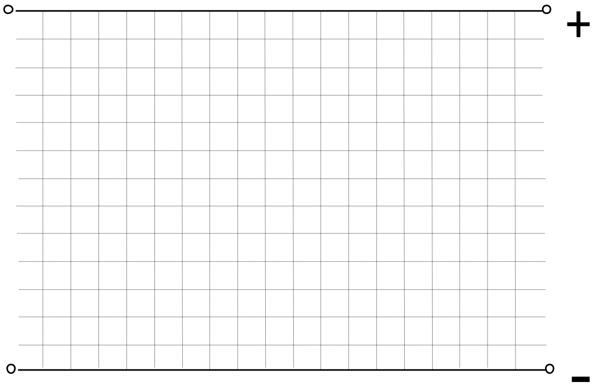
Untuk langkah 5

Tabel kebenaran

| MASUKAN | | | | KELUARAN |
|---|---|---|---|---|
| D | C | B | A | Q |
| 0 | 0 | 0 | 0 | |
| 0 | 0 | 0 | 1 | |
| 0 | 0 | 1 | 0 | |
| 0 | 0 | 1 | 1 | |
| 0 | 1 | 0 | 0 | |
| 0 | 1 | 0 | 1 | |
| 0 | 1 | 1 | 0 | |
| 0 | 1 | 1 | 1 | |
| 1 | 0 | 0 | 0 | |
| 1 | 0 | 0 | 1 | |
| 1 | 0 | 1 | 0 | |
| 1 | 0 | 1 | 1 | |
| 1 | 1 | 0 | 0 | |
| 1 | 1 | 0 | 1 | |
| 1 | 1 | 1 | 0 | |
| 1 | 1 | 1 | 1 | |

Untuk langkah 6

Rangkaian persamaan



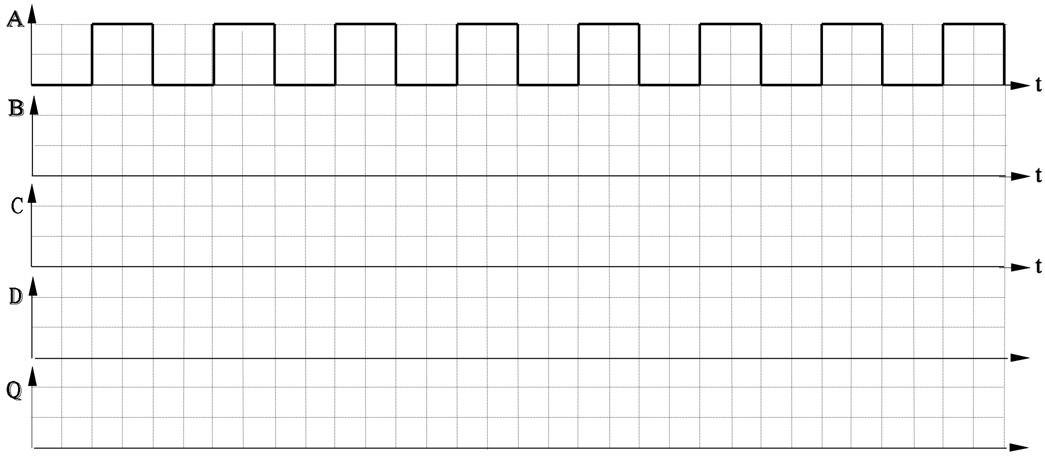

Untuk langkah 7

Rangkaian persamaan

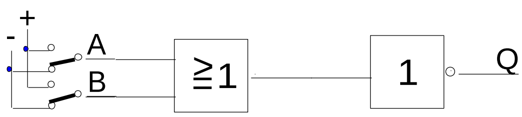
Q =

Untuk langkah 8

Diagram pulsa

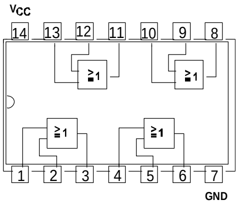



**NOR dibangun dari gerbang OR + NOT**

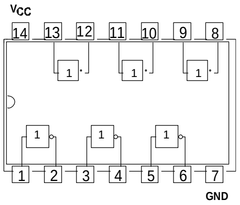



Gambar 5.1

Untuk langkah 1




Gambar 5.2




Gambar 5.3

Keterangan

A dan B = masukan

Q = keluaran

1 = + 5 VDC

0 = -

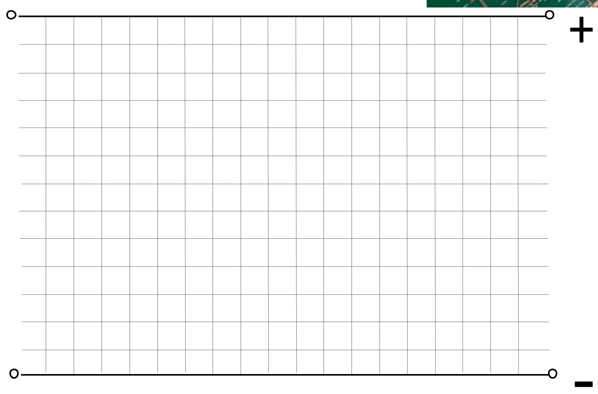
Untuk langkah 5

Tabel kebenaran

Untuk langkah 6

Rangkaian persamaan

| MASUKAN | | KELUARAN | |
|---|---|---|---|
| B | A | Q1 | Q2 |
| 0 | 0 | | |
| 0 | 1 | | |
| 1 | 0 | | |
| 1 | 1 | | |



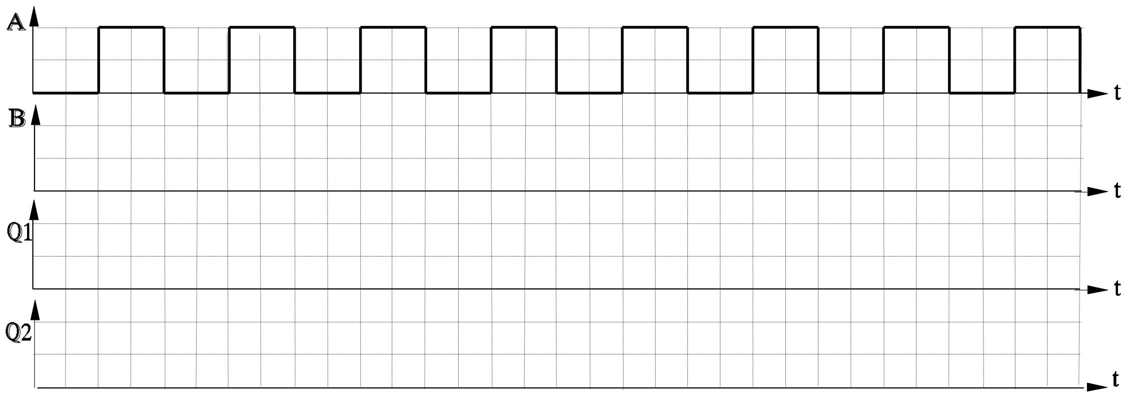

Untuk langkah 7

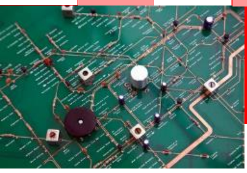
Persamaan aljabar boole

Q =

Untuk langkah 8

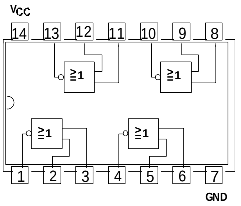
Diagram pulsa :



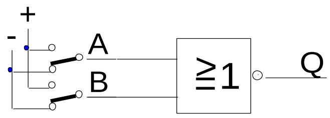


**Gerbang NOR (IC-7402)**

Untuk langkah 1




Gambar 5.1




Gambar 5.2

Keterangan :

A dan B = masukan

Q = keluaran

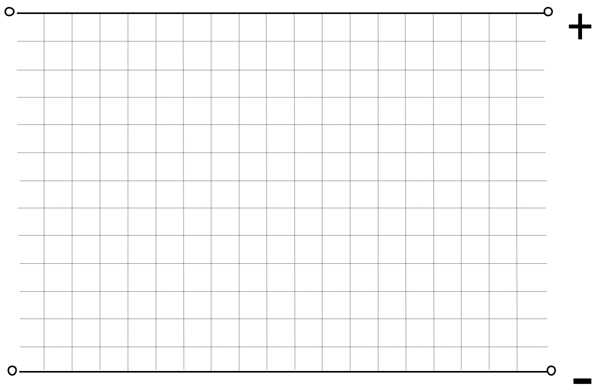
Untuk langkah 5

Tabel kebenaran

| Masukan | | Keluaran |
|---|---|---|
| B | A | Q |
| 0 | 0 | |
| 0 | 1 | |
| 1 | 0 | |
| 1 | 1 | |

Untuk langkah 6

Rangkaian persamaan



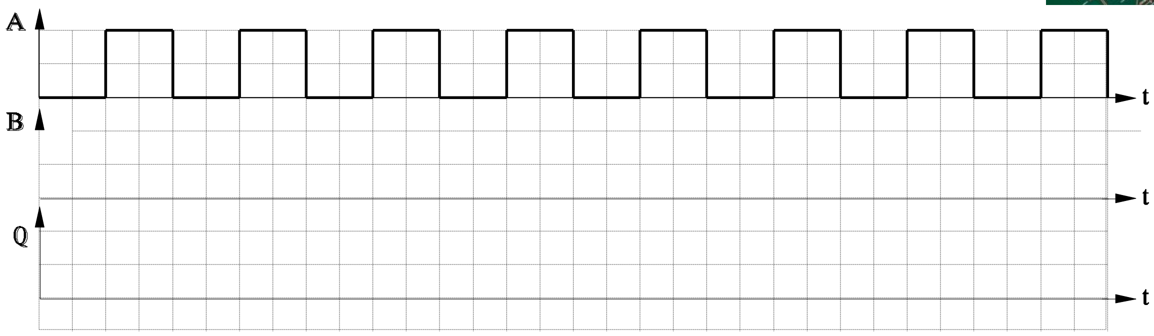

Untuk langkah 7

Persamaan aljabar boole

Q =

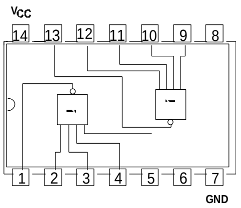
Untuk langkah 8

Diagram Pulsa :

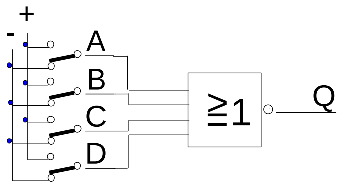

A
B
Q
t
t
t

**NOR dengan 4 masukan : (IC C MOS 4002)**

Untuk langkah 1




Gambar 7.1




Gambar 7.2

Keterangan :

A B, C dan D = masukan

Q = keluaran

A, B, C, D dan Q = variabel

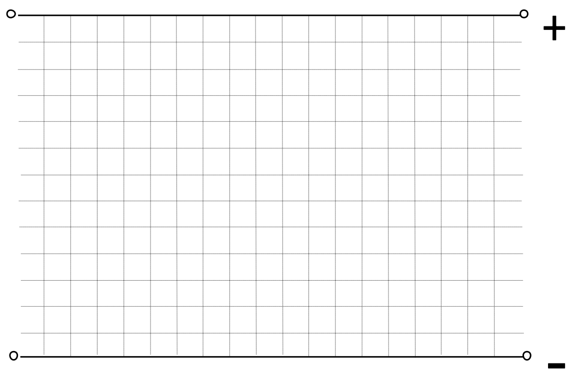
Untuk langkah 5

Tabel kebenaran

| MASUKAN | | | | KELUARAN |
|---|---|---|---|---|
| D | C | B | A | Q |
| 0 | 0 | 0 | 0 | |
| 0 | 0 | 0 | 1 | |
| 0 | 0 | 1 | 0 | |
| 0 | 0 | 1 | 1 | |
| 0 | 1 | 0 | 0 | |
| 0 | 1 | 0 | 1 | |
| 0 | 1 | 1 | 0 | |
| 0 | 1 | 1 | 1 | |
| 1 | 0 | 0 | 0 | |
| 1 | 0 | 0 | 1 | |
| 1 | 0 | 1 | 0 | |
| 1 | 0 | 1 | 1 | |
| 1 | 1 | 0 | 0 | |
| 1 | 1 | 0 | 1 | |
| 1 | 1 | 1 | 0 | |
| 1 | 1 | 1 | 1 | |

Untuk langkah 6

Rangkaian persamaan :



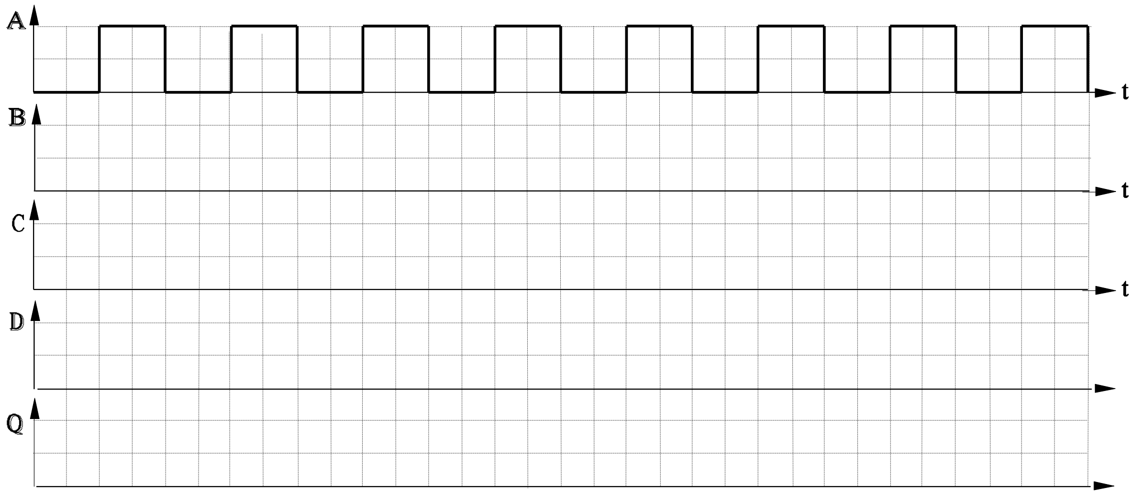

Untuk langkah 7

Pesamaan aljabar boole

Q =

Untuk langkah 8

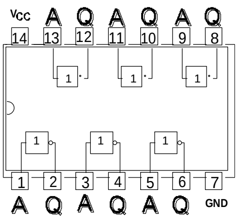
Diagram pulsa




Jawaban

**Gerbang NOT (IC - 7404)**

Untuk langkah 1



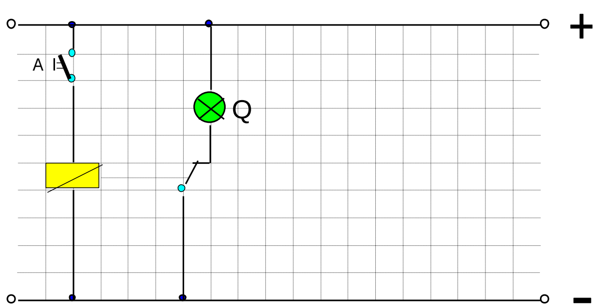

Untuk langkah 5

Tabel kebenaran :

| Masukan | Keluaran |
|---|---|
| A | Q |
| 0 | 1 |
| 1 | 0 |

Untuk langkah 6

Rangkaian Persamaan



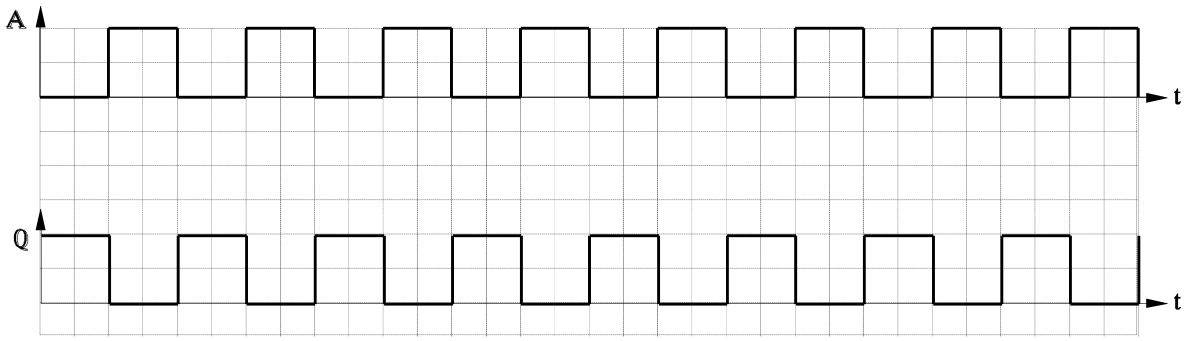
Untuk langkah 7

Persamaan aljabar boole

| $Q = \overline{A}$ |
|---|

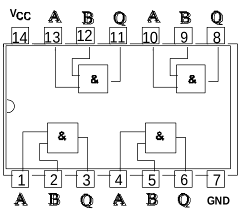
Untuk langkah 8

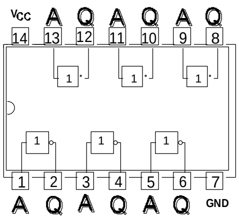
Diagram Pulsa :




**NAND dibangun dari gerbang AND + NOT**

Untuk Langkah 1



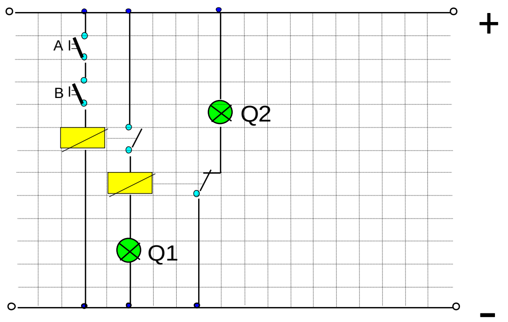

Untuk langkah 5

Tabel kebenaran

Untuk langkah 6

Rangkaian persamaan

| Masukan | | Keluaran | |
|---|---|---|---|
| B | A | Q1 | Q2 |
| 0 | 0 | 0 | 1 |
| 0 | 1 | 0 | 1 |
| 1 | 0 | 0 | 1 |
| 1 | 1 | 1 | 0 |



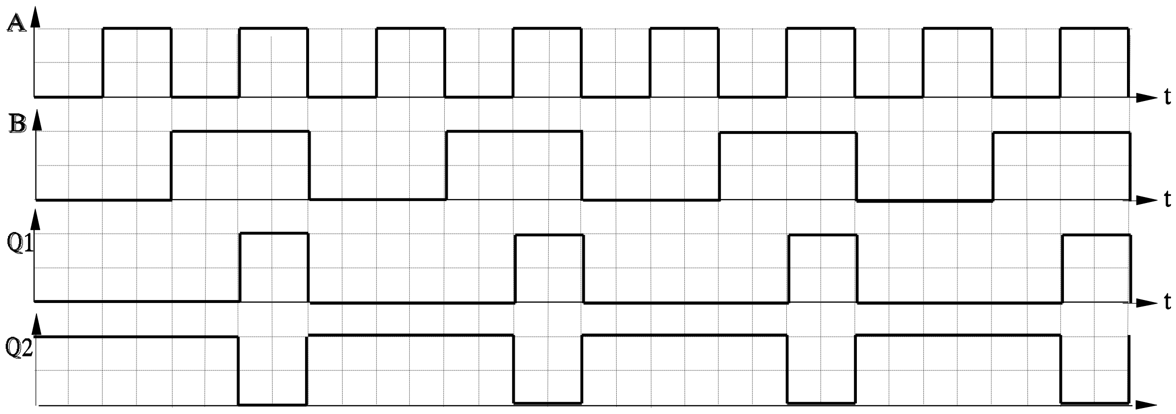

Untuk langkah 7

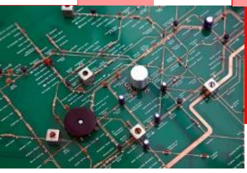
Persamaan aljabar boole

$$Q2 = \overline{Q1} = \overline{A \wedge B}$$

Untuk langkah 8

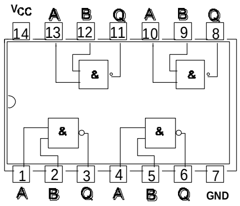
Diagram pulsa :





**GERBANG NAND (IC -7400)**

Untuk langkah 1



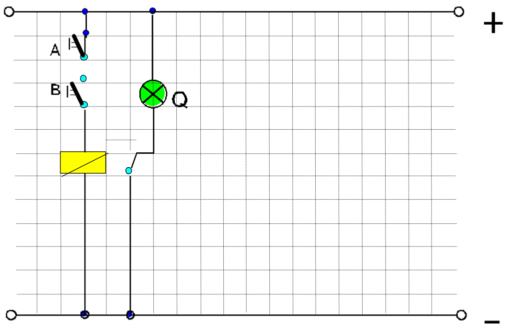

Untuk langkah 5

Tabel kebenaran

| Masukan | | Keluaran |
|---|---|---|
| B | A | Q |
| 0 | 0 | 1 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

Untuk langkah 6

Rangkaian persamaan



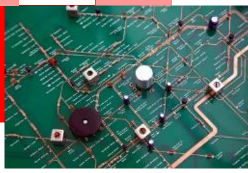

Untuk langkah 7

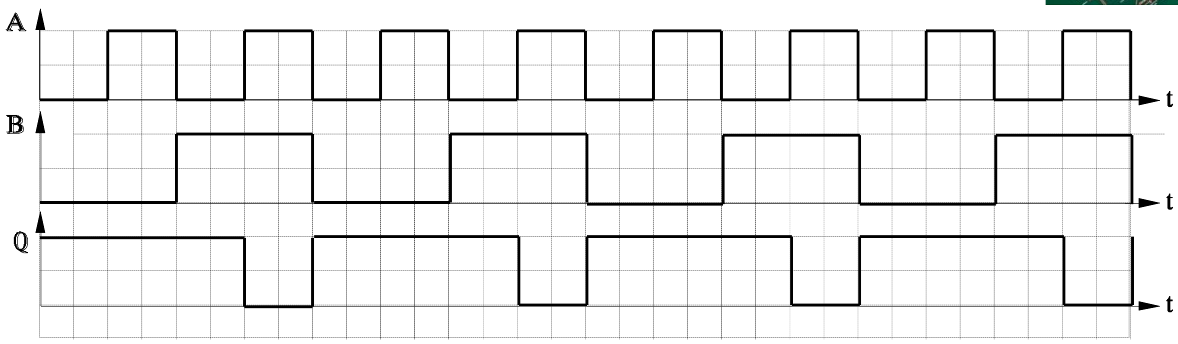
Persamaan aljabar boole

$$Q = \overline{A \wedge B}$$

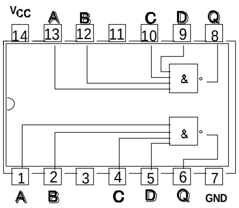
Untuk langkah 8

Diagram pulsa






**NAND dengan 4 masukan (7420)**

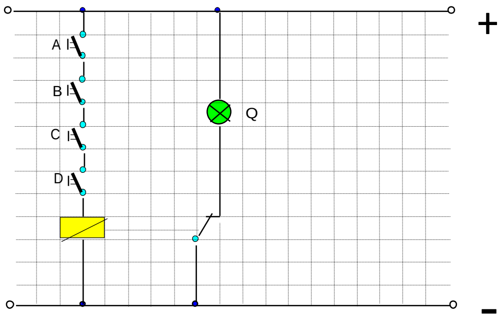



Untuk langkah 5

Tabel kebenaran

Untuk langkah 6

Rangkaian persamaan




| MASUKAN | | | | KELUARAN |
|---|---|---|---|---|
| D | C | B | A | Q |
| 0 | 0 | 0 | 0 | 1 |
| 0 | 0 | 0 | 1 | 1 |
| 0 | 0 | 1 | 0 | 1 |
| 0 | 0 | 1 | 1 | 1 |

| | | | | |
|---|---|---|---|---|
| 0 | 1 | 0 | 0 | 1 |
| 0 | 1 | 0 | 1 | 1 |
| 0 | 1 | 1 | 0 | 1 |
| 0 | 1 | 1 | 1 | 1 |
| 1 | 0 | 0 | 0 | 1 |
| 1 | 0 | 0 | 1 | 1 |
| 1 | 0 | 1 | 0 | 1 |
| 1 | 0 | 1 | 1 | 1 |
| 1 | 1 | 0 | 0 | 1 |
| 1 | 1 | 0 | 1 | 1 |
| 1 | 1 | 1 | 0 | 1 |
| 1 | 1 | 1 | 1 | 0 |

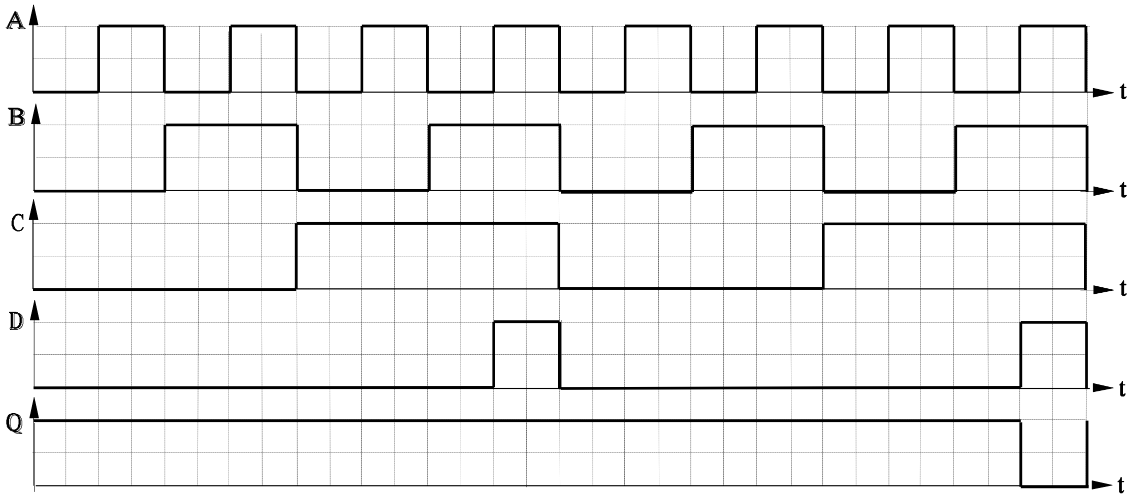
Untuk langkah 7

Rangkaian persamaan

$$Q = \overline{A \wedge B \wedge C \wedge D}$$

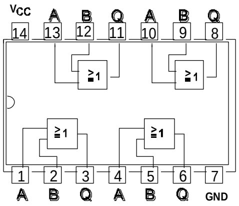
Untuk langkah 8

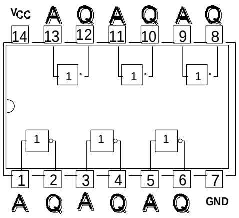
Diagram pulsa



**NOR dibangun dari gerbang OR + NOT**

Untuk langkah 1



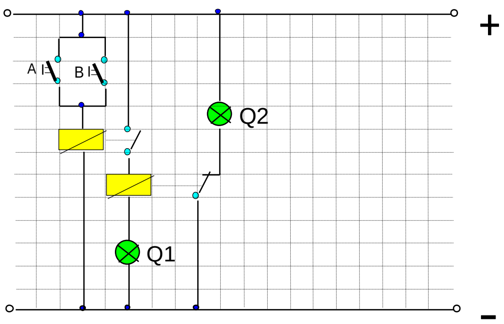

Untuk langkah 5

Tabel kebenaran

| MASUKAN | | KELUARAN | |
|---|---|---|---|
| B | A | Q1 | Q2 |
| 0 | 0 | 0 | 1 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 1 | 0 |

Untuk langkah 6

Rangkaian persamaan



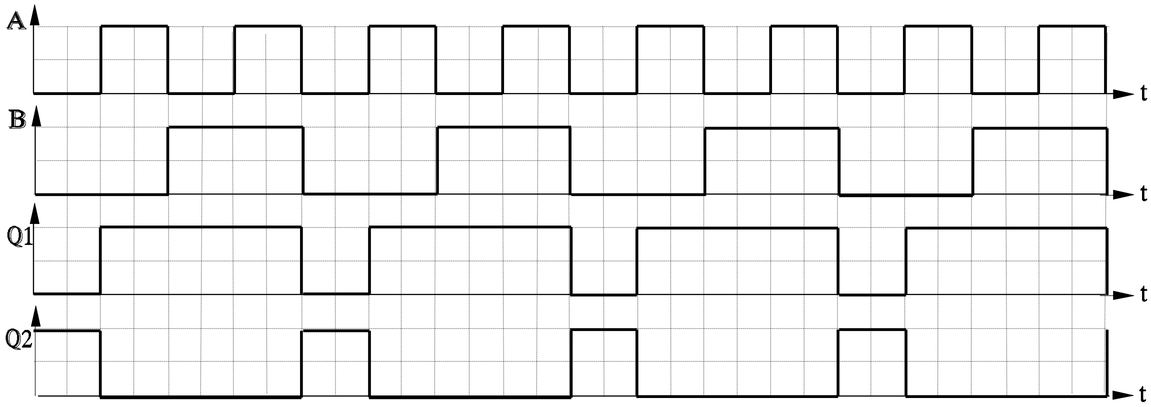

Untuk langkah 7

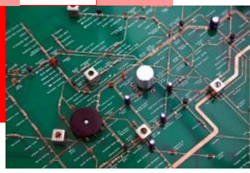
Persamaan aljabar boole

$$Q2 = \overline{Q1} = \overline{A \vee B}$$

Untuk langkah 8

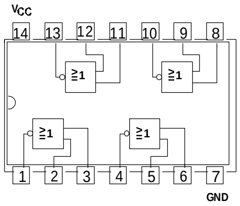
Diagram pulsa :





**Gerbang NOR (IC-7402)**

Untuk langkah 1




Gambar 5.1

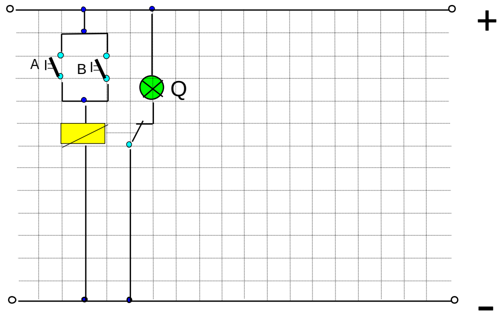
Untuk langkah 5

Tabel kebenaran

| Masukan | | Keluaran |
|---|---|---|
| B | A | Q |
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 0 |

Untuk langkah 6

Rangkaian persamaan

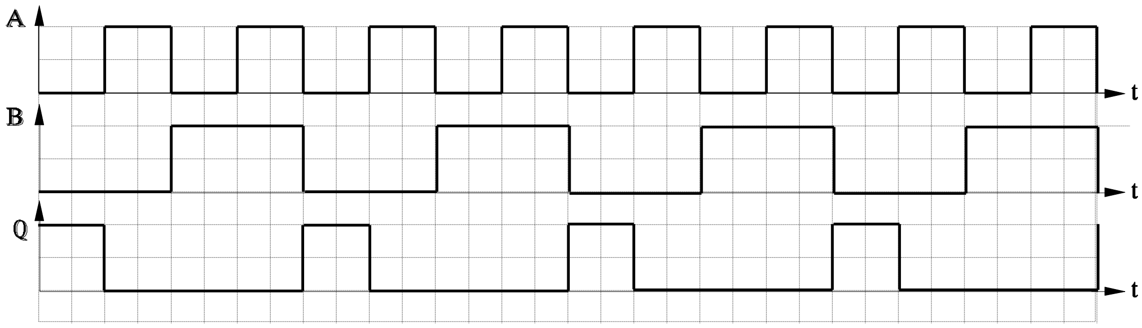



Untuk langkah 7

$Q = \overline{A \vee B}$

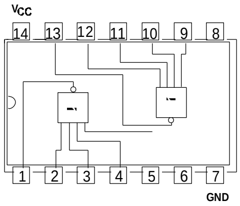
Untuk langkah 8

Diagram pulsa :



**NOR dengan 4 masukan : (IC C MOS 4002)**

Untuk langkah 1




Gambar 7.1

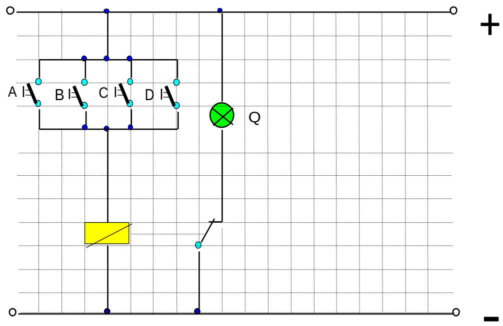
Untuk langkah 5

Tabel kebenaran

| MASUKAN | | | | KELUARAN |
|---|---|---|---|---|
| D | C | B | A | Q |
| 0 | 0 | 0 | 0 | 1 |
| 0 | 0 | 0 | 1 | 0 |
| 0 | 0 | 1 | 0 | 0 |
| 0 | 0 | 1 | 1 | 0 |
| 0 | 1 | 0 | 0 | 0 |
| 0 | 1 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 | 0 |
| 0 | 1 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 | 0 |
| 1 | 0 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 0 |
| 1 | 0 | 1 | 1 | 0 |
| 1 | 1 | 0 | 0 | 0 |
| 1 | 1 | 0 | 1 | 0 |
| 1 | 1 | 1 | 0 | 0 |
| 1 | 1 | 1 | 1 | 0 |

Untuk langkah 6

Rangkaian persamaan :



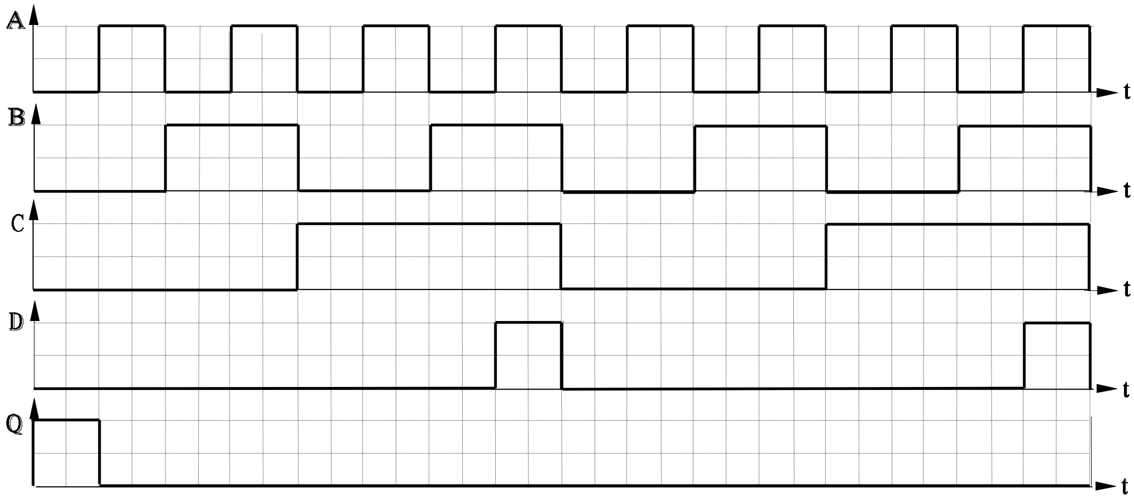

Untuk langkah 7

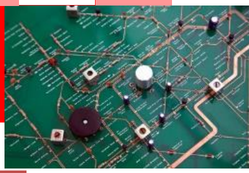
Pesamaan aljabar boole

$$Q = \overline{A \vee B \vee C \vee D}$$

Untuk langkah 8

Diagram pulsa





## 4.9 TUGAS Kegiatan Belajar 3 - 4

**Gerbang Exsclusive OR ( EX - OR ) dan Exsclusive NOR ( EX - NOR )**

Tujuan Instruksional Umum

Setelah pelajaran selesai peserta harus dapat:

⇒ Memahami gerbang Exsclusive OR dan Exsclusive NOR

Tujuan Instruksional Khusus

Peserta harus dapat:

⇒ Menentukan kaki - kaki masukan IC

⇒ Menentukan keluaran gerbang EX - OR

⇒ Menentukan keluaran gerbang EX - NOR

⇒ Menggambarkan rangkaian persamaan gerbang EX - OR

⇒ Menggambarkan rangkaian persamaan gerbang EX - NOR

⇒ Menuliskan persamaan Aljabar Boole Gerbang EX - OR

⇒ Menuliskan persamaan Aljabar Boole Gerbang EX - NOR

⇒ Menggambarkan diagram pulsa gerbang EX - OR

⇒ Menggambarkan diagram pulsa gerbang EX - NOR

Waktu 4 x 45 menit

Alat Bantu / Persiapan

Alat :

⇒ Bread Board 1 buah

⇒ Catu Daya 5 V DC 1 buah

⇒ Multi meter Analog 1 buah

Bahan:

⇒ IC EX - OR ( 7486 ) 1 buah

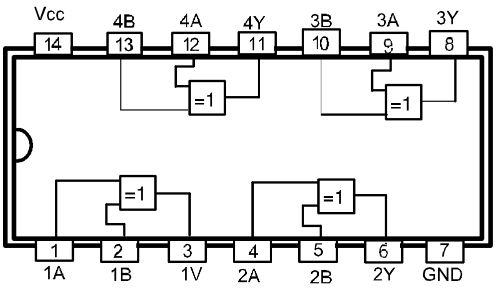
⇒ IC EX - NOR ( 74266 ) 1 buah

Keselamatan Kerja

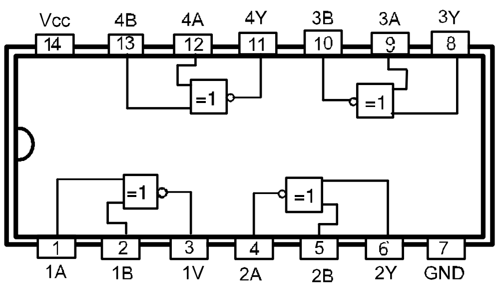
⇒ Hati - hati terhadap jaringan 220 V/AC

Gambar :

**7486**




**74266**




SN5486 ( J,W ) SN7486 ( J,N ) SN54AL266 ( J )
SN74H266 ( N )
SN54ALS86 ( J ) SN74ALS86 ( N ) SN54LS266 ( J,W )
SN74LS266 ( J,N )
SN54HC86 ( J ) SN74HC86 ( N )
SN54LS86A ( J,W ) SN74LS86A ( J,N )
SN54S86 ( J,W ) SN74S86 ( J,N )

FUNCTION TABLE FUNCTION

TABLE

| INPUTS | | OUTPUT |
|---|---|---|
| A | B | Y |
| L | L | L |
| L | H | H |
| H | L | H |
| H | H | L |

H = High level, L = Low level

EX - OR

| INPUTS | | OUTPUT |
|---|---|---|
| A | B | Y |
| L | L | H |
| L | H | L |
| H | L | L |
| H | H | H |

EX –

NOR

$$Y = A \oplus B, \text{ atau}$$
$$Y = A \forall B, \text{ atau}$$
$$Y = \bar{A}B + A\bar{B}, \text{ atau}$$
$$Y = (\bar{A} \wedge B) \vee (A \wedge \bar{B})$$

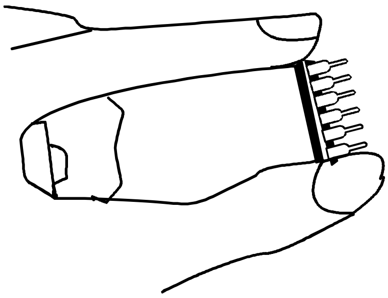
$$Y = \overline{A \oplus B}, \text{ atau}$$
$$Y = \overline{A \forall B}, \text{ atau}$$
$$Y = AB + \overline{AB}, \text{ atau}$$
$$Y = (A \wedge B) \vee (\overline{A \wedge B})$$

Langkah Kerja

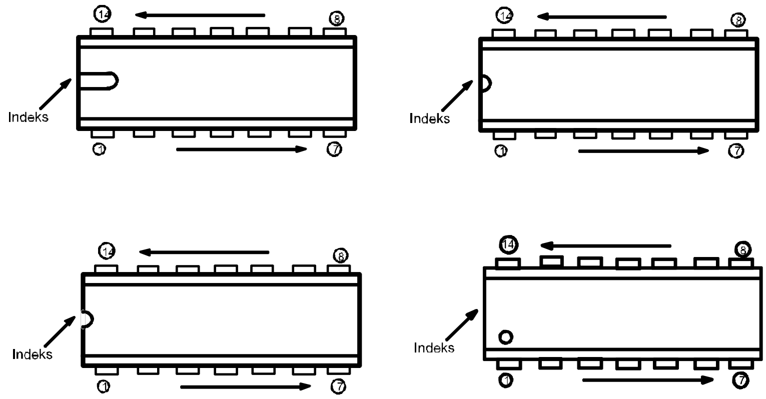
1. Lengkapi gambar 1 dengan tanda masukan dan keluaran (lihat keterangan).
2. Dengan gambar 2, buatlah rangkaiannya pada papan percobaan.
3. Lapor instruktur sebelum rangkaiannya dihubung sumber.
4. Hubungkan ke sumber tegangan 5V DC.
5. Lakukan percobaan sesuai tabel kebenaran.
6. Perhatikan perubahan pada keluaran, catat di tabel.
7. Gambar rangkaian persamaannya.
8. Tuliskan aljabar Boole gerbang EX-OR,
9. Buat diagram pulsa.
10. Jelaskan prinsip kerja gerbang EX-OR pada instruktur.
11. Ulangi langkah kerja 1 sampai 10 untuk gerbang EX-NOR ( 74266 ).

Cara Kerja / Petunjuk

1. Cara memegang IC yang benar diperlihatkan oleh gambar dibawah :



2. Perhatikan tanda gambar di bawah untuk menetapkan nomor kaki secara tepat :

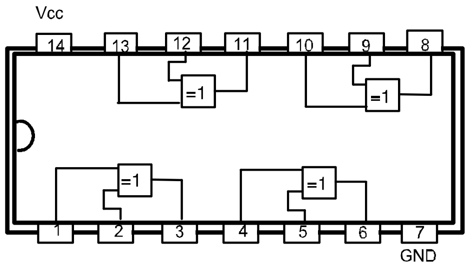


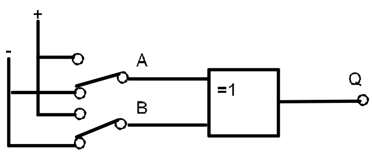

3. Jangan memasang / melepas IC secara paksa.
4. Pasang IC dengan tepat, jangan terbalik.

Tugas

Gerbang EX - OR ( IC - 7486 )

Untuk langkah 1




Keterangan :
A dan B = masukan
Z = keluaran
A, B dan Z = variabel

Gambar 1

Gambar 2

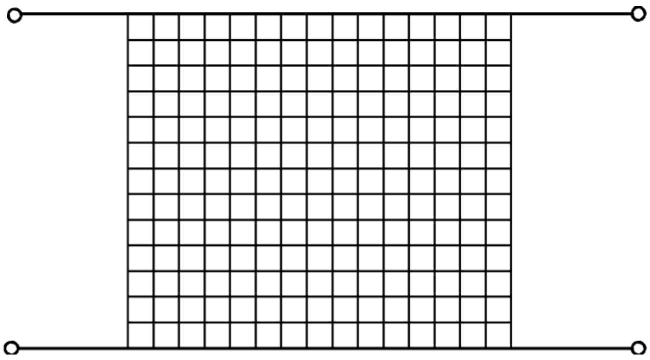
Untuk langkah 6

Tabel kebenaran

| Masukan | | Keluarkan |
|---|---|---|
| B | A | Q |
| 0 | 0 | |
| 0 | 1 | |

Untuk langkah 7

Rangkaian Persamaan



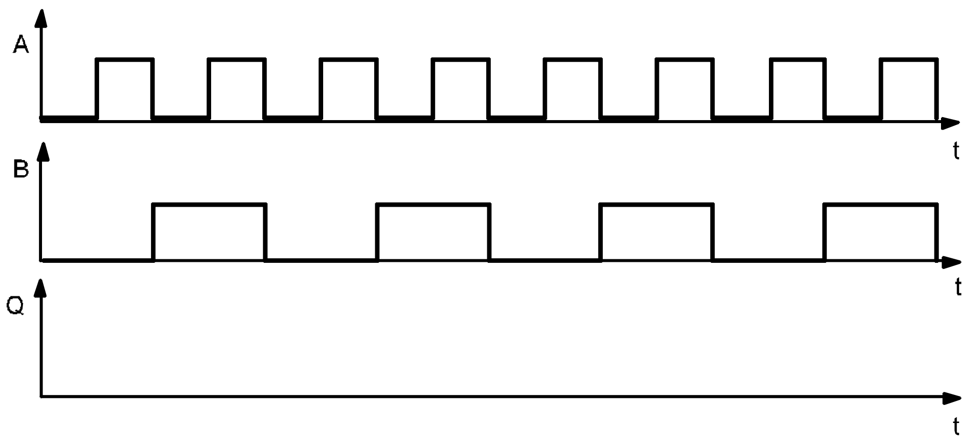
| | | |
|---|---|---|
| 1 | 0 | |
| 1 | 1 | |

Untuk langkah 8

Q = .............................

Untuk langkah 9

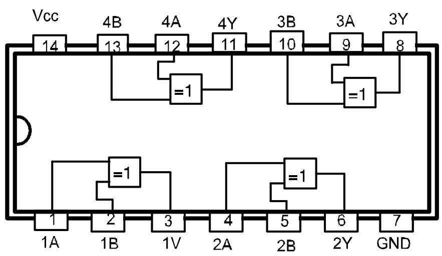
Diagram Pulsa

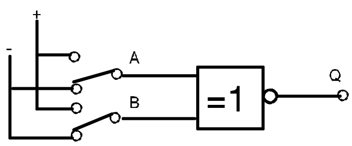



Tugas

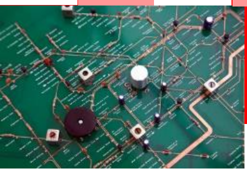
Gerbang EX - NOR ( IC - 74266 )

Untuk langkah 1




Keterangan :
A dan B = masukan
Z = keluaran
A, B dan Z = variabel



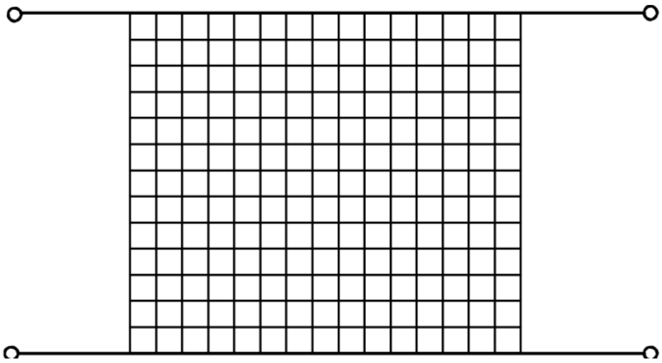
Untuk langkah 6

Tabel kebenaran

| Masukan | | Keluarkan |
|---|---|---|
| B | A | Q |
| 0 | 0 | |
| 0 | 1 | |
| 1 | 0 | |
| 1 | 1 | |

Untuk langkah 7

Rangkaian Persamaan

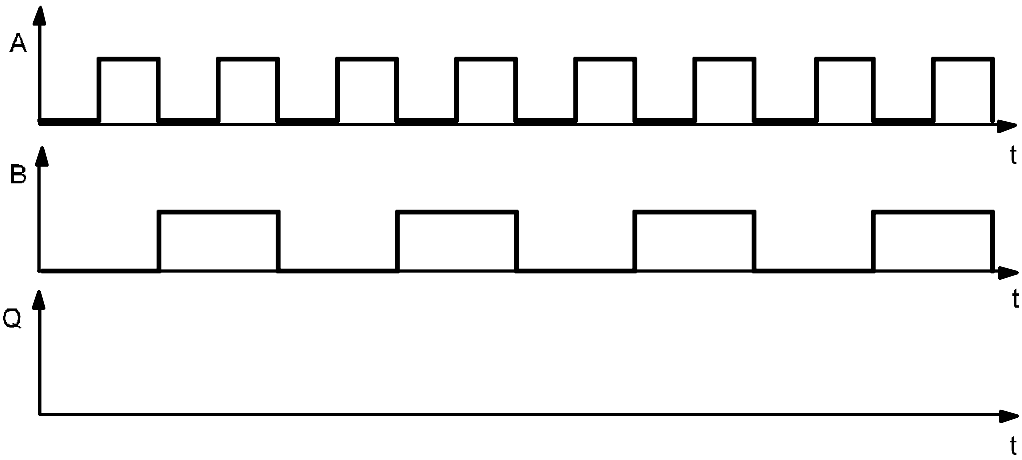


Untuk langkah 8

Q = ............................

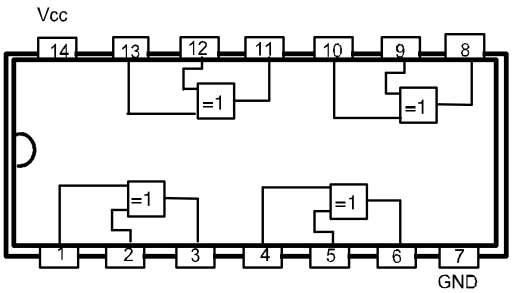
Untuk langkah 9

Diagram Pulsa



Jawaban

Untuk langkah 1



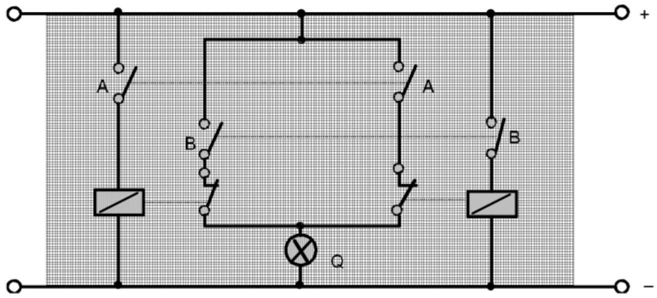

Untuk langkah 6

Tabel kebenaran

| Masukan | | Keluarkan |
|---|---|---|
| B | A | Q |
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

Untuk langkah 7

Rangkaian Persamaan



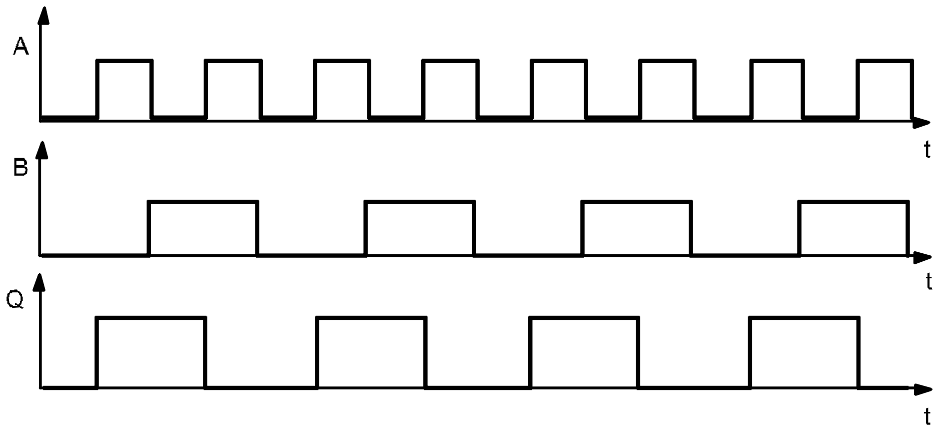

Untuk langkah 8

$Q = (\overline{A} \wedge B) \vee (A \wedge \overline{B})$ atau

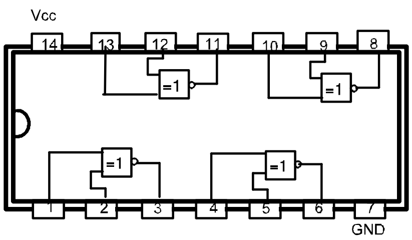
$Q = A \forall B$

Untuk langkah 9

Diagram Pulsa




Untuk langkah 1



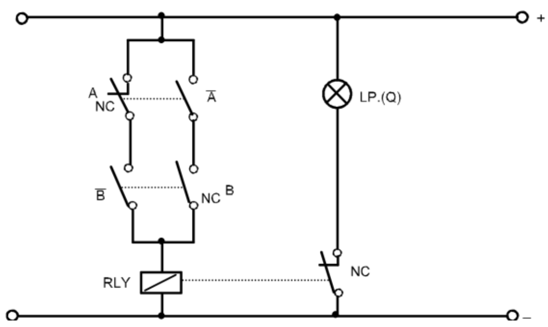

Untuk langkah 6

Tabel kebenaran

| Masukan | | Keluarkan |
|---|---|---|
| B | A | Q |
| 0 | 0 | 1 |
| 0 | 1 | 0 |
| 1 | 0 | 0 |
| 1 | 1 | 1 |

Untuk langkah 7

Rangkaian Persamaan



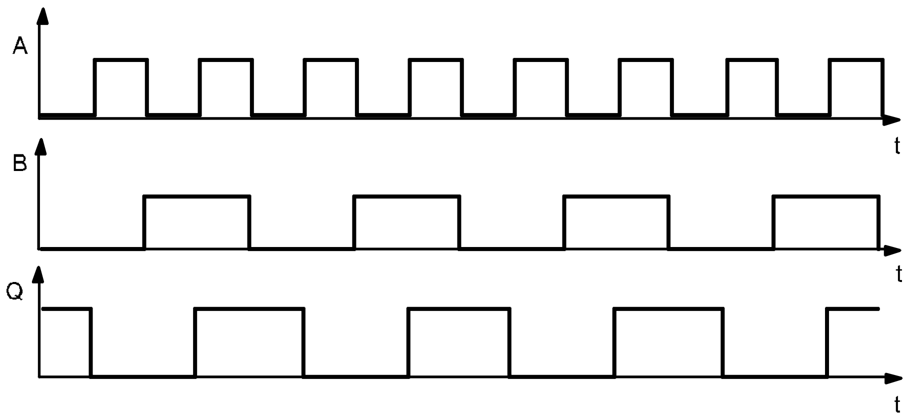

Untuk langkah 8

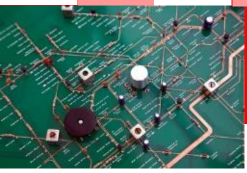
$$Q = (A \wedge B) \vee (\overline{A} \wedge \overline{B}) \text{ atau}$$

$$Q = \overline{A \forall B}$$

Untuk langkah 9

Diagram Pulsa





## 4.10 TUGAS Kegiatan Belajar 3 - 5

**Logika AND Menggunakan Teknik NAND**

Tujuan Instruktional Umum

Setelah pelajaran selesai, peserta harus dapat:

⇒ Membuat gerbang AND dengan teknik NAND

Tujuan Instruktional Khusus

Peserta harus dapat:

⇒ Membangun rangkaian logika AND menggunakan gerbang NAND

⇒ Menyusun tabel kebenaran atas rangkaian

⇒ Menegaskannya dengan referensi logika AND

⇒ Menuliskan persamaan logika atas rangkaian secara sederhana.

Waktu 2 x 45 menit

Alat dan Bahan

**Alat Alat:**

⇒ Catu daya 5V DC 1 buah

⇒ Papan percobaan/trainer digital 1 buah

**Bahan:**

⇒ IC 7400 (74 LS 00) 1 buah

Keselamatan Kerja

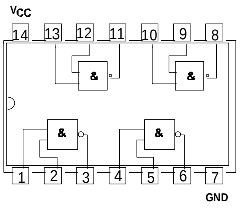
⇒

Langkah Kerja

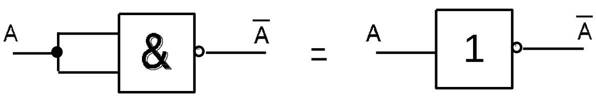
1. Buat rangkaian seperti gambar 1.
2. Lapor instruktur sebelum rangkaiann dihubungkan sumber
3. Gunakan sakelar, buatlah kombinasi msukan pada rangkaian logika dengan tepat
4. Catat keluaran ke tabel untuk tiap-tiap masukan
5. Fungsi logika dasar manakah yang ditunjukkan oleh keluaran $Q_2$ ?
6. Evaluasi tabel kebenaran dan jelaskan kerja rangkaian secara logika
7. Tuliskan persamaan logikanya untuk keluaran $Q_1$ dan $Q_2$

Cara Kerja / Petunjuk

1. Gambar IC 7400

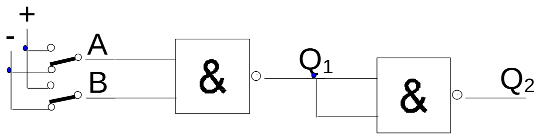



2. Gerbang NAND dapat juga digunakan sebagai inventar (gerbang NOT) dengan cara sbb :



## 4.11 Tugas

**Logika AND menggunakan gerbang NAND**




Gambar 1.

**Untuk langkah 4**

Tabel kebenaran

| MASUKAN | | KELUARAN | |
|---|---|---|---|
| B | A | $Q_1$ | $Q_2$ |
| 0 | 0 | | |
| 0 | 1 | | |
| 1 | 0 | | |
| 1 | 1 | | |

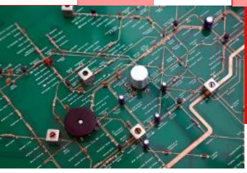
**Untuk langkah 5**

**Untuk langkah 6**

**Untuk langkah 7**

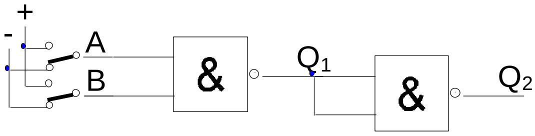
$Q_1$ =

$Q_2$ =



Jawaban

**Logika AND menggunakan gerbang NAND**




Gambar 1.

**Untuk langkah 4**

Tabel kebenaran

| **MASUKAN** | | **KELUARAN** | |
|---|---|---|---|
| **B** | **A** | **$Q_1$** | **$Q_2$** |
| 0 | 0 | 1 | 0 |
| 0 | 1 | 1 | 0 |
| 1 | 0 | 1 | 0 |
| 1 | 1 | 0 | 1 |

**Untuk langkah 5**

Keluaran $Q_2$ akan mendapatkan logik 1 jika hanya masukannya 1

Keluaran $Q_2$ sesuai dengan hasil keluaran pada tabel kebenaran adalah logika AND

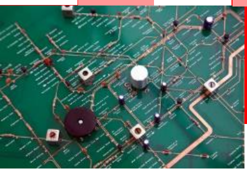
**Untuk langkah 6**

Jika keluaran $Q_1$ pada gerbang NAND dibalik dengan gerbang NAND kedua ($Q_2$ =Q), maka rangkaian lengkapnya berfungsi sebagai logika AND

**Untuk langkah 7**

$Q_1 = \overline{A \wedge B}$

$Q_1 = \overline{Q}_2 = \overline{\overline{A \wedge B}} = A \wedge B$



## 4.12 TUGAS Kegiatan Belajar 3 - 6

**Logika AND dan NAND Mengggunakan Teknik NOR**

Tujuan Instruktional Umum

Setelah pelajaran selesai, peserta harus dapat:

⇒ Membuat gerbang NAND dan NAND dengan teknik NOR

Tujuan Instruktional Khusus

Peserta harus dapat:

⇒ Membangun logika AND dan NAND menggunakan gerbang NOR

⇒ Menyusun tabel kebenaran rangkaian AND dan NAND

⇒ Menegaskan catatan tabel kebenaran, rangkaian dengan gerbang NOR fungsi logika AND dan NAND

⇒ Menuliskan persamaan logika rangkaian secara sederhana.

Tugas

⇒

Waktu 4 jam

Alat dan Bahan

**Alat Alat:**

| | | |
|---|---|---|
| ⇒ Catu daya 5VDC | 1 | buah |
| ⇒ Papan percobaan/trainer digital | 1 | buah |

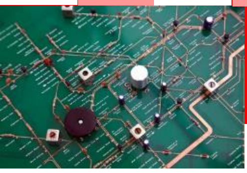
**Bahan:**

| | | |
|---|---|---|
| ⇒ IC 7402 (74LS02) | 1 | buah |

Keselamatan Kerja

⇒ Pada saat anda membuat rangkaian pastikan bahwa catu daya dalam keadaan off

⇒ Perhatikan cara kerja / petunjuk pada halaman (2-1)

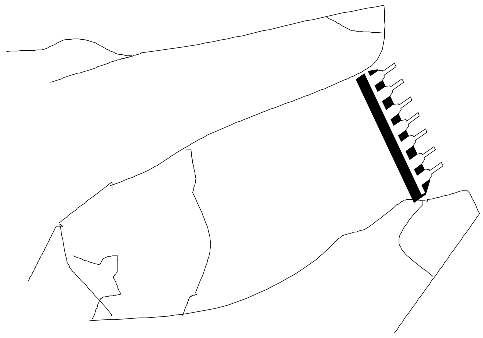


Langkah Kerja

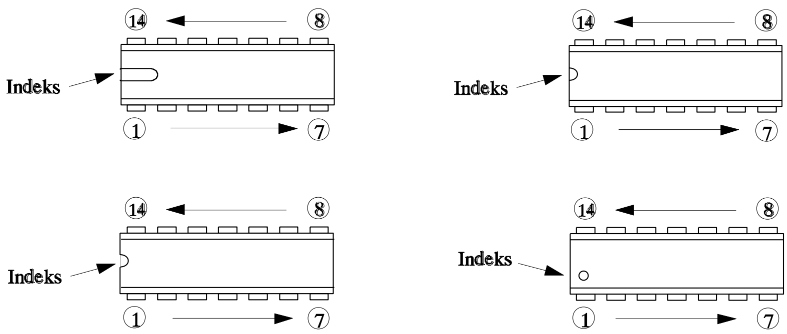
1. Buat rangkaian seperti gambar 1
2. Gunakan sakelar, buatlah kombinasi tiap masukan pada rangkaian logika dengan tepat
3. Catat tingkat keluaran untuk tiap-tiap masukan ke tabel kebenaran 1
4. Fungsi logika dasar apa yang, ditunjukkan oleh keluaran Q pada rangkaian tersebut ?
5. Evaluasilah tabel kebenaran dan jelaskan kerja rangkaian secara logika
6. Dengan catatan tabel kebenaran, ubahlah ke persamaan logika AND secara sederhana
7. Gambarlah rangkaian logika fungsi NAND menggunakan gerbang NOR
8. Hasilkan semua kombinasi masukan menggunakan sakelar
9. Lengkapi tabel kebenaran 2
10. Fungsi logika dasar apa yang, ditunjukkan oleh out put Q pada rangkaian tersebut ?
11. Evaluasilah tabel kebenaran dan jelaskan kerja rangkaian secara logika
12. Nyatakan persamaan rangkaian logika NAND secara sederhana.

Cara Kerja / Petunjuk

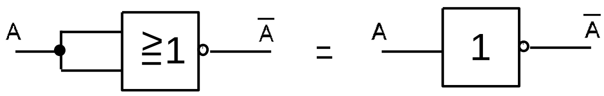
1. Perhatikan cara memegang IC yang benar.



2. Perhatikan tanda pada gambar di bawah untuk menetapkan nomor kaki IC secara tepat.

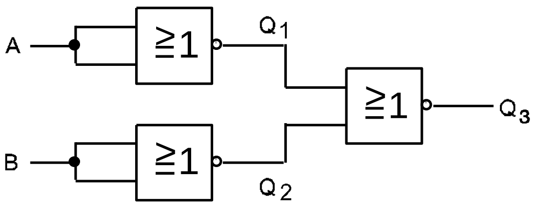


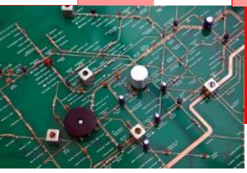

3. Pada gerbang NOR, dapat kita gunakan sebagai gerbang not (inverter) dengan cara sebagai berikut :




Tugas

**Logika AND menggunakan gerbang NOR**





Untuk langkah 3

Tabel kebenaran 1.

| B | A | Q1 | Q2 | Q3 |
|---|---|---|---|---|
| 0 | 0 | | | |
| 0 | 1 | | | |
| 1 | 0 | | | |
| 1 | 1 | | | |

Untuk langkah 4

Untuk langkah 5

Untuk langkah 6

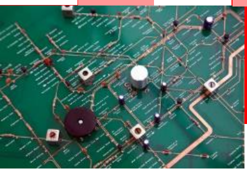
**Logika NAND menggunakan gerbang NOR**

Untuk langkah 7

Untuk langkah 9

Tabel kebenaran 2

| B | A | Q1 | Q2 | Q3 | Q4 |
|---|---|---|---|---|---|
| 0 | 0 | | | | |
| 0 | 1 | | | | |
| 1 | 0 | | | | |
| 1 | 1 | | | | |



Untuk langkah 10

Untuk langkah11

Untuk langkah 12

Jawaban

**Logika AND menggunakan gerbang NOR**

Untuk langkah 3

Tabel kebenaran 1.

| B | A | Q1 | Q2 | Q3 |
|---|---|---|---|---|
| 0 | 0 | 1 | 1 | 0 |
| 0 | 1 | 0 | 1 | 0 |
| 1 | 0 | 1 | 0 | 0 |
| 1 | 1 | 0 | 0 | 1 |

Untuk langkah 4

Keluaran Q3 memenuhi kondisi fungsi logika ANDA

Untuk langkah 5

Pada keluaran Q1 dan Q2 merupakan hasil inverter dari dua gerbang NOR dan dimasukkan pada gerbang NOR ketiga, sehingga rangkaian lengkap dan hasil keluarannya merupakan ekivalen sebuah rangkaian logika AND

Untuk langkah 6

$Q1 = \overline{A}$.....................................(1)

$Q2 = \overline{B}$......................................(2)

$Q3 = \overline{Q1 \vee Q2}$...........................(3)

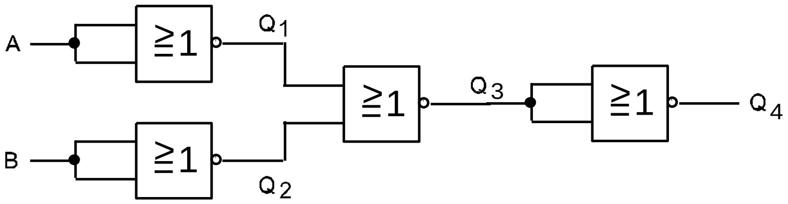
Dari persamaan 1,2 dan 3 kita dapatkan :

$Q3 = \overline{\overline{A} \vee \overline{B}} = \overline{\overline{A}} \wedge \overline{\overline{B}} = A \wedge B$

$Q3 = A \wedge B$

**Logika NAND menggunakan gerbang NOR**

**Untuk langkah 7**




**Untuk langkah 9**

Tabel kebenaran 2

| B | A | Q1 | Q2 | Q3 | Q4 |
|---|---|---|---|---|---|
| 0 | 0 | 1 | 1 | 0 | 1 |
| 0 | 1 | 0 | 1 | 0 | 1 |
| 1 | 0 | 1 | 0 | 0 | 1 |
| 1 | 1 | 0 | 0 | 1 | 0 |

**Untuk langkah 10**

Keluaran Q4 memenuhi kondisi fungsi logika NAND

**Untuk langkah11**

Gerbang NOR ke empat membalik keluaran Q3 pada logika AND, sehingga

$Q4 = \overline{Q}3$ hal ini memenuhi kondisi logika NAND

**Untuk langkah 12**

Persamaan logika AND yaitu : $Q3 = \overline{\overline{A} \wedge \overline{B}} = A \wedge B$

dengan $Q4 = \overline{Q}3$, didapatkan persamaan logika NAND sbb:

$Q4 = \overline{A \wedge B}$

V. Kegiatan Belajar 4.

**FLIP-FLOP**

## 5.1 Tujuan Pembelajaran

Peserta diklat / siswa dapat :

- Memahami prinsip dasar rangkaian S-R Flip-Flop.
- Memahami prinsip dasar rangkaian D Flip-Flop.
- Memahami prinsip dasar rangkaian J-K Flip-Flop.
- Memahami rangkaian Toggling Mode J-K Flip-Flop.
- Memahami prinsip dasar penghitung Naik Asinkron *(Asynchron Up Counter)*
- Memahami prinsip dasar penghitung Turun Asinkro *(Asynchrony Down Counter)*
- Memahami prinsip dasar penghitung Naik Sinkron *(Synchrony Up Counter)*
- Memahami prinsip dasar penghitung Turun Sinkron *(Synchrony Down Counter)*

## 5.2 Uraian Materi

### 1. Prinsip dasar rangkaian S-R Flip-Flop.

**S-R *flip-flop (bistabel flip-flop)***

Untuk menyederhanakan PSNS, maka dikembangkan *set-reset flip-flop.* Pada kondisi S = 0 dan R =0, maka kondisi X(t+1) = X(t). Bila S = 1 dan R = 0, maka kondisi X(t+1) = 1. Bila S = 0 dan R = 1, maka X(t+1)= 0. Bila S = 1 dan R = 1 maka X(t+1) tidak didefinisikan.

Tabel 1 Tabel kebenaran S-R *flip-flop*

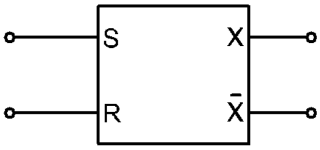
| S | R | X(t+1) |
|---|---|---|
| 0 | 0 | X(t) |
| 0 | 1 | 1 |
| 1 | 0 | 0 |
| 1 | 1 | ? |

$$X(t+1) = \overline{Y(t) + R(t)}$$

$$Y(t+1) = \overline{X(t) + S(t)}$$

$$X(t+1) = \overline{\overline{X(t) + S(t)} + R(t)}$$

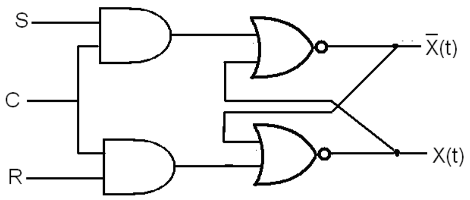
$$X(t+1) = \overline{R}(t)\{X(t) + S(t)\}$$




Gambar 2 Blok diagram SR *flip-flop.*

***Clocked* S-R *FLIP-FLOP***

Sebuah S-R *flip flop* adalah rangkaian S-R flip-flop yang dikendalikan oleh *clock*. *Set* dan *reset* akan dikendalikan oleh kondisi *clock*. *Set* dan *reset* akan berfungsi hanya bila kondisi *clock* adalah *high* (“1”), sebaliknya *set* dan *reset* tidak akan berfungsi atau X(t+1) = X(t) bila kondisi *clock* adalah *low* (“0”).




Gambar 3 Rangkaian *clocked* S-R *flip-flop*

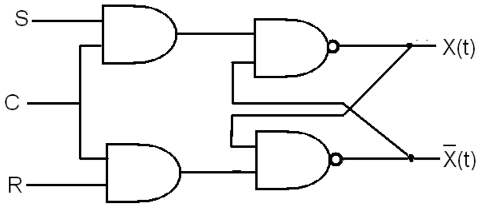
Persamaan :

$$X(t+1) = \overline{RC}(t)\{X(t) + SC(t)\}$$

Bila C = 0, maka $X(t+1) = X(t)$

C = 1, maka $X(t+1) = \overline{RC}(t)\{X(t) + SC(t)\}$

*Clocked S-R flip-flop* bisa dikembangkan dengan menggunakan gerbang NAND.



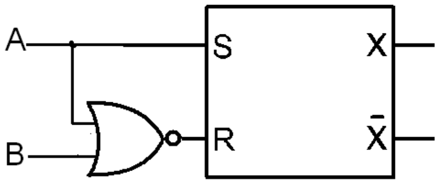

Gambar 4 *Cloced S-R flip flop* dengan gerbang NAND

Dari gambar 4 tersebut di atas dapat dituliskan persamaan :

$$X(t+1) = S(t) + \bar{R}(t)\{X(t)\}$$

***RS Flip Flop* dengan NOR**

Pengembangan lebih lanjut dari *Set reset flip-flop (RS flip-flop)* adalah dengan memasang gerbang NOR pada *reset* R. Pada gambar 5 bila masukan B = “0” *(low),* maka keluaran X(t+1)=X(t).




Gambar 5. *RS flip-flop* dengan NOR

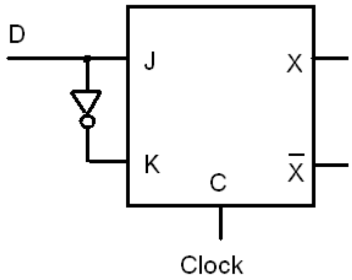
Dari gambar 5 bisa dituliskan persamaan :

$$S(t) = A(t)$$
$$R(t) = \overline{A(t)+B(t)}$$
$$X(t+1) = \bar{R}(t)\{S(t)+Z(t)\}$$
$$X(t+1) = \overline{\overline{\{A(t)+B(t)\}}}\{A(t)+Z(t)\}$$
$$X(t+1) = A(t)+A(t)Z(t)+A(t)B(t)+B(t)Z(t)$$
$$X(t+1) = A(t)+B(t)Z(t)$$

Syarat S.R≠ 1

**2. Prinsip dasar rangkaian D Flip-Flop.**

Data *flip-flop* (D-*flip flop*) adalah sebuah register yang berfungsi mengendalikan atau menyimpan data masukan. Antara masukan J dan K terhubung gergang NOT, sehingga rangkaian ini hanya memiliki sebuah masukan D saja.




Gambar 6 *D-flip-flop*

Dari gambar 6 tersebut di atas maka bisa dituliskan tabel kebenaran D flip-flop seperti di tabel bawah.

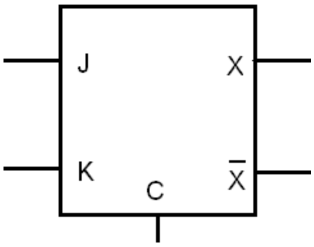
Tabel 2 Tabel kebenaran D *flip flop*

| D | X | X(t+1) |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 0 |
| 1 | 0 | 1 |
| 1 | 1 | 1 |

Persamaan D *flip flop*: X(t+1) = D(t)

3. Prinsip dasar rangkaian J-K Flip-Flop.

Pengembangan dari *RS flip flop* yang lain adalah *JK flip flop*. Rangkaian ini memiliki masukan J dan K , kendali clock C dan keluaran X dan $\overline{X}$ .



Gambar 7 *JK flip-flop*

Tabel 3 Tabel kebenaran *JK flip-flop*

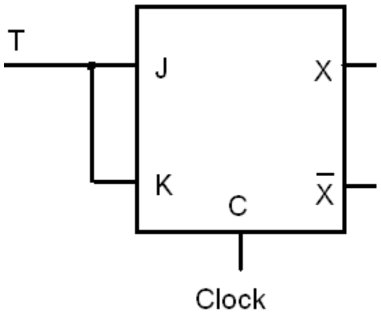
| J | K | X(t+1) |
|---|---|---|
| 0 | 0 | X(t) |
| 0 | 1 | 0 |
| 1 | 0 | 1 |
| 1 | 1 | $\overline{X}$ (t) |

Dari tabel 3 tersebut di atas bisa dituliskan persamaan *JK flip-flop*

$$X(t+1) = J(t)\overline{X}(t) + \overline{K}(t)X(t)$$

4. Rangkaian Toggling Mode J-K Flip-Flop.

*Toggle flip flop* dipersiapkan untuk mendisain sebuah *counter* (pencacah). Masukan J dan K dihubungkan menjadi satu sebagai masukan T. sebuah kendali *clock* C dan keluaran keluaran X dan $\overline{X}$ .




Gambar 8 T *flip-flop.*

Tabel 4 Tabel Kebenaran T *flip-flop*

| T | X | X(t+1) |
|---|---|---|
| 0 | 0 | 0 |
| 0 | 1 | 1 |
| 1 | 0 | 1 |
| 1 | 1 | 0 |

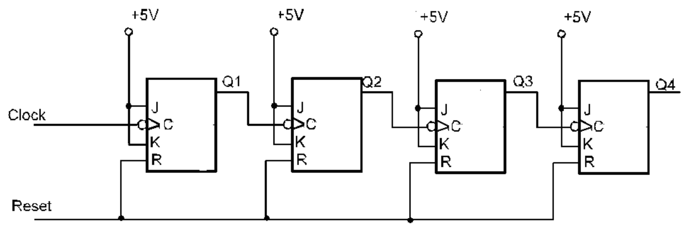
Dari Tabel 4 Tabel Kebenaran bisa dituliskan persamaan T *flip-flop* seperti persamaan di bawah.

$X(t+1)=T \oplus X$

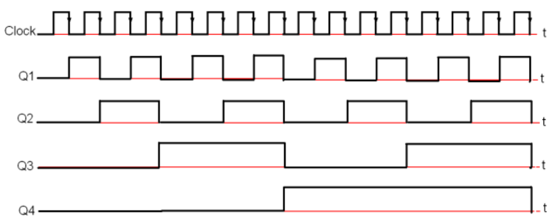
5. **Penghitung Naik Asinkron *(Asynchron Up Counter)***

Penghitung naik yang terdiri dari empat bit keluaran Q1, Q2, Q3, Q4. *Clock* diberi masukan dari keluaran rangkaian sebelumnya (tidak serempak). Rangkaian ini akan menghitung “0000” sampai dengan “1111”

Rangkaian penghitung naik asinkron diperlihatkan pada Gambar 9a sedang gambar pulsanya diperlihatkan pada Gambar 9b




(a) Rangkaian penghitung naik asinkron



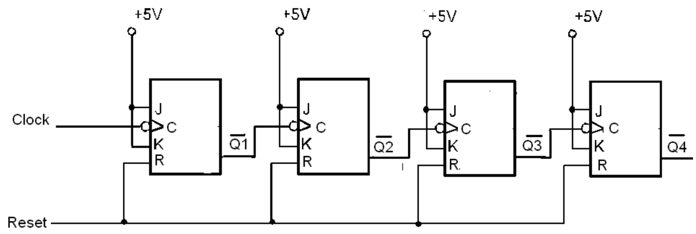

(b) Pulsa penghitung naik asinkron *(Asynchron Up Counter)*

Gambar 9 Penghitung naik asinkron

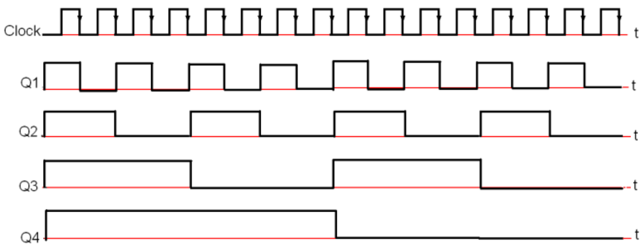
Keluaran rangkaian akan berubah kondisinya hanya bila pulsa pada masukan *clock* C bergerak dari *high* (“1”) ke *low* (“0”), pada kondisi lain maka keluaran akan tetap dipertahankan.

6. **Penghitung Turun Asinkro *(Asynchrony Down Counter)***

Penghitung turun asinkron yang terdiri dari empat bit keluaran Q1, Q2, Q3, Q4. Rangkaian ini akan menghitung “1111” sampai dengan “0000”




(a) Rangkaian Penghitung turun asinkron



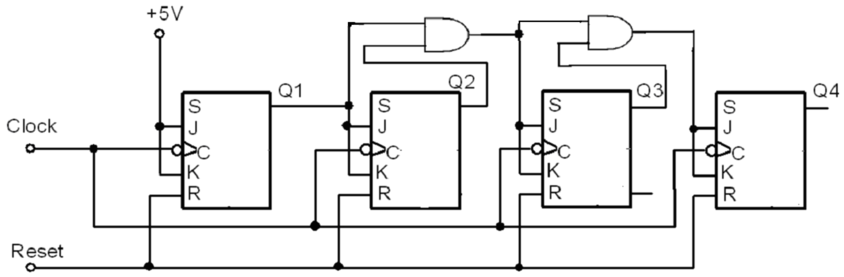

(b) Bentuk pulsa penghitung turun asinkron

Gambar 10 Penghitung turun asinkron

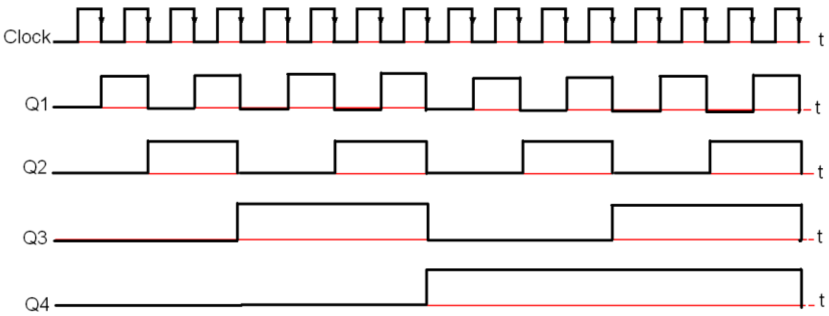
Keluaran rangkaian akan berubah kondisinya hanya bila pulsa pada masukan *clock* C bergerak dari *high* (“1”) ke *low* (“0”), pada kondisi lain maka keluaran akan tetap dipertahankan namun komposisi keluaran empat buah JK *flip-flop* akan bergerak dari ”1111” menuju ”0000”.

7. **Penghitung Naik Synkron *(Synchrony Up Counter)***

Penghitung naik sinkron yang terdiri dari empat bit keluaran $Q_1$, $Q_2$, $Q_3$, $Q_4$. *Clock* diberi masukan secara serempak (terpasang paralel) dan diberi masukan *clock* secara bersamaan dari sumber *clock*. Rangkaian ini akan menghitung “0000” sampai dengan “1111”. Sama dengan penghitung sebelumnya bawa kondisi keluaran akan berubah kondisinya hanya bila ada sinyal masukan pada *clock* C yang bergerak dari *high* ke *low*.



(a) Rangkaian penghitung naik sinkron

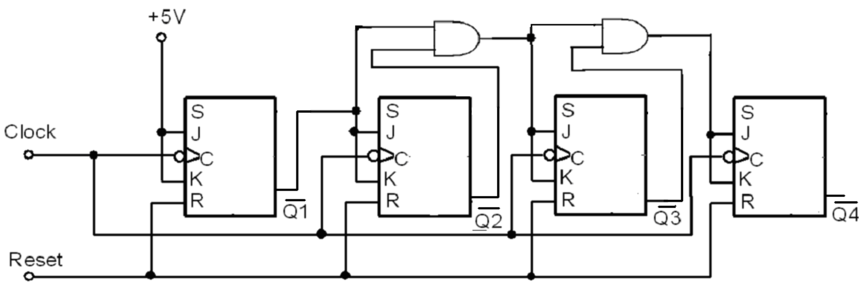



(b) Bentuk pulsa penghitung naik sinkron

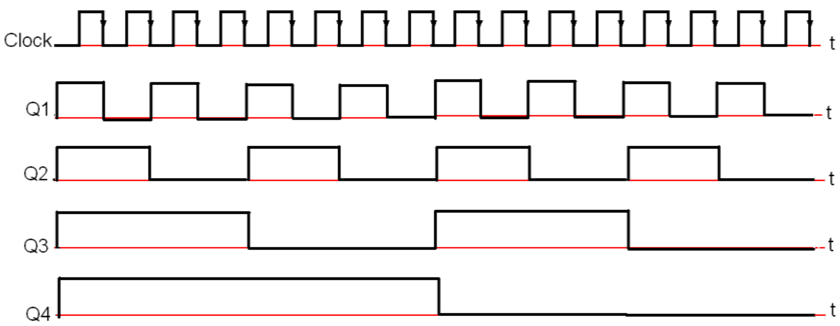
Gambar 11 Penghitung naik sinkron

### 8. Penghitung Turun Sinkron *(Synchrony Down Counter)*

Kebalikan dari penghitung naik sinkron, penghitung turun sinkron yang terdiri dari empat bit keluaran $Q_1$, $Q_2$, $Q_3$, $Q_4$. Rangkaian ini akan menghitung “1111” sampai dengan “0000”. Masukan *clock* diberi masukan secara serempak.



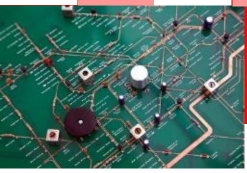

(a) Rangkaian penghitung turun sinkron




(b) Bentuk pulsa penghitung turun sinkron

Gambar 12 penghitung turun sinkron

Penghitung baik sinkron maupun asinkron bisa didisain sebagai pengitung dari 1 sampai dengan 15 (contoh penghitung sampai dengan 10,8, 6 dsb.) dengan cara memasang gerbang-gerbang dasar tertentu yang inputnya dipasang pada keluaran beberapa *flip-flop* sedangkan keluarannya diumpankan ke *reset* R agar penghitung kembali ke “0”



## 5.3 Rangkuman

1. Prinsip dasar rangkaian Clocked S-R Flip-Flop.

   *Set-Reset Flip-flop.* Pada kondisi S = 0 dan R =0, maka kondisi X(t+1) = X(t). Bila S = 1 dan R = 0, maka kondisi X(t+1) = 1. Bila S = 0 dan R = 1, maka X(t+1)= 0. Bila S = 1 dan R = 1 maka X(t+1) tidak didefinisikan.

2. Prinsip dasar rangkaian D Flip-Flop.

   Data *flip-flop* (D-*flip flop*) adalah sebuah register yang berfungsi mengendalikan atau menyimpan data masukan. Antara masukan J dan K terhubung gergang NOT, sehingga rangkaian ini hanya memiliki sebuah masukan D saja.

3. Prinsip dasar rangkaian J-K Flip-Flop.

   *JK flip flop*. Rangkaian ini memiliki masukan J dan K , kendali clock C dan keluaran X dan $\overline{X}$.

4. Rangkaian Toggling Mode J-K Flip-Flop.

   *Toggle flip flop* dipersiapkan untuk mendisain sebuah *counter* (pencacah). Masukan J dan K dihubungkan menjadi satu sebagai masukan T. sebuah kendali *clock* C dan keluaran keluaran X dan $\overline{X}$ .

5. Penghitung Naik Asinkron *(Asynchron Up Counter)*

   Penghitung naik yang terdiri dari empat bit keluaran Q1, Q2, Q3, Q4. *Clock* diberi masukan dari keluaran rangkaian sebelumnya (tidak serempak). Rangkaian ini akan menghitung “0000” sampai dengan “1111”

   Keluaran rangkaian akan berubah kondisinya hanya bila pulsa pada masukan *clock* C bergerak dari *high* (“1”) ke *low* (“0”), pada kondisi lain maka keluaran akan tetap dipertahankan.

6. Penghitung Turun Asinkro *(Asynchrony Down Counter)*

   Penghitung turun asinkron yang terdiri dari empat bit keluaran Q1, Q2, Q3, Q4. Rangkaian ini akan menghitung “1111” sampai dengan “0000”

   Keluaran rangkaian akan berubah kondisinya hanya bila pulsa pada masukan *clock* C bergerak dari *high* (“1”) ke *low* (“0”), pada kondisi lain maka keluaran akan tetap dipertahankan namun komposisi keluaran empat buah JK *flip-flop* akan bergerak dari ”1111” menuju ”0000”.

7. Penghitung Naik Sinkron *(Synchrony Up Counter)*

   Penghitung naik sinkron yang terdiri dari empat bit keluaran $Q_1$, $Q_2$, $Q_3$, $Q_4$. *Clock* diberi masukan secara serempak (terpasang paralel) dan diberi masukan *clock* secara bersamaan dari sumber *clock*. Rangkaian ini akan menghitung “0000” sampai dengan “1111”. Sama dengan penghitung sebelumnya bawa kondisi keluaran akan berubah kondisinya hanya bila ada sinyal masukan pada *clock* C yang bergerak dari *high* ke *low*.

8. Penghitung Turun Sinkron *(Synchrony Down Counter)*

   Penghitung turun sinkron yang terdiri dari empat bit keluaran $Q_1$, $Q_2$, $Q_3$, $Q_4$. Rangkaian ini akan menghitung “1111” sampai dengan “0000”. Masukan *clock* diberi masukan secara serempak.

   Penghitung baik sinkron maupun asinkron bisa didisain sebagai pengitung dari 1 sampai dengan 15 (contoh penghitung sampai dengan 10,8, 6 dsb.) dengan cara memasang gerbang-gerbang dasar tertentu yang inputnya dipasang pada keluaran beberapa *flip-flop* sedangkan keluarannya diumpankan ke *reset* R agar penghitung kembali ke “0”

## 5.4 TUGAS Kegiatan Belajar 4 - 1

Penghitung Naik Asinkron

Tujuan Instruksional Umum

Setelah pelajaran selesai peserta harus dapat:

⇒ Memahami prinsip kerja rangkaian penghitung naik asinkron

Tujuan Instruksional Khusus

Peserta harus dapat:

⇒ Membangun sebuah rangkaian penghitung naik asinkron menggunakan JK - FF

⇒ Menyusun tabel kebenaran untuk rangkaian penghitung

⇒ Menggambar diagram pulsa penghitung dengan melihat bentuk gelombang pada oscilloscope

Waktu 8 x 45 menit

Benda Kerja

⇒ - IC 74 107 ( 74 LS 107 )

Alat dan Bahan

⇒ Alat Alat: Papan percobaan/Triner Digital

⇒ Dual trace oscilloscope

⇒ Clock generator

⇒ Sakelar push - button

⇒ Tool sheet

⇒ Catu daya 5V DC

Keselamatan Kerja

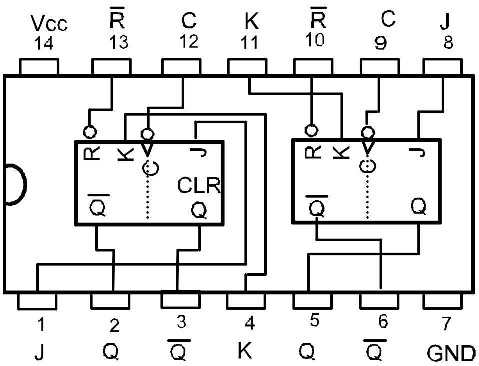
⇒ Gunakan pakaian kerja dengan benar

⇒ Hindari hubung singkat

Langkah Kerja

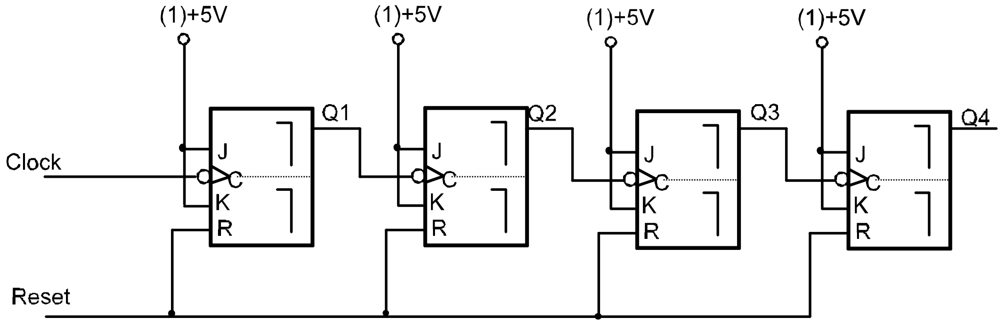
1. Buatlah rangkaian seperti gambar 1
2. Dengan menggunakan push - button, berilah pulsa pada clock penghitung dan periksalah fungsi - fungsinya dengan benar.
3. Lengkapilah tabel, sesuai dengan sisi clock
4. Pasanglah clock generator pada rangkaian
5. Gambarlah diagram waktu
6. Berilah valensi biner tiap-tiap keluaran pada penghitung

Petunjuk

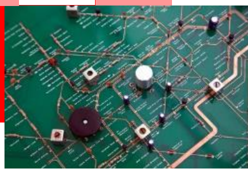



IC 74107, LS107

**Untuk Langkah Kerja 1.**




Gambar .1.

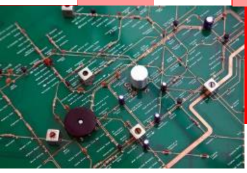


**Untuk Langkah Kerja 3**

Tabel Kebenaran

Start

| Sisi clock | 0 | Q4 | Loncatan | Q3 | Loncatan | Q2 | Loncatan | Q1 | Loncatan |
|---|---|---|---|---|---|---|---|---|---|
| 0 | 0 | 0 | | 0 | | 0 | | 0 | |
| 1. | $0 \rightarrow 1$ | | | | | | | | |
| 2. | $1 \rightarrow 0$ | | | | | | | | |
| 3. | $0 \rightarrow 1$ | | | | | | | | |
| 4. | $1 \rightarrow 0$ | | | | | | | | |
| 5. | $0 \rightarrow 1$ | | | | | | | | |
| 6. | $1 \rightarrow 0$ | | | | | | | | |
| 7. | $0 \rightarrow 1$ | | | | | | | | |
| 8. | $1 \rightarrow 0$ | | | | | | | | |
| 9. | $0 \rightarrow 1$ | | | | | | | | |
| 10. | $1 \rightarrow 0$ | | | | | | | | |
| 11. | $0 \rightarrow 1$ | | | | | | | | |
| 12. | $1 \rightarrow 0$ | | | | | | | | |
| 13. | $0 \rightarrow 1$ | | | | | | | | |
| 14. | $1 \rightarrow 0$ | | | | | | | | |
| 15. | $0 \rightarrow 1$ | | | | | | | | |
| 16. | $1 \rightarrow 0$ | | | | | | | | |
| 17. | $0 \rightarrow 1$ | | | | | | | | |
| 18. | $1 \rightarrow 0$ | | | | | | | | |
| 19. | $0 \rightarrow 1$ | | | | | | | | |
| 20. | $1 \rightarrow 0$ | | | | | | | | |
| 21. | $0 \rightarrow 1$ | | | | | | | | |
| 22. | $1 \rightarrow 0$ | | | | | | | | |
| 23. | $0 \rightarrow 1$ | | | | | | | | |
| 24. | $1 \rightarrow 0$ | | | | | | | | |



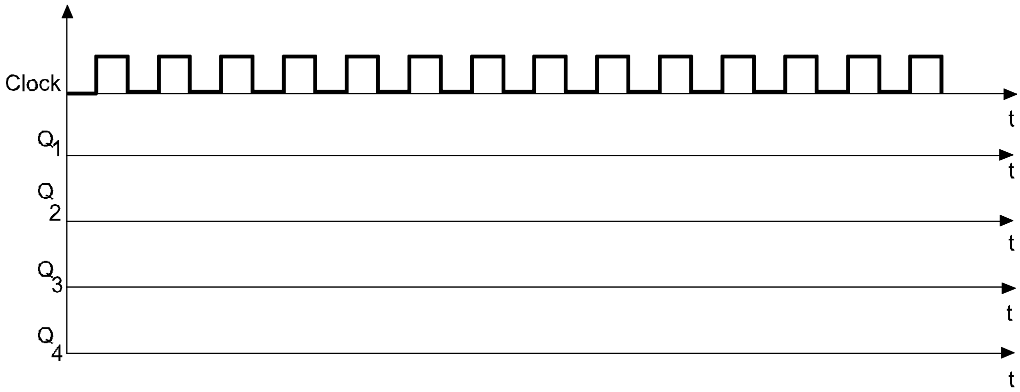
| | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|
| 25. | 0 → 1 | | | | | | | | |
| 26. | 1 → 0 | | | | | | | | |
| 27. | 0 → 1 | | | | | | | | |
| 28. | 1 → 0 | | | | | | | | |
| 29. | 0 → 1 | | | | | | | | |
| 30. | 1 → 0 | | | | | | | | |
| 31. | 0 → 1 | | | | | | | | |
| 32. | 1 → 0 | | | | | | | | |

**Untuk langkah Kerja 5**

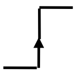
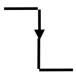
Diagram waktu sebuah penghitung naik asinkron

Frekuensi clock 1 kHz. Jarak pulsa ................ S

Periode pulsa ................. S




Lengkapi sisi pergantian pulsa clock dengan anak panah pada diagram waktu sebagai berikut :

SISI POSITIP  SISI NEGATIP 

Catatan :

Bentuk gelombang harus dilihat pada oscilloscope, sesudah yang satu kemudian lainnya ( Q1,Q2,Q3,Q4 )

Penetapan pemicu (trigger setting) pada oscilloscope harus tetap tak berubah selama pengukuran, sehingga hubungan waktu yang tepat antara keluaran-keluarannya dapat terlihat.

**Untuk langkah Kerja 6**

a). Valensi pada keluaran penghitung

| Nilai | Keluaran |
|---|---|
| ...... | Q1 |
| ...... | Q2 |
| ...... | Q3 |
| ...... | Q4 |

b). Dengan sebuah penghitung naik rangkap asinkron, ini tetap untuk menghitung dalam biner berturut-turut yaitu ..........................................

Ini memberikan sebuah nilai dalam desimal untuk ...................................

c). Dalam penghitung naik rangkap asinkron, JK flip-flop yang mana mempunyai valensi paling rendah ?

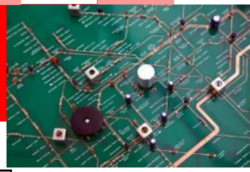
.........................................................................................................................

Jawaban

**1. Tabel untuk langkah 3**

Start

| Sisi clock | 0 | Q4 | Loncatan | Q3 | Loncatan | Q2 | Loncatan | Q1 | Loncatan |
|---|---|---|---|---|---|---|---|---|---|
| 0. | | 0 | | 0 | | 0 | | 0 | |
| 1. | $0 \rightarrow 1$ | 0 | | 0 | | 0 | | 0 | |
| 2. | $1 \rightarrow 0$ | 0 | | 0 | | 0 | | 1 | |
| 3. | $0 \rightarrow 1$ | 0 | | 0 | | 0 | | 1 | |
| 4. | $1 \rightarrow 0$ | 0 | | 0 | | 1 | | 0 | |
| 5. | $0 \rightarrow 1$ | 0 | | 0 | | 1 | | 0 | |
| 6. | $1 \rightarrow 0$ | 0 | | 0 | | 1 | | 1 | |
| 7. | $0 \rightarrow 1$ | 0 | | 0 | | 1 | | 1 | |
| 8. | $1 \rightarrow 0$ | 0 | | 1 | | 0 | $1 \rightarrow 0$ | 0 | $1 \rightarrow 0$ |
| 9. | $0 \rightarrow 1$ | 0 | | 1 | | 0 | | 0 | |
| 10. | $1 \rightarrow 0$ | 0 | | 1 | | 0 | | 1 | |
| 11. | $0 \rightarrow 1$ | 0 | | 1 | | 0 | | 1 | |
| 12. | $1 \rightarrow 0$ | 0 | | 1 | | 1 | | 0 | $1 \rightarrow 0$ |
| 13. | $0 \rightarrow 1$ | 0 | | 1 | | 1 | | 0 | |
| 14. | $1 \rightarrow 0$ | 0 | | 1 | | 1 | | 1 | |
| 15. | $0 \rightarrow 1$ | 0 | | 1 | | 1 | | 1 | |
| 16. | $1 \rightarrow 0$ | 1 | | 0 | $1 \rightarrow 0$ | 0 | $1 \rightarrow 0$ | 0 | $1 \rightarrow 0$ |
| 17. | $0 \rightarrow 1$ | 1 | | 0 | | 0 | | 0 | |
| 18. | $1 \rightarrow 0$ | 1 | | 0 | | 0 | | 1 | |



| | | | | | | | | | |
|---|---|---|---|---|---|---|---|---|---|
| 19. | 0 → 1 | 1 | | 0 | | 0 | | 1 | |
| 20. | 1 → 0 | 1 | | 0 | | 1 | | 0 | 1 → 0 |
| 21. | 0 → 1 | 1 | | 0 | | 1 | | 0 | |
| 22. | 1 → 0 | 1 | | 0 | | 1 | | 1 | |
| 23. | 0 → 1 | 1 | | 0 | | 1 | | 1 | |
| 24. | 1 → 0 | 1 | | 1 | | 0 | 1 → 0 | 0 | 1 → 0 |
| 25. | 0 → 1 | 1 | | 1 | | 0 | | 0 | |
| 26. | 1 → 0 | 1 | | 1 | | 0 | | 1 | |
| 27. | 0 → 1 | 1 | | 1 | | 0 | | 1 | |
| 28. | 1 → 0 | 1 | | 1 | | 1 | | 0 | |
| 29. | 0 → 1 | 1 | | 1 | | 1 | | 0 | |
| 30. | 1 → 0 | 1 | | 1 | | 1 | | 1 | |
| 31. | 0 → 1 | 1 | | 1 | | 1 | | 1 | |
| 32. | 1 → 0 | 0 | 1 → 0 | 0 | 1 → 0 | 0 | 1 → 0 | 0 | 1 → 0 |

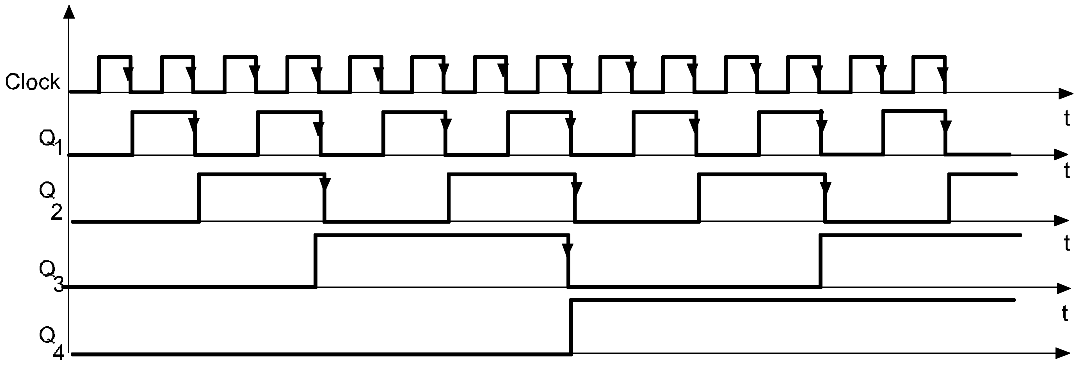
Loncatan 1 ke 0, sisi menuju negatip, dapat juga digambarkan sebagai :

**Untuk langkah 5**

2. Diagram waktu sebuah penghitung naik asinkron

   Frekuensi clock 1 kHz. Jarak pulsa ................ S

   Periode pulsa ................. S




**3. Untuk langkah 6**

a). Valensi pada keluaran penghitung

| Nilai | Keluaran |
|---|---|
| 1 | Q1 |
| 2. | Q2 |
| 4 | Q3 |
| 8 | Q4 |

b). Dengan sebuah penghitung naik rangkap asinkron, ini tetap untuk menghitung dalam biner berturut-turut yaitu **1 1 1 1** Ini memberikan sebuah nilai dalam desimal untuk **15** .

c). Dalam penghitung naik rangkap asinkron, JK flip-flop yang mana mempunyai valensi paling rendah adalah ***Flip-flop yang terhubung langsung ke generator clock*.**

## 5.5 TUGAS Kegiatan Belajar 4 - 2

Penghitung Turun Asinkron

Tujuan Instruksional Umum

Setelah pelajaran selesai, peserta harus dapat:

⇒ Mengerti prinsip kerja dari rangkaian penghitung turun asinkron menggunakan JK - FF

Tujuan Instruksional Khusus

Peserta harus dapat:

⇒ Menyusun tabel kebenaran rangkaian penghitung di atas

⇒ Menggambar diagram waktu penghitung dengan melihat bentuk gelombang pada oscilloscope

⇒ Menunjukkan keluaran - keluaran penghitung dengan valensi biner yang sesuai

Benda kerja

⇒ Bahan : IC 74107 ( 74LS107 )

Waktu 8 x 45 menit

Alat dan Bahan

⇒ Catu daya 5 V DC

⇒ Dual trace oscilloscope

⇒ Clode generator 1 Hz - 1 kHz

⇒ Saklar push - Button

⇒ Papan percobaan/Trainer Digital

⇒ Cool Sheet

Keselamatan Kerja

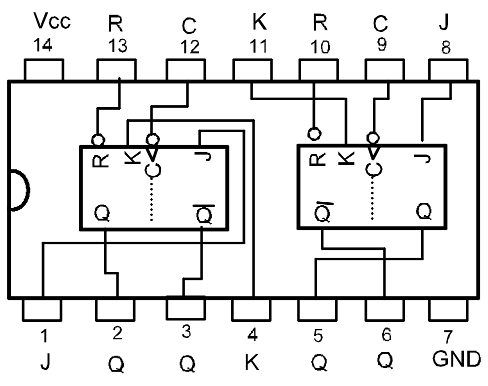
⇒ Hati -hati memasang dan melepas IC, jangan sampai kakinya putus

⇒ Gunakan pakaian kerja dengan benar

Langkah Kerja

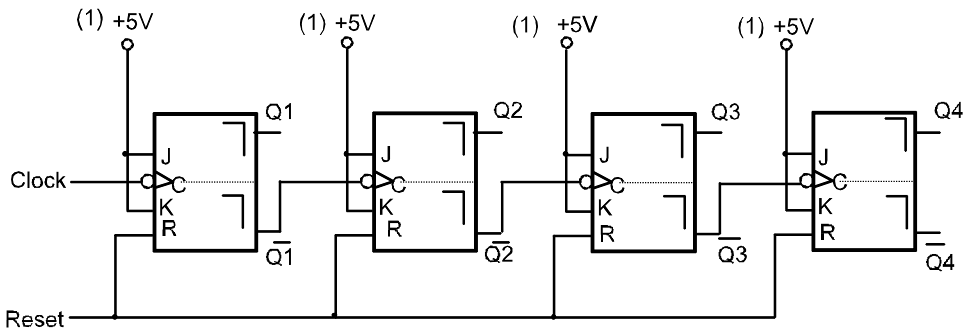
1. Buatlah rangkaian seperti gambar 1
2. Dengan menggunakan sakelar push - button, beri pulsa pada clock penghitung dan periksalah fungsi - fungsinya dengan benar
3. Lengkapilah tabel kebenaran sesuai informasi clock
4. Pasanglah clock generator pada rangkaian
5. Gambarlah diagram waktu
6. Berilah valensi biner tiap - tiap keluaran pada penghitung

Cara Kerja / Petunjuk




74107 , LS107

Gambar rangkaian penghitung - turun rangkap asinkron




Gambar 1.

**UNTUK LANGKAH 3**

**Tabel kebenaran**

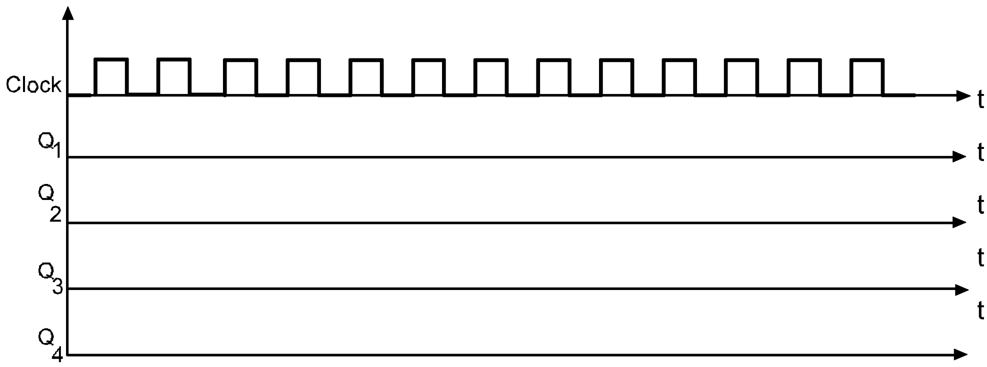
| **Clock** | **Q4** | **Q3** | **Q2** | **Q1** |
|---|---|---|---|---|
| 0 Start | 1 | 1 | 1 | 1 |
| 1. | | | | |
| 2. | | | | |
| 3. | | | | |
| 4. | | | | |
| 5. | | | | |
| 6. | | | | |
| 7. | | | | |
| 8. | | | | |
| 9. | | | | |
| 10. | | | | |
| 11. | | | | |
| 12. | | | | |
| 13. | | | | |
| 14. | | | | |
| 15. | | | | |
| 16. | | | | |

**UNTUK LANGKAH 5**

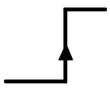
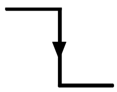
Diagram waktu sebuah penghitung asinkron

Frekuensi clock 1 kHz.  Jarak pulsa ............................ ms

Periode pulsa ........................ ms




Lengkapi sisi pergantian pulsa dengan panah sebagai berikut :

Sisi positip  Sisi negatip 

Catatan :

Bentuk gelombang harus dilihat pada osciloscope, sesudah yang satu kemudian lainnya ( Q1, Q2, Q3, Q4 ).

Penetapan pemicu ( trigger setting ) pada oscilloscope harus tetap tak berubah selama pengukuran sehingga hubungan waktu yang tetap tak berubah selama pengukuran sehingga hubungan waktu yang tepat antara keluaran - keluarannya dapat terlihat.

**UNTUK LANGKAH 6A**

Valensi pada keluaran penghitung :

| Nilai | Keluaran |
|---|---|
| ........................ | Q1 |

....................... Q2
....................... Q3
....................... Q4

**UNTUK LANGKAH 6B**

Dengan sebuah penghitung turun rangkap asinkron, ini tepat untuk menghitung dalam biner berturut - turut yaitu .........................................................
Ini memberikan sebuah nilai dalam desimal untuk ..........................................

**UNTUK LANGKAH 6C**

Dalam menghitung turun rangkap asinkron, JK - Flip flop yang mana mempunyai valensi paling rendah ?
...............................................................................................................................
...............................................................................................................................
....................................................

Jawaban

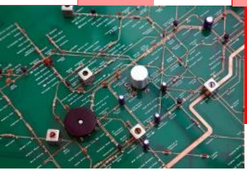
**UNTUK LANGKAH 3**

**1. Tabel kebenaran**

| Clock | Q4 | Q3 | Q2 | Q1 |
|---|---|---|---|---|
| 0 Start | 1 | 1 | 1 | 1 |
| 1. | 1 | 1 | 1 | 0 |
| 2. | 1 | 1 | 0 | 1 |
| 3. | 1 | 1 | 0 | 0 |
| 4. | 1 | 0 | 1 | 1 |
| 5. | 1 | 0 | 1 | 0 |
| 6. | 1 | 0 | 0 | 1 |
| 7. | 1 | 0 | 0 | 0 |
| 8. | 0 | 1 | 1 | 1 |
| 9. | 0 | 1 | 1 | 0 |
| 10. | 0 | 1 | 0 | 1 |
| 11. | 0 | 1 | 0 | 0 |
| 12. | 0 | 0 | 1 | 1 |
| 13. | 0 | 0 | 1 | 0 |
| 14. | 0 | 0 | 0 | 1 |
| 15. | 0 | 0 | 0 | 0 |
| 16. | 1 | 1 | 1 | 1 |

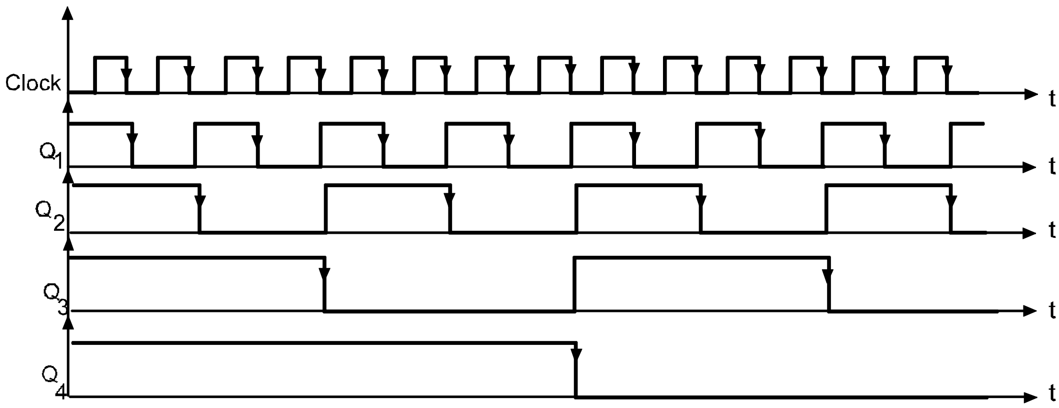
**UNTUK LANGKAH 5**

**2. Diagram waktu sebuah penghitung asinkron**



Frekuensi clock 1 kHz. Jarak pulsa ......0,5...... ms

Periode pulsa .....1....... ms




**3. Untuk langkah 6a**

Valensi pada keluaran penghitung :

| Nilai | Keluaran |
|---|---|
| *1* | Q1 |
| *2* | Q2 |
| *4* | Q3 |
| *8* | Q4 |

**4. Untuk langkah 6b**

Dengan sebuah penghitung turun rangkap asinkron, ini tepat untuk menghitung dalam biner berturut - turut yaitu *1 1 1 1* .

Ini memberikan sebuah nilai dalam desimal untuk *15* .

**5. Untuk langkah 6c**

Dalam menghitung turun rangkap asinkron, JK - Flip flop yang mana mempunyai valensi paling rendah ?

*Flipflop yang terhubung langsung dengan generator clock* .

## 5.6 TUGAS Kegiatan Belajar 4 - 3

Penghitung Naik Sinkron

Tujuan Instruksional Umum

Setelah pelajaran selesai peserta harus dapat:

⇒ Memahami prinsip kerja penghitung naik sinkron

Tujuan Instruksional Khusus

Peserta harus dapat:

⇒ Membangun rangkaian penghitung naik sinkron

⇒ Melengkapi tabel kebenaran untuk penghitung naik sinkron

⇒ Menggambarkan diagram pulsa untuk penghitung naik sinkron

⇒ Menerangkan fungsi dari rangkaian penghitung naik sinkron

Waktu 6 x 45 menit

Benda kerja

Gambar kerja : Lihat halaman : 2, 3 dan 4

Alat dan Bahan

**Alat Alat:**

| | |
|---|---|
| ⇒ Catu daya 5 V DC | 1 buah |
| ⇒ Papan percobaan/Trainer Digital | 1 buah |
| ⇒ Oscilloscope | 1 buah |
| ⇒ AFG | 1 buah |

**Bahan :**

| | |
|---|---|
| ⇒ IC 7408/74LS08 | 1 buah |

⇒ IC 74107/74LS107 2 buah

⇒ IC 7421 1 buah

Keselamatan Kerja

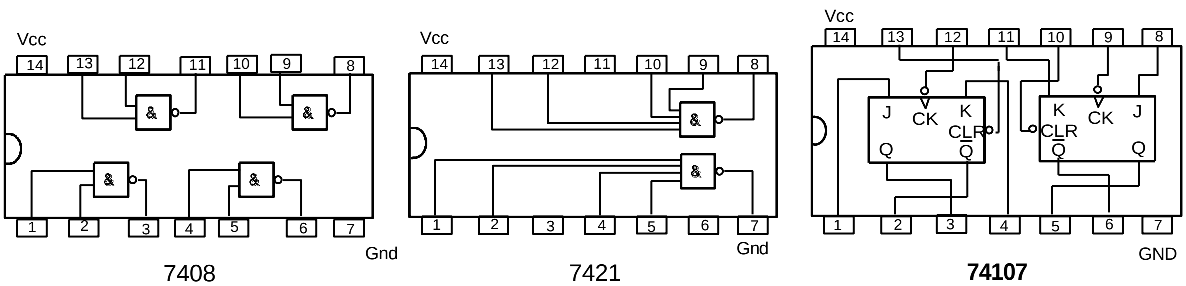
⇒ Berhati - hatilah dalam mengambil peralatan, jangan sampai jatuh.

Langkah Kerja

1. Bangunlah rangkaian seperti pada gambar 1, dengan menggunakan 2 J-K flip flop.
2. Gunakan saklar pada input, untuk mendapatkan tingkat pulsa clock untuk flip flop dan catat hasil untuk Q1 dan Q2 pada tabel I.
3. Bangunlah rangkaian seperti pada gambar 2 dengan menggunakan 3 J-K flip flop.
4. Gunakan saklar pada input, untuk mendapatkan tingkat pulsa clock untuk flip - flop dan catat hasil untuk Q1, Q2 dan Q3 pada tabel II.
5. Bangunlah rangkaian seperti pada gambar 3, dengan menggunakan 4 J-K flip flop.
6. Gunakan saklar pada input, untuk mendapatkan tingkat pulsa clock untuk flip flop dan catat hasil untuk Q1, Q2, Q3, dan Q4 pada tabel III.
7. Hubungkan input clock dengan AFG ( clock Generator )
8. Gambarlah diagram pulsa yang ditunjukkan pada layar Oscilloscope.
9. Dari hasil rangkaian gambar 1, 2, 3 dan diagram pulsa, terangkan fungsi dan rangkaian control untuk penghitung naik sinkron.

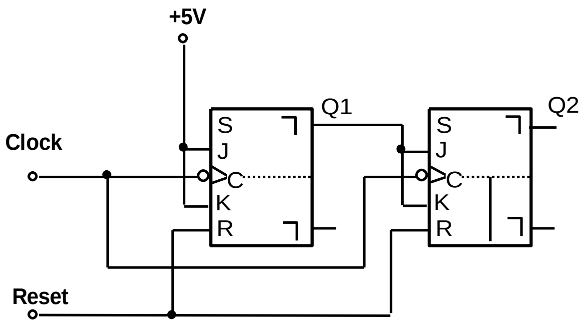
Petunjuk

Konstruksi IC 7408, IC 7421 dan IC 74107



**Untuk langkah 1**

Rangkaian penghitung naik sinkron dengan 2 JK Flip-Flop.



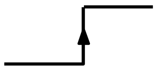

Gambar 1

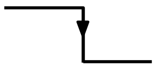
**<u>Untuk Langkah 2</u>**

Tabel kebenaran I

| CLOCK | | Q2 | Q1 | KETERANGAN |
|---|---|---|---|---|
| 1 | | 0 | 0 | |
| 2 |  | | | |
| 3 |  | | | |
| 4 |  | | | |
| 5 |  | | | |

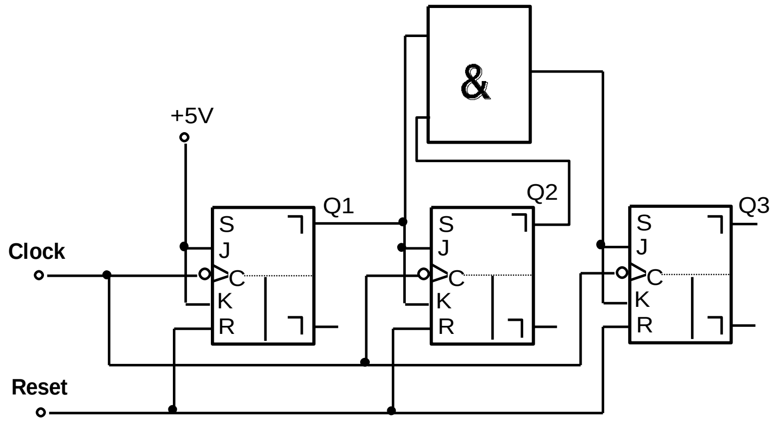
Lengkapi sisi pergantian pulsa clock dengan anak panah pada program diagram waktu sebagai berikut.

Sisi positip  0 → 1

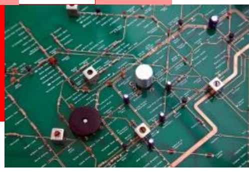
Sisi negatip  1 → 0

**Untuk Langkah 3**

Rangkaian penghitung naik sinkron dengan 3 JK Flip-Flop




**Gambar 2**



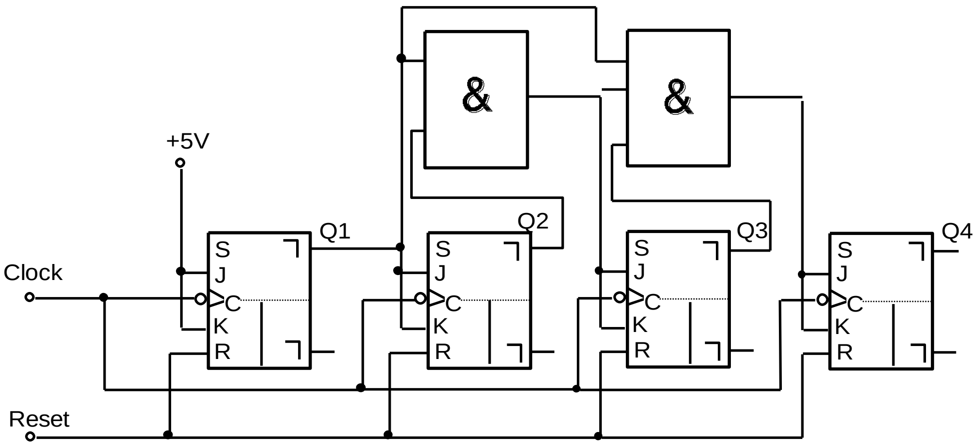
**<u>UntukLangkah 4</u>**

Tabel kebenaran II

| CLOCK | | Q3 | Q2 | Q1 | KETERANGAN |
|---|---|---|---|---|---|
| 1 | | 0 | 0 | 0 | |
| 2 | | | | | |
| 3 | | | | | |
| 4 | | | | | |
| 5 | | | | | |
| 6 | | | | | |
| 7 | | | | | |
| 8 | | | | | |
| 9 | | | | | |

**<u>Untuk Lngkah 5</u>**

Rangkaian penghitung naik sinkron dengan 4 JK Flip-Flop.




**Gambar 3**

**Untuk Langkah 6**

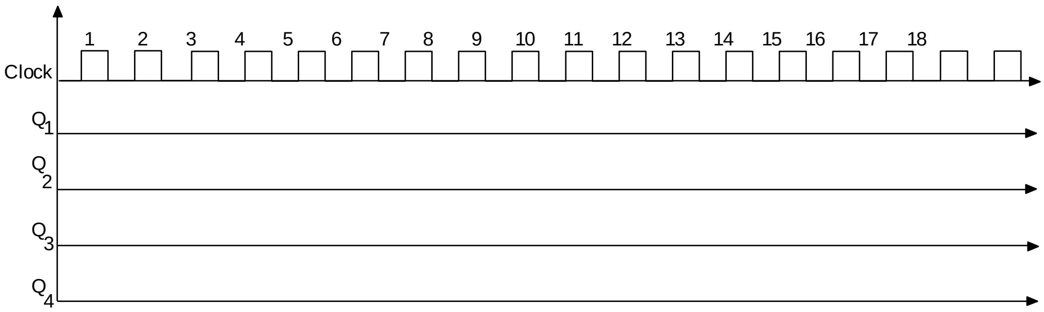
Tabel kebenaran III

| CLOCK | | Q4 | Q3 | Q2 | Q1 | KETERANGAN |
|---|---|---|---|---|---|---|
| 1 | | 0 | 0 | 0 | 0 | |
| 2 | | | | | | |
| 3 | | | | | | |
| 4 | | | | | | |
| 5 | | | | | | |
| 6 | | | | | | |
| 7 | | | | | | |
| 8 | | | | | | |
| 9 | | | | | | |
| 10 | | | | | | |
| 11 | | | | | | |
| 12 | | | | | | |
| 13 | | | | | | |
| 14 | | | | | | |
| 15 | | | | | | |

| | | | | | | |
|---|---|---|---|---|---|---|
| 16 |  | | | | | |

**Untuk Langkah 8**

Diagram pulsa  untuk penghitung naik sinkron

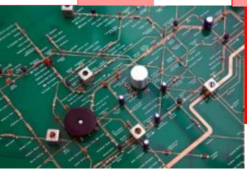



**Untuk Langkah 9**

Apa yang terjadi bila JK Flip-Flop yang ke tiga tidak dihubungkan pada keluaran gerbang AND tetapi langsung dihubungkan pada Q2  ?.

| CLOCK | 0 | 1 | 2 | 3 | 4 | NILAI |
|---|---|---|---|---|---|---|
| Q1 | | | | | | |
| Q2 | | | | | | |
| Q3 | | | | | | |

Terangkan fungsi dari gerbang AND untuk flip flop ketiga, pada proses perhitungan



Jawaban

**Untuk Langkah 2**

Tabel kebenaran I

| CLOCK | | Q2 | Q1 | KETERANGAN |
|---|---|---|---|---|
| 0 | | 0 | 0 | RESET, KALAU PERLU |
| 1 | | 0 | 1 | |
| 2 | | 1 | 0 | |
| 3 | | 1 | 1 | |
| 4 | | 0 | 0 | MEMULAI BAGIAN JAWABAN |
| 5 | | 0 | 1 | |

**Untuk Langkah 4**

Tabel kebenaran II

| CLOCK | | Q3 | Q2 | Q1 | KETERANGAN |
|---|---|---|---|---|---|
| 0 | | 0 | 0 | 0 | RESET, KALAU PERLU |
| 1 | | 0 | 0 | 1 | |
| 2 | | 0 | 1 | 0 | |
| 3 | | 0 | 1 | 1 | |

| | | | | | |
|---|---|---|---|---|---|
| 4 | | 1 | 0 | 0 | |
| 5 | | 1 | 0 | 1 | |
| 6 | | 1 | 1 | 0 | |
| 7 | | 1 | 1 | 1 | |
| 8 | | 0 | 0 | 0 | MEMULAI BAGIAN JAWABAN |
| 9 | | 0 | 0 | 1 | |

**Untuk Langkah 6**

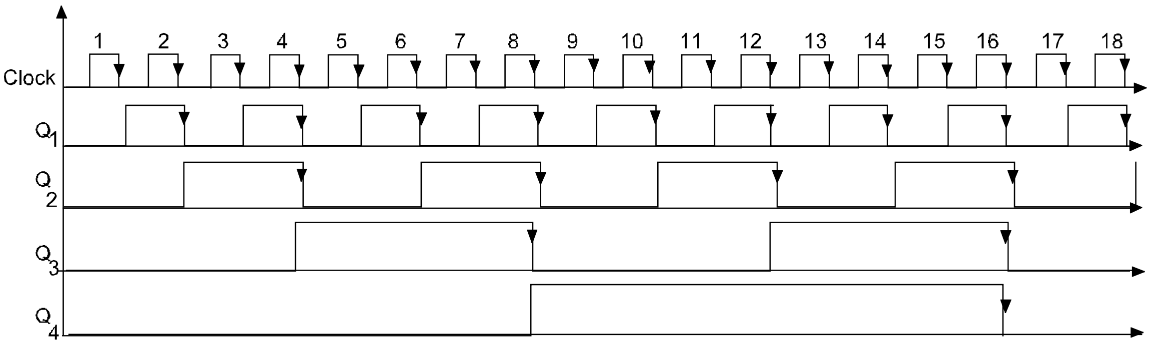
Tabel kebenaran III

| CLOCK | | Q4 | Q3 | Q2 | Q1 | KETERANGAN |
|---|---|---|---|---|---|---|
| 0 | | 0 | 0 | 0 | 0 | RESET, KALAU PERLU |
| 1 | | 0 | 0 | 0 | 1 | |
| 2 | | 0 | 0 | 1 | 0 | |
| 3 | | 0 | 0 | 1 | 1 | |
| 4 | | 0 | 1 | 0 | 0 | |
| 5 | | 0 | 1 | 0 | 1 | |
| 6 | | 0 | 1 | 1 | 0 | |
| 7 | | 0 | 1 | 1 | 1 | |
| 8 | | 1 | 0 | 0 | 0 | |
| 9 | | 1 | 0 | 0 | 1 | |

| | | | | | | |
|---|---|---|---|---|---|---|
| 10 | | 1 | 0 | 1 | 0 | |
| 11 | | 1 | 0 | 1 | 1 | |
| 12 | | 1 | 1 | 0 | 0 | |
| 13 | | 1 | 1 | 0 | 1 | |
| 14 | | 1 | 1 | 1 | 0 | |
| 15 | | 1 | 1 | 1 | 1 | |
| 16 | | 0 | 0 | 0 | 0 | MEMULAI<br>BAGIAN JAWABAN |

**Untuk Langkah 8**

Diagram timing untuk penghitung naik sinkron




Untuk Langkah 9

| CLOCK | 0 | 1 | 2 | 3 | 4 | NILAI |
|---|---|---|---|---|---|---|
| Q1 | 0 | 1 | 0 | 1 | 0 | 1 |
| Q2 | 0 | 0 | 1 | 1 | 0 | 2 |
| Q3 | 0 | 0 | 0 | 1 | 0 | 4 |

- Saat Q1 = 1, Q2 = 2, dan Q3 = 4, hasil perhitungannya 0, 1, 2, 7, 0. ini hasil dari tingkat pengemudi pertama gerbang AND dengan Q1 dan Q2 sebagai masukan.

Terangkan fungsi dari gerbang AND untuk flip flop ketiga, pada proses perhitungan.

- Sebuah jk flip flop dapat mencegah ketika masukan J dan K berlogik 0. Masukan J dan K ketiga pada flip flop sama dengan 1.
- Pada saat pulsa clock menuju ke negatip, Q1 dan Q2 mempunyai logik 0 dan Q3 = 1 yang akhirnya J3 dan K3 mendapat logik 1.
- Pada perubahan selanjutnya, Q3 akan mempunyai logik 1 dan Q1 dan Q2 juga mempunyai logik 1. Setelah pulsa clock menuju negatip maka flip flop ketiga akan berunah keadaan menjadi Q3 = 0.

## 5.7 TUGAS Kegiatan Belajar 4 - 4

Penghitung Turun Sinkron

Tujuan Instruksional Umum

Setelah pelajaran selesai, peserta harus dapat:

⇒ Memahami prinsip kerja penghitung turun sikron

Tujuan Instruksional Khusus

Peserta harus dapat:

⇒ Membangun rangkaian penghitung turun sinkron.

⇒ Melengkapi tabel kebenaran untuk penghitung turun sinkron

⇒ Menggambarkan diagram timing untuk penghitung turun sinkron

⇒ Menerangkan fungsi dari rangkaian penghitung turun sinkron

Benda Kerja

⇒ Gambar kerja : lihat halaman 2-2

| | | |
|---|---|---|
| Waktu | 4 X 45 | menit |

Alat dan Bahan

**Alat Alat:**

| | | |
|---|---|---|
| ⇒ Papan percobaan/trainer digital | 1 | buah |
| ⇒ AFG | 1 | buah |
| ⇒ Osciloscope | 1 | buah |
| ⇒ Kabel penghubung | | secukupnya |
| ⇒ Catu daya 5 Vdc | 1 | buah |

**Bahan:**

⇒ IC 7408/74LS08 1 buah

⇒ IC 74107//74LS107 2 buah

⇒ Jobsheet 1 buah

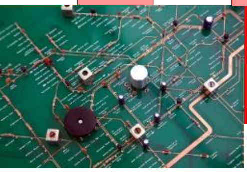
Keselamatana Kerja

⇒ Hati-hatillah dengan sumber tegangan 220 Volt.

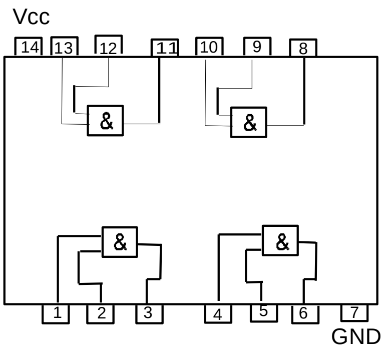
Langkah Kerja

1. Siapkan alat dan bahan
2. Bangunlah rangkaian seperti pada gambar 2
3. Hubungkan input clock (C) dirangkaian dengan output clock AFG
4. Berikan pulsa clock pada rangkaian dan catat hasil Q1, Q2, Q3 dan Q4 dalam tabel kebenaran
5. Gambarlah pulsa diagram timing sesuai tabel kebenaran (langkah 4)
6. Dan hasil pengamatan rangkaian dan diagram timing terangkan fungsi dari rangkaian penghitung turun sinkron

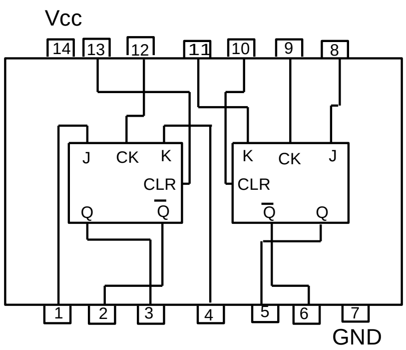
Cara Kerja / Petunjuk



Konstruksi IC 7408 dan IC 74107



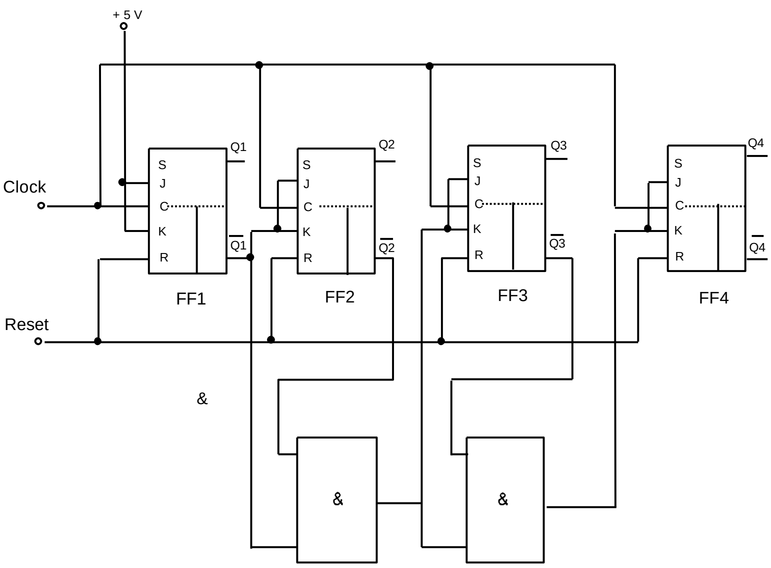

IC 7408




IC 74107

***Gambar .1***

Gambar : rangkaian penghitung sinkron dengan 4 J-K flip flop




***Gambar .2***

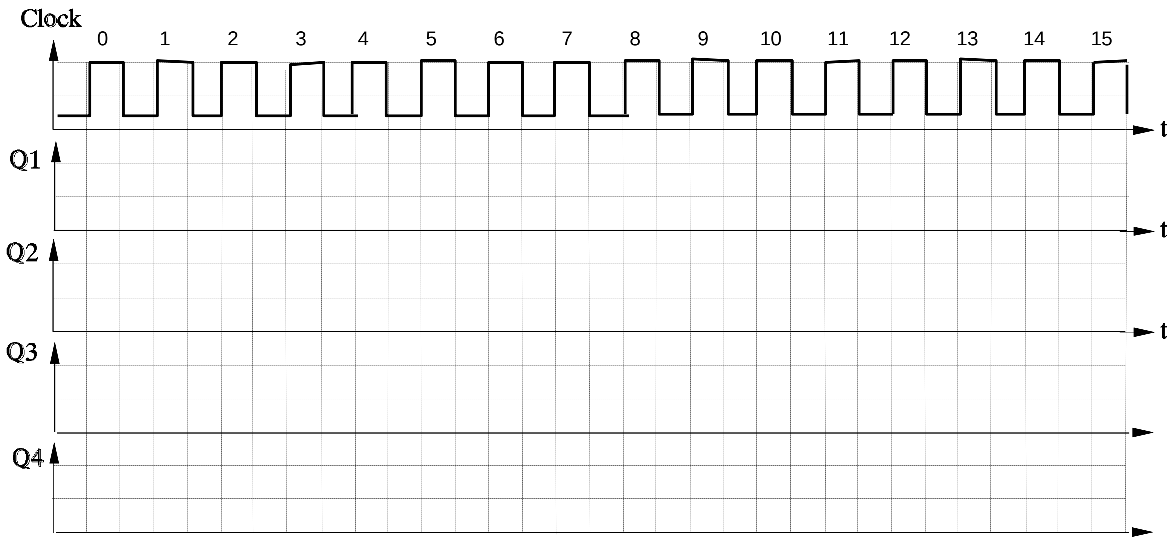
Untuk langkah 4

Tabl kebenaran

| ***Clock*** | ***Q4*** | ***Q3*** | ***Q2*** | ***Q1*** | ***Keterangan*** |
|---|---|---|---|---|---|
| 1. | | | | | |
| 2. | | | | | |
| 3. | | | | | |
| 4. | | | | | |
| 5. | | | | | |
| 6. | | | | | |
| 7. | | | | | |
| 8. | | | | | |
| 9. | | | | | |
| 10. | | | | | |
| 11. | | | | | |
| 12. | | | | | |
| 13. | | | | | |
| 14. | | | | | |
| 15. | | | | | |
| 16. | | | | | |

Untuk langkah 5

Diagram timing

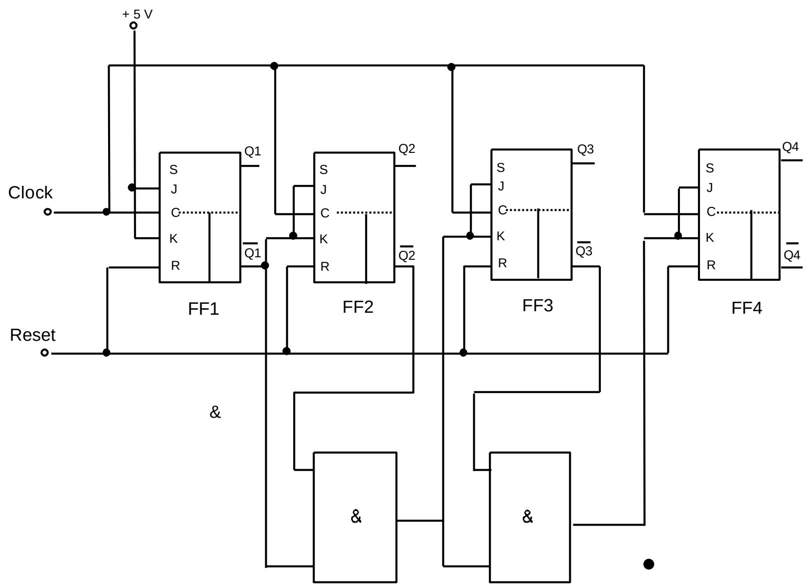



Untuk langkah 6

Terangkan fungsi rangkaian penghitung turun sinkron

Jawaban

Gambar : rangkaian penghitung sinkron dengan 4 J-K flip flop



***Gambar .2***

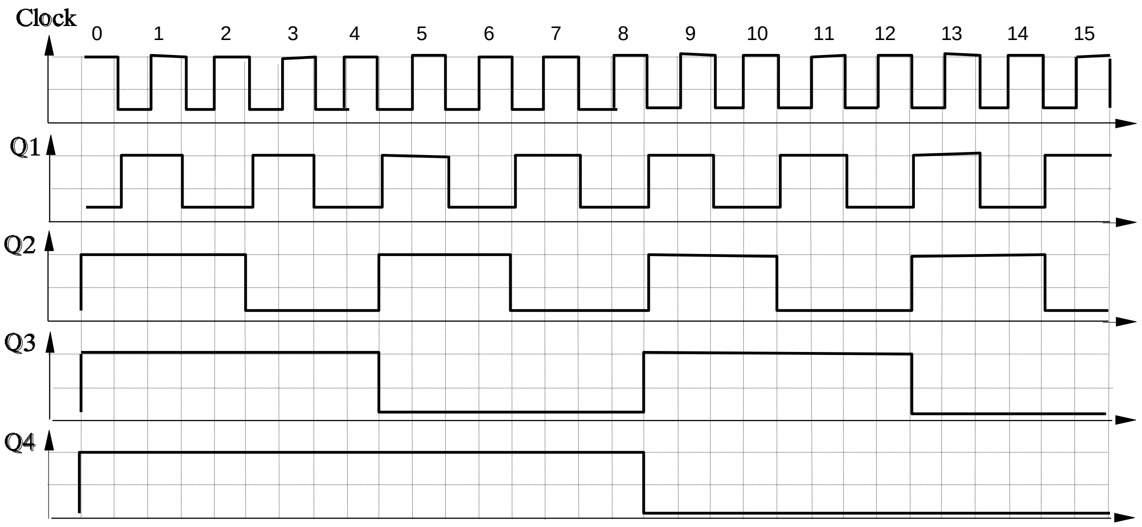
Untuk langkah 4

Tabl kebenaran

| ***Clock*** | ***Q4*** | ***Q3*** | ***Q2*** | ***Q1*** | ***Keterangan*** |
|---|---|---|---|---|---|
| 0. | 1 | 1 | 1 | 1 | 15 |
| 1. | 1 | 1 | 1 | 0 | 14 |
| 2. | 1 | 1 | 0 | 1 | 13 |
| 3. | 1 | 1 | 0 | 0 | 12 |
| 4. | 1 | 0 | 1 | 1 | 11 |
| 5. | 1 | 0 | 1 | 0 | 10 |
| 6. | 1 | 0 | 0 | 1 | 9 |
| 7. | 1 | 0 | 0 | 0 | 8 |
| 8. | 0 | 1 | 1 | 1 | 7 |
| 9. | 0 | 1 | 1 | 0 | 6 |
| 10. | 0 | 1 | 0 | 1 | 5 |
| 11. | 0 | 1 | 0 | 0 | 4 |
| 12. | 0 | 0 | 1 | 1 | 3 |
| 13. | 0 | 0 | 1 | 0 | 2 |
| 14. | 0 | 0 | 0 | 1 | 1 |
| 15. | 0 | 0 | 0 | 0 | 0 |

Untuk langkah 5

Diagram timing




Untuk langkah 6

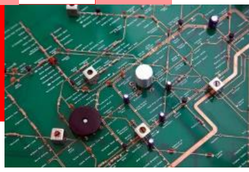
Terangkan fungsi rangkaian penghitung turun sinkron

Menerangkan fungsi control penghitung turunsinkron tanda keluaran $Q_1$, $Q_2$, $Q_3$ dan $Q_4$ adalah semua keadaan 1

$\overline{Q}_1$, $\overline{Q}_2$, $\overline{Q}_3$ dan $Q_4$ adalah semua keadaan 0

1. Pertama pulsa menuju negatif, pulsa clock merubahb $FF_1$ menjadi $Q_1$ = 0 dan $\overline{Q}_1$ = 1 flip-flop yang lain tidak dapat berubah sejak masuk jk dalam keadaan 0.
2. $J_2/K_2 = Q_1 = 1$, oleh karena pulsa clock kedua menuju ke negatif, pulsa clock merubah $FF_1$ menjadi $Q_2 = 0$ dan $Q_2 = 1$ . FF1 juga menjadi $Q_1$ = 1 dan $Q_1 = 0$

$Q_1 = 1$ $Q_2 = 0$ $Q_3 = 1$ $Q_4 = 1$



$\overline{Q}_1 = 0$  $\overline{Q}_2 = 1$  $\overline{Q}_3 = 0$  $\overline{Q}_4 = 0$

3. $FF_1$ berubah lagi pada saat pulsa clock ketiga, menuju negatif semua FF yang lain dihalangi oleh masukan jk yang keadaannya 0.

$Q_1 = 0$  $Q_2 = 0$  $Q_3 = 1$  $Q_4 = 1$

$\overline{Q}_1 = 1$  $\overline{Q}_2 = 1$  $\overline{Q}_3 = 0$  $\overline{Q}_4 = 0$

4. Pada $J_3/K_3$ masukannya menerima keadaan 1 lewat gerbang AND pertama, saat pulsa clock keempat dan $FF_3$, $FF_2$ dan $FF_1$, semuanya berubahb keadaan.

$Q_1 = 1$  $Q_2 = 1$  $Q_3 = 0$  $Q_4 = 1$

$\overline{Q}_1 = 0$  $\overline{Q}_2 = 0$  $\overline{Q}_3 = 1$  $\overline{Q}_4 = 0$

5. Proses 1 , 2 dan 3 terulang lagi, sampai pulsa clock kedelapan menuju negatif dan semua FF berubah keadaan.

$Q_1 = 1$  $Q_2 = 1$  $Q_3 = 1$  $Q_4 = 0$

$\overline{Q}_1 = 0$  $\overline{Q}_2 = 0$  $\overline{Q}_3 = 0$  $\overline{Q}_4 = 1$

6. Pada pulsa clock berikutnya menuju negatif, semua FF 1, 2, 3 dan 4 berubah keadaan.

7. Sesudah pulsa clock ke 15, keluarn-keluaran FF akan kembali keadaan semula.

$Q_1 = 0$  $Q_2 = 0$  $Q_3 = 0$  $Q_4 = 0$

$\overline{Q}_1 = 1$  $\overline{Q}_2 = 1$  $\overline{Q}_3 = 1$  $\overline{Q}_4 = 1$

8. sekarang semua masukan jk keadaan 1, perubahan keadaan 4 buah flip-flop berikutnya mengikuti perubahan pulsa clock.

$Q_1 = 1$  $Q_2 = 1$  $Q_3 = 1$  $Q_4 = 1$

Maka kondisi akan memulai lagi jawab

## 5.8 Penerapan

### 5.8.1 Attitude skills

Kata bijak dalam Attitude skills: “*Holding yourself accountable for job performance begins with holding yourself accountable for your attitude*”.

Dalam buku teknik kerja bengkel ini, diharapkan peserta mengembangkan attitute skill, kesadaran dan pemahaman yang tinggi, bagaimana agar yang bersangkutan berani mengatakan "**Ya, saya bisa**!" pada pendekatan untuk semua yang mereka lakukan. Melalui evaluasi diri, latihan aplikasi dan mengembangkan rencana aksinya, dan memfokuskan kembali untuk mencapai tujuan materi pembahasan setiap topik pada buku teknik kerja bengkel ini.

Adapun Konsep dan penerapan Attitute skill pada pekerjaan teknik kerja bengkel ini meliputi:

- Memahami sikap
- Mengenali pentingnya sikap
- Sikap positif adalah cara untuk mendedikasikan diri Anda dan cara Anda berpikir
- Memeriksa cara berpikir Anda
- Mengembangkan atribut sikap Anda
- Mengembangkan sikap "Ya, saya bisa"
- Belajar kekuatan sikap
- Mengidentifikasi asal-usul sikap dan pengaruhnya
- Menerapkan prinsip-prinsip yang mengarah pada sikap positif
- Memiliki visi yang jelas dan singkat
- Melakukan pemeriksaan realitas impian Anda
- Jangan membiarkan rasa takut menghentikan kesuksesan Anda
- Menjual manfaat dari kinerja

- Bertanggung jawab atas sikap Anda, tindakan dan hasil Anda
- Mengambil tindakan spesifik yang akan mengarah pada sikap positif
- Menceritakan kisah untuk melukis gambaran keberhasilan
- Memancarkan optimisme
- Mengakui prestasi
- Apa yang harus dilakukan ketika Anda memiliki kekurangan/kelemahan.
- Apa yang harus dilakukan ketika orang lain memiliki kekurangan/kelemahan.
- Mengembangkan rencana aksi individu untuk mencapai sikap positif
- For most people, these skills and behaviors do not automatically happen. This is especially true in time of crisis and uncertainty. This training can do wonders for improved workplace morale and improved performance. Creating great workplace attitudes is not just the manager's job – it is everyone's job.

### 5.8.2 Kognitif skills

Keterampilan kognitif yang lemah yang mendasari mungkin menjadi alasan mengapa seseorang berjuang untuk membaca atau belajar pada bahkan dimulai tingkat dasar. Jika ini adalah penyebab kesulitan belajar, itu bisa dikoreksi. Targetnya dari kognitif skill untuk mencapai pemahaman yang lebih cepat , lebih mudah belajar dan membaca .

Hasil penerapan keterampilan kognitif individu membantu kita memahami bagaimana mereka mempengaruhi pembelajaran. Proses penerapan Keterampilan ini meliputi:

- Pengolahan Kecepatan : efisiensi dengan otak memproses data yang diterimanya . Kecepatan pemrosesan lebih cepat mengarah ke pemikiran yang lebih efisien dan belajar .

- Pengolahan Auditory : ini adalah keahlian khusus suara pengolahan . Hal ini melibatkan menganalisis, segmentasi dan pencampuran suara. Keterampilan pendengaran sangat penting jika seorang siswa untuk membaca, mengeja , dan belajar kata-kata baru atau konsep dengan baik.
- Pengolahan Visual: ini adalah kemampuan untuk menerima dan memanipulasi informasi visual. Menciptakan citra mental juga sangat berpengaruh membaca pemahaman dan memori jangka panjang.
- Memory : Memory termasuk memori jangka panjang , penyimpanan dan recall dan kerja memori jangka pendek . Proses gabungan membantu menciptakan konsep-konsep baru dan pemahaman .
- Logika dan Penalaran : Keterampilan ini diperlukan untuk pemecahan masalah dan perencanaan

### 5.8.3 Psikomotorik skills

Penerapan psikomotorik skills mensintesis kesimpulan berbasis empiris, serta teori yang relevan, mengenai proses pengembangan keterampilan psikomotor. Itu variabel yang akan terkandung dalam materi teknik kerja bengkel ini antara lain: (1) motivasi. (2) demonstrasi, (3) fisik praktek, (4) latihan mental, dan (5) umpan balik / pengetahuan tentang hasil.

- Pemberian motivasi kepada seorang siswa memiliki pengaruh yang positif terhadap pengembangan keterampilan psikomotor.
- Demonstrasi meningkatkan perolehan keterampilan psikomotor. Semakin tinggi status orang (guru terhadap siswa) menyajikan demonstrasi, semakin besar pengaruh dari demonstrasi pada penguasaan keterampilan siswa. Tugas harus dipecah menjadi beberapa sub-unit untuk tujuan pengajaran. Keterampilan yang terlibat dalam setiap sub-unit harus dibuktikan secara berurutan, memungkinkan siswa untuk berlatih di masing-masing subunit sebelum pindah ke yang sub-unit berikutnya. Demonstrasi dapat

membantu mengurangi kecemasan atas melakukan keterampilan yang baru dilihatnya.

- Praktek dapat didefinisikan sebagai "... pengulangan dengan maksud meningkatkan kinerja”. Praktek yang sebenarnya dari keterampilan manipulatif sangat penting untuk kinerja yang diterimanya. Selain itu, kinerja aktual keterampilan secara efektif mengurangi rasa takut dan kecemasan yang menyertai kinerja banyak keterampilan .
- Penerapan latihan mental untuk meningkatkan keterampilan:
  - ✓ Siswa harus terbiasa dengan tugas (melalui pengalaman sebelumnya, demonstrasi, atau visual :) sebelum menggunakan teknik latihan mental.
  - ✓ Siswa perlu instruksi dalam penggunaan latihan mental.
  - ✓ Kombinasi latihan fisik dan mental harus memberikan keuntungan kinerja terbesar.
  - ✓ Keterampilan sederhana, atau keterampilan yang kompleks dipecah menjadi subunit, paling cocok untuk praktek.
  - ✓ Siswa harus melakukan latihan mental dalam waktu dan tempat mereka sendiri.

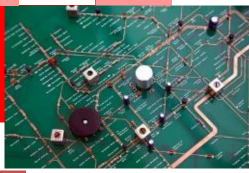
- Keterampilan umpan balik ini biasanya keterampilan kompleks yang dapat dipecah menjadi bagian-bagian, dampaknya pada perolehan keterampilan:
  - ✓ Tingkat peningkatan keterampilan tergantung pada kepresisian dan frekuensi kerja.
  - ✓ Sebuah keterlambatan dalam pengetahuan ini tidak mempengaruhi perolehan keterampilan. Namun, umpan balik adalah penting, terutama pada tahap awal berlatih keterampilan feedback sederhana.
  - ✓ Penarikan pengetahuan hasil penurunan kinerja pada tahap awal tidak mempengaruhi kinerja dalam tahap akhir.
  - ✓ Berbagai jenis umpan balik harus disediakan. termasuk visual, verbal, dan kinestetik. Penggunaan video taped dan umpan

balik lisan meningkatkan kinerja pada umpan balik dan keterampilan yang kompleks.

### 5.8.4 Produk/benda kerja sesuai kriteria standard

Teknik Elektronika Digital adalah merupakan dasar dalam melakukan melakukan pekerjaan-pekerjaan yang berkaitan dengan rangkaian maupun peralatan telekomunikasi. Untuk itu pada pekerjaan ini siswa harus dapat melakukan dan menguasai dengan benar meliputi:

- Membuat sistem konversi bilangan pada rangkaian logika
- Membuat aljabar Boolean pada gerbang logika digital
- Membuat gerbang dasar rangkaian logika
- Membuat rangkaian Flip-Flop



## Daftar Pustaka

A. SAHAN. MANNA, 2007, Digital PrinciplesDigital PrinciplesandLogic Design

David Money Harris and Sarah L. Harris, Digital Design and Computer Archietecture

Introduction to CPLDs and FPGAs, Second Edition

J.E. Ayers, 2005, Digital integrated circuits : analysis and design

Jerry Luecke, 2005, Analog and Digital Circuits for Electronic Control System Applications

Parag, K. Lala, 2007, Principles of Modern Digital Design,

Steven T. Karris , Digital Circuit Analysis and Designwith Simulink®Modelingand Virendra Kumar, 2006, Digital Electronics Theory and Experiments